

Integrierte Thyristoransteuerschaltung U 706 D

Dr.-Ing. GÜNTER GRAICHEN und
Dipl.-Ing. DIETER NIKSCH

Die integrierte Thyristoransteuerschaltung U 706 D wurde an der Technischen Hochschule Karl-Marx-Stadt in intersektioneller Zusammenarbeit unter Einbeziehung der Anwenderindustrie im Auftrag des VEB Elektroprojekt und Anlagenbau Berlin konzipiert. Auf der Grundlage gemeinsam mit dem VEB Funkwerk Erfurt erstellter Marktaufbereitungsmuster erfolgte nach erfolgreicher Erprobung die Erarbeitung eines Systems von Ansteuergeräten für die Leistungselektronik. Der Anwendungsbereich dieser IS erstreckt sich von einfachsten Anwendungsfällen in der Konsumgüterelektronik bis hin zu hochwertigen industriellen Steuerungen. Gegenüber gegenwärtig weltstandsbestimmenden Schaltkreisen für die Leistungselektronik beinhaltet die U 706 D einen neuartigen Lösungsweg. In einigen ausgewählten Anwendungsfällen sind weltstandsbestimmende Lösungen zu erwarten. In diesem Beitrag soll die Schaltung vorgestellt werden, weitere Veröffentlichungen zur Applikation sind vorgesehen.

Mitteilung aus dem VEB Funkwerk Erfurt

Die Ansteuerschaltung U 706 D ist eine monolithisch integrierte MSI-Schaltung in p-Kanal-MOS-Hochvolttechnik im 24poligen DIL-Plastgehäuse. Jeder Eingang des asynchron arbeitenden Digital Schaltkreises ist mit integrierten Gateschutzdioden versehen.

Die IS enthält die Funktionseinheiten:

- Logik der Synchronisation
- Eingangsteil mit Triggerverhalten für das Steuersignal zur Festlegung des Zündzeitpunktes

für eine Steuerung leistungselektronischer Einrichtungen durch Phasenanschnitt, Pulsbetrieb, Schaltbetrieb oder Schwingungsblocksteuerung nach dem Nullspannungs- bzw. Nullstromverfahren.

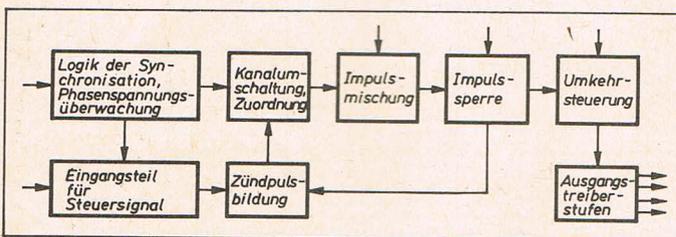
Bild 1 zeigt das vereinfachte Blockschaltbild.

Mit der U 706 D werden der Aufwand an Bauelementen sowie der Platzbedarf für eine Thyristorsteuerung bei hoher Störsicherheit auf ein Minimum herabgesetzt. Die zahlreichen Anschlüsse zu inneren

Schaltungspunkten vergrößern die Vielseitigkeit ihrer Anwendungsmöglichkeiten erheblich.

Bild 2 zeigt die Anschlußbelegung der U 706 D. Die wichtigsten Merkmale des Ansteuerschaltkreises sind:

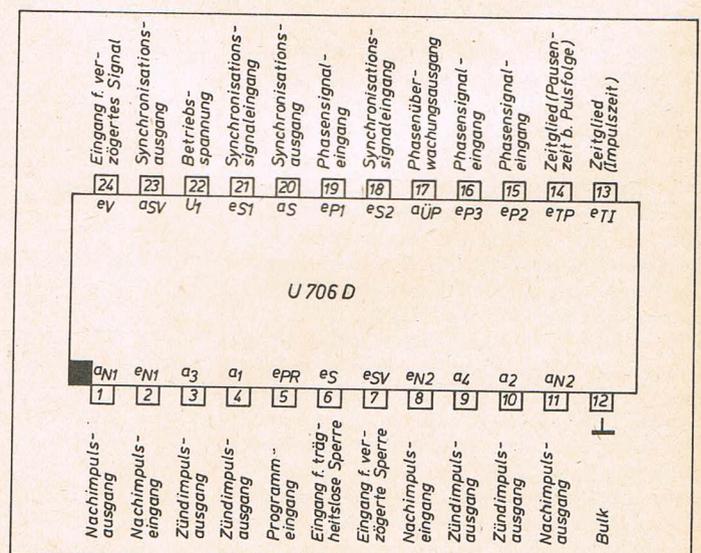
- verwendbar zum Aufbau von hochwertigen Ansteuergeräten ein- und mehrphasiger Stromrichter mit beliebiger Pulszahl
- Möglichkeit der Synchronisation wahlweise nach den üblichen Prinzipien bzw.



- Zündpulsbildung
- Zündpulszuordnung mit Kanalumschaltung
- Impulsmischstelle
- Impulssperre mit spezieller Sperrsignalsteuerung
- Umkehrsteuerung zur Zuordnung der Zündpulse zu den Ausgängen
- Ausgangstreiberstufen

Bild 1:
Funktionseinheiten
der U 706 D

Bild 2:
Anschlußbelegung



mit einkanaligem Filter bei Mehrphasenanordnungen

- Möglichkeit der Anpassung der internen Logik der Synchronisation an die äußere Schaltung durch Programmierung
- Vorhandensein einer internen Logik zur Phasenüberwachung
- Zündzeitpunkt zwischen $> 0^\circ$ el und $< 180^\circ$ el einstellbar
- Art und Parameter der Ausgangsimpulse frei wählbar
- wahlweise verzögerte oder unverzögerte Sperre der Ausgangsimpulse
- interne Logik sichert richtige Impulsabgabe beim Aufheben der Sperre gemäß der Funktionsweise des Stromrichters
- spezielle interne Sperrsignalsteuerung ermöglicht Realisierung extrem schneller kreisstromfreier Schaltungen
- Vorhandensein von Eingängen und Ausgängen für eine Nachimpulsverschaltung bzw. zur Formung von Langimpulsen
- programmierbare Impulsabgabe für Mehrfachsteuerungen
- getrennte Zündimpulsausgänge für positive und negative Halbwelle der Synchronisationsspannung
- Anpaßbarkeit an analog bzw. digital wirkende Regelkreise sowie an einfache Zweipunktregelungen.

Logische Schaltung

Die logische Schaltung der asynchron arbeitenden speziellen Digitalschaltung U 706 D für Thyristorsteuerungen enthält 33 Gatterfunktionen, 25 Inverter, sechs RS-Flip-Flops, zwei getaktete RS-Flip-Flops und acht Treibertransistoren. Der Umfang der logischen Struktur macht eine zweckmäßige Aufspaltung in wichtige Funktionsblöcke und deren separate Beschreibung unumgänglich. Nachfolgend wird deshalb die logische Struktur der IS U 706 D in die Hauptteile

- Synchronisation
- Impulserzeugung
- Impulsabgabe

unterteilt. Dabei läßt sich eine verbleibende Wechselwirkung zwischen den Hauptteilen wegen der Komplexität des Schaltkreises nicht vermeiden. Bild 3 zeigt die logische Schaltung der U 706 D, die genannten Hauptteile sind deutlich hervorgehoben.

Synchronisation

Die Logik der Synchronisation ermöglicht wahlweise die Anwendung üblicher Synchronisationsprinzipien bzw. die Nutzung eines einkanaligen Filters bei Mehrphasenanordnungen. Letztgenannten Betriebsfall zeigt Bild 4a.

Die Phasensignale e_{P1} , e_{P2} , e_{P3} sind aus den Phasenspannungen eines Dreiphasensystems abgeleitet. An die Symmetrie und die Phasenlage dieser Signale werden Anforderungen gestellt, die sich bei Anwendung üblicher toleranzbehafteter Bauelemente ohne Abgleichmaßnahmen, z. B. in der Filtereinrichtung für die Synchronisationswechselspannung, erfüllen lassen. Die Zuordnung der Phasensignale zu den Eingängen e_{P1} , e_{P2} , e_{P3} der drei U 706 D in einer dreiphasigen Ansteuerung für Stromrichter ergibt die Zuordnung der Schaltkreise zu einer bestimmten Phase der

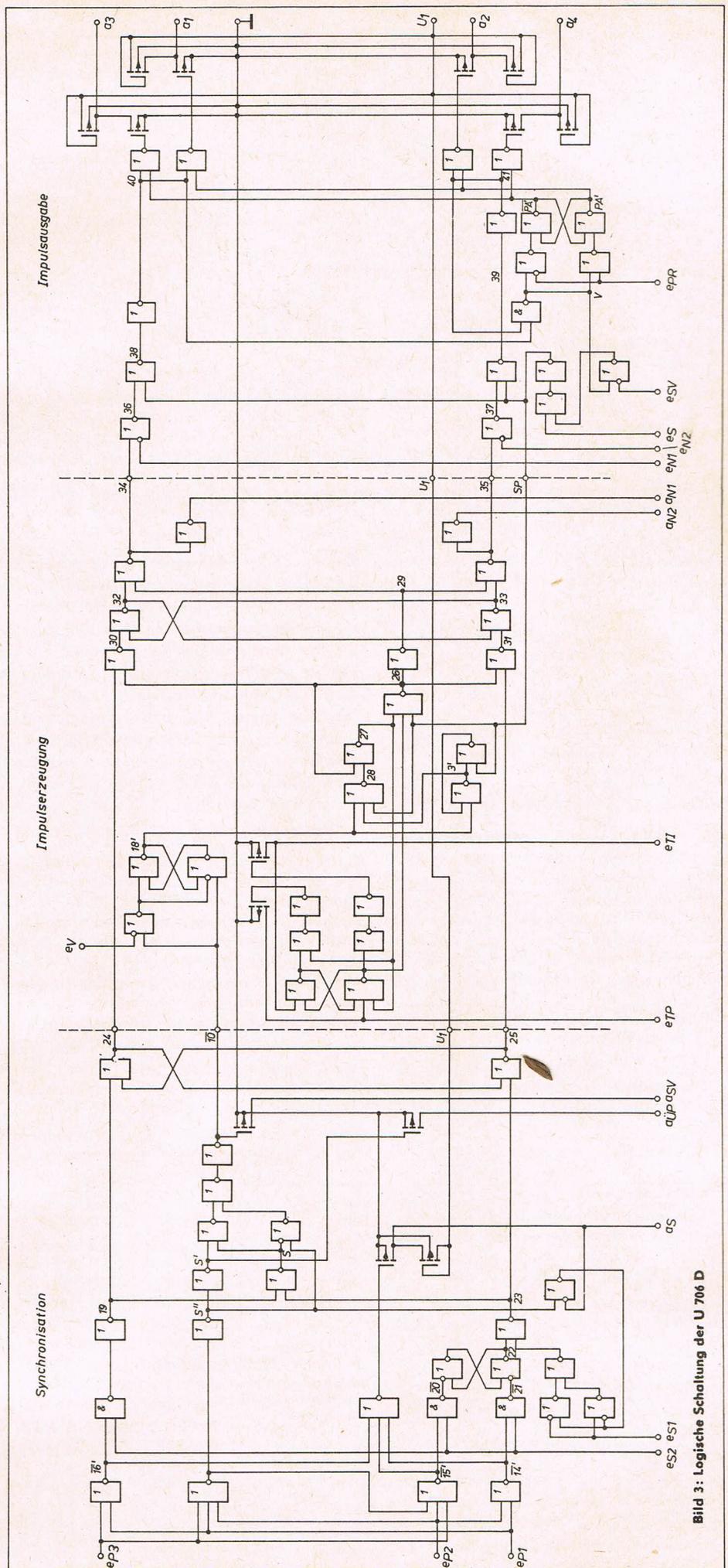


Bild 3: Logische Schaltung der U 706 D

Netzspannung. Die Phasensignale werden im Schaltkreis zu einer näherungsweise symmetrischen Folge a_S mit dreifacher Netzfrequenz verknüpft. Die Ausführung der Ausgangsstufe a_S ermöglicht die Parallelschaltung mehrerer Ausgänge verschiedener Schaltkreise einer Anstereineinrichtung. Die Signalfolge a_S wird üblicherweise zur Ansteuerung eines einkanaligen Filters genutzt.

Aus den Phasensignalen werden außerdem die inneren logischen Pegel S' und S'' abgeleitet; im konkreten Fall sind $S' = H$ und $S'' = L$. Infolgedessen stellen sich in der Logik die festen Signalzuordnungen $S = 10 = a_{SV}$ und $e_{S1} = 23$ bei $22 = H$ ein. Wegen $S'' = L$ wird außerdem die innere Weiterverarbeitung der Signalfolge a_S blockiert.

Der Anschluß a_{EP} führt bei ordnungsgemäßem Anliegen der Phasensignale ständig L-Potential, d. h., der Treibertransistor ist gesperrt. Dieser Ausgang kann zur Überwachung der Phasensignale und damit der Phasenspannungen genutzt werden.

Als einkanaliges Filter kommen in hochwertigen Anordnungen vorzugsweise PLL-

Strukturen in Betracht, die sich unter anderem mit Hilfe des integrierten Stereodekoders A 290 D realisieren lassen. Solche Anordnungen arbeiten üblicherweise mit einer Phasendrehung von 90° el, was einer Schwenkung gegenüber der Netzphasenlage von 30° el gleichkommt, und ermöglichen die Synchronisation beispielsweise eines netzgelöschten dreiphasigen Gleichrichters auf den Mittelwert aller drei Netzphasenspannungen. Das entspricht einer optimalen Synchronisation des Stromrichters. Bei jedem Umschalten der Ausgangsfolge des einkanaligen Filters wird dort ein Impuls erzeugt, woraus die Pulsfolgen e_{S1} und e_{S2} , die je nach Güte des einkanaligen Filters äquidistant sind, gebildet werden. Diese Folgen werden in der Logik der Synchronisation nach dem sogenannten Koinzidenzverfahren weiterverarbeitet.

Typisch für dieses Verfahren ist, daß die logischen Kanäle, die die Synchronisierimpulse e_{S1} , e_{S2} passieren lassen, nur für eine von den Phasensignalen e_{P1} , e_{P2} und e_{P3} und dem Signal e_{S2} gesteuerte Zeit geöffnet sind und nur die jeweils richtigen Synchronisierimpulse an die inneren Leitungen 19

bzw. 23 gelangen lassen. Auf diese Weise wird eine sehr hohe Störsicherheit erreicht, da Störungen an e_{S1} , e_{S2} nur in einem vergleichsweise geringen und dann relativ unkritischen Zeitintervall überhaupt auf den Schaltkreis wirken können.

Die kurzzeitigen L-Signale an den Leitungen 19 bzw. 23 werden zu dem internen Signal S verknüpft und stehen am Ausgang a_{SV} , der sich auch zur Steuerung eines RC-Gliedes zur Erzeugung einer sägezahnförmigen Vergleichsspannung für analog wirkende Verzögerer eignet, zur weiteren Verarbeitung zur Verfügung. Das Signal 10 greift in die Anstereineinrichtung für den Impulsformer in der Logik der Impulserzeugung ein. Die Signale 19 und 23 steuern das interne RS-Flip-Flop mit den Ausgängen 24 und 25. Dieses Flip-Flop ist in seiner Schaltstellung repräsentativ für die Halbwellen der zugeordneten Phasen. Die Signale 24, 25 sind Vorbereitungssignale für ein getaktetes RS-Flip-Flop in der Kanalschaltung, die sich ebenfalls in der Logik der Impulserzeugung befindet.

Das Impulsverhalten nach Bild 4b entspricht dem nach Bild 4a. Wesentlich ist die Störung des Phasensignales e_{P1} , was zu den dargestellten Unregelmäßigkeiten bei den internen Signalen führt. Zu erkennen ist das Umschalten des Anschlusses a_{EP} der Phasenüberwachung auf H-Potential, was zur sofortigen Sperre der Impulsausgabe des Schaltkreises über eine geeignete externe Verschaltung genutzt werden kann. Das Impulsverhalten zeigt die mit der Netzfrequenz periodische Wiederkehr von H-Potential an a_{EP} , was ein externes Halten dieses Zustandes über wenigstens eine Netzperiode erforderlich macht. Die Ausgänge a_{EP} mehrerer Schaltkreise in einer mehrphasigen Anstereineinrichtung können parallelgeschaltet werden, wodurch ein hoher Strom für die Ansteuerung der Abschalteneinrichtung zur Verfügung steht. Zur Realisierung der externen Halteschaltung für das Abschaltensignal bieten sich einfache Zeitglieder mit MOS-Standard-IS an [1].

Bei der Anwendung konventioneller Synchronisationsprinzipien, beispielsweise in einphasigen Anstereineinrichtungen, führen die Eingänge e_{P1} , e_{P2} , e_{P3} für die Phasensignale gemäß Bild 4c ständig H-Potential. Man erkennt, daß der Ausgang a_S jetzt ständig L-Potential führt. Der Ausgang a_{EP} , an dem konstant H-Potential ansteht, ist für die weitere Funktion eines derartig betriebenen Schaltkreises U 706 D praktisch ohne Bedeutung. Die internen Potentiale S' und S'' führen gegenüber der Synchronisation nach dem Koinzidenzverfahren mit einkanaligem Filter entgegengesetzte logische Pegel, d. h., daß $S' = L$ und $S'' = H$ gilt. In der Synchronisationslogik stellen sich infolgedessen die festen Zuordnungen $e_{S2} = 19$ und $e_{S1} = 23$ ein, wobei $22 = H$ nach dem ersten L-Signal an e_{S2} erhalten bleibt. Der Synchronisierimpuls entsteht bei $e_{S1} = L$ und $e_{S2} = H$ bzw. $19 = 23 = H$, was $S = L$ bedeutet. Infolge $S' = L$ und $S'' = H$ gilt die feste Zuordnung $S = 10 = \bar{a}_{SV}$. Der Ausgang a_{SV} kann zur Ansteuerung eines RC-Gliedes zur Erzeugung einer sägezahnförmigen Vergleichsspannung für analog wirkende Verzögerer genutzt werden. Das Signal 10 greift in die noch zu erläuternde Logik für die Impulserzeugung ein. Die Signale 19 und 23 steuern das interne RS-Flip-

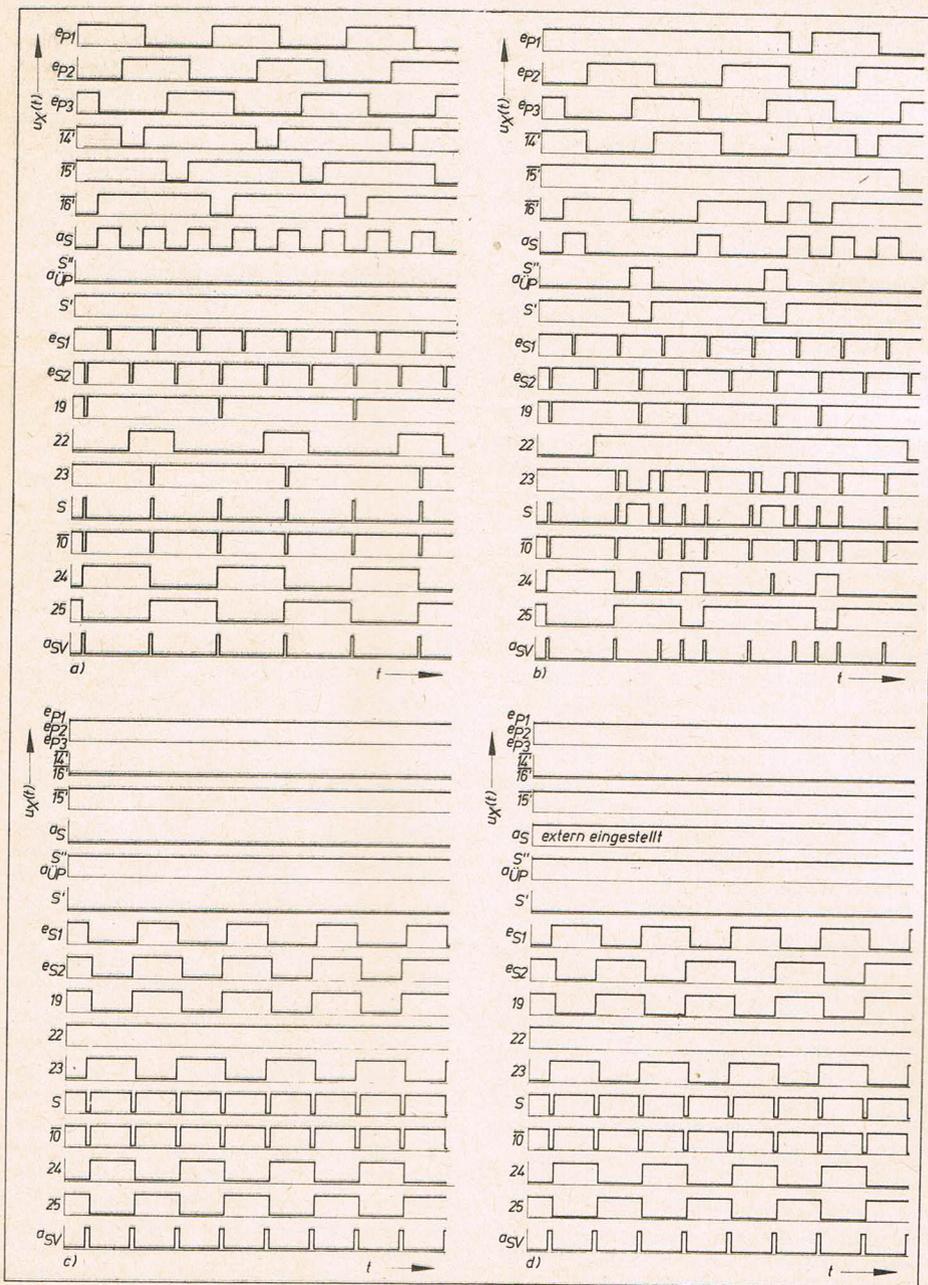


Bild 4: Impulsverhalten der Logik der Synchronisation für ausgewählte Betriebsfälle

Flop mit den Ausgängen 24 und 25; diese Signale greifen ebenfalls in die Logik der Impulserzeugung ein.

Während entsprechend der im Bild 4c dargestellten Betriebsweise des Ansteuererschaltkreises U 706 D immer dann ein Synchronisierimpuls gebildet wird, wenn $e_{S1} = L$ und $e_{S2} = H$ sind, erfolgt die Bildung des Synchronisierimpulses bei der Betriebsweise nach Bild 4d bei $e_{S1} = e_{S2} = H$. Diese Veränderung wird erreicht, indem am Anschluß a_S extern H-Potential eingestellt wird, was für den Schaltkreis wegen der speziellen internen Gestaltung dieses Anschlusses zulässig ist und zur festen Einstellung der internen Zuordnung $e_{S1} = 23$ führt. Sonst ist die Betriebsweise nach Bild 4c identisch.

Impulserzeugung

Die Impulserzeugungsschaltung ist der zweite Teil der im Bild 3 dargestellten Schaltung. Das dazugehörige Impulsverhalten nach Bild 5 geht von einer zeitlichen Zuordnung der Signale $\bar{10}$ bzw. 24, 25 aus, die der Synchronisation nach dem Koinzidenzverfahren mit einkanaligem Filter entspricht (s. Bild 4a). Im Fall der konventionellen Synchronisation entsprechend den mit a_S programmierbaren Betriebsweisen (Bilder 4c und 4d) stellen sich identische Verhältnisse ein, so daß eine Unterscheidung bei der weiteren Erläuterung des Schaltkreises nicht mehr erforderlich ist.

Die Auslösung des Zündimpulses erfolgt am Eingang e_V der IS U 706 D mit dem Umschalten von H- auf L-Potential. Dieser Eingang ist so ausgebildet, daß sich im nichtbeschalteten Zustand stets H-Potential einstellt. Befindet sich an der internen Leitung $\bar{10}$ H-Pegel, was stets der Fall ist, wenn kein Synchronisierimpuls an a_{SV} ausgegeben wird, so stellt sich die feste Zuordnung $e_V = \bar{18}'$ ein, wobei die gewählte Schaltung infolge des RS-Flip-Flops ein gewisses Triggerverhalten besitzt. Das ermöglicht die Ansteuerung von e_V auch mit Signalen, die sich zeitlich langsam ändern, z. B. auch mit einem von a_{SV} synchronisierten sägezahnförmigen Spannungsverlauf. Befindet sich an der internen Leitung $\bar{10}$ L-Pegel, was für die Dauer des Synchronisierimpulses stets der Fall ist, so stellt sich unabhängig von e_V $18' = L$ ein. Dadurch wird die Auslösung eines Zündimpulses, die beim Umschalten von $18'$ von L nach H erfolgt, für die Dauer des Synchronisierimpulses unmöglich. Die Zündpulsauslösung erfolgt jedoch bei $e_V = L$ sofort mit der Beendigung des Synchronisierimpulses, was für den Betrieb des Schaltkreises nach dem Nullspannungsverfahren wichtig ist. In allen anderen Betriebsfällen ist während der Dauer des Synchronisierimpulses $\bar{10} = L$ der Auslösepegel für den Zündimpuls ($e_V = L$) zurückzuschalten, also $e_V = H$ extern einzustellen. Diese erläuterte Steuerung des internen Auslösesignals $18'$ für den Zündimpuls durch das äußere Auslösesignal am Eingang e_V und den Synchronisierimpuls $\bar{10}$ entspricht einer stromrichtergemäß richtigen Steuerung der Zündimpulsauslösung. Für die weitere Erläuterung sei für den internen Signalpegel ständig $SP = H$ vorausgesetzt. Dies hat an der internen Leitung $3'$ ebenfalls ständig H-Potential zur Folge.

Im Ruhezustand befindet sich $18'$ auf L-Pegel. Da sich infolge der Annahme

$SP = H$ die Zuordnung $28 = \bar{18}'$ fest einstellt, gilt $28 = H$. Dies hat $26 = H$ und $27 = L$ zur Folge. Die Treibertransistoren an den Anschlüssen e_{T1} und e_{TP} sind leitend, was für die Stelleingänge des RS-Flip-Flops H-Potential bedeutet. Mit L an 27 wird das von e_{T1} und e_{TP} gesteuerte RS-Flip-Flop so voreingestellt, daß die vom Ausgang des RS-Flip-Flops in das Dreifach-NOR mit dem Ausgang 26 führende Leitung H-Potential führt.

Soll als Zündimpuls ein Monoimpuls ausgelöst werden, so ist $e_{TP} = H$ extern fest einzustellen (Kurzschluß des Treibertransistors durch Verbindung von e_{TP} mit dem Masseanschluß der IS). Der Anschluß e_{T1} wird zweckmäßigerweise mit einem RC-Glied in der Art beschaltet, daß sich der Kondensator parallel zum Treibertransistor befindet und der Widerstand zwischen e_{T1} und eine negative Spannung geschaltet wird. Im Ruhezustand ist ein derartig angeordneter Kondensator entladen. Schaltet das interne Auslösesignal $\bar{18}'$ auf H-Pegel um, so wird $28 = L$ und damit $27 = H$. Dies hat $26 = L$ zur Folge; außerdem wird der Treibertransistor an e_{T1} gesperrt, was die Aufladung des extern angeschlossenen Kondensators ermöglicht. Wird infolge dieser Aufladung an e_{T1} L-Pegel erkannt, schaltet das RS-Flip-Flop um, und der Zündimpuls wird beendet, indem 26 wieder auf H umschaltet. Gleichzeitig mit dem Umschalten des Flip-Flops wird der Treibertransistor an e_{T1} leitend und der externe Kondensator entladen, was einer sehr raschen Wiederbereitschaftstellung des Impulsformers entspricht.

Während der Dauer des Zündimpulses befindet sich L-Pegel an 26. Die Rückführung von 26 nach 27 gewährleistet, daß auch bei nur kurzzeitig anliegendem Auslösesignal stets ein voll ausgebildeter Zündimpuls entsteht. Im dynamischen Betrieb des Schaltkreises ist demzufolge darauf zu achten, daß die Auslösung eines weiteren Impulses erst dann erfolgt, wenn der vorhergehende beendet ist. Diese Tatsache beschränkt die maximal mögliche Länge des Monoimpulses in Abhängigkeit von den dynamischen Forderungen an die Ansteuerung. Diese Problematik ist in der überwiegenden Zahl der praktischen Anwendungen ohne Belang; sie erlangt jedoch Bedeutung bei Drehspannungsstellern mit entsprechend hohen dynamischen Forderungen und weitgehender Ausnutzung des zur Verfügung stehenden Verschiebepereiches für den Zündwinkel. Es sei hier vorweggenommen, daß in solchen Fällen die kanalweise Verlängerung der Zündimpulse an den Ein- bzw. Ausgängen der Nachimpulse mit einfachen RC-Gliedern erfolgen kann.

Sollen Zündimpulse in Form einer Pulsfolge bereitgestellt werden, so ist e_{TP} wie bei der Erzeugung von Monoimpulsen zu beschalten. Eine prinzipiell gleichartige Beschaltung wird für e_{TP} gewählt. Die Auslösung und die Beendigung des ersten Impulses erfolgen wie bei Monoimpuls. Mit dem Erkennen von $e_{T1} = L$ und damit mit dem Umschalten des RS-Flip-Flops wird der Treibertransistor an e_{TP} gesperrt, was zum Aufladen des dort angeschlossenen Kondensators führt. Wird nun an e_{TP} nach einer Pausenzeit L-Pegel erkannt, schaltet das RS-Flip-Flop in die Ausgangslage zurück. Das bedeutet rasche Entladung des Kondensa-

tors an e_{TP} , Sperrung des Treibertransistors an e_{T1} und damit eine erneute Impulszeit. Dieser Vorgang wiederholt sich zyklisch, solange an $18'$ das Auslösesignal erhalten bleibt. Mit Hilfe der bei Monoimpuls bereits erläuterten Rückführung wird auch der letzte Impuls der Zündpulsfolge auf jeden Fall in voller Länge bereitgestellt. Deshalb muß in allen Anwendungsfällen, in denen eine Pulsfolge erzeugt wird, die Impulszeit kleiner sein als die Zeit, die zwischen Vorderflanke des Synchronisierimpulses und dem nächsten Auslösezeitpunkt minimal vorhanden ist. In praktischen Anwendungsfällen bei üblichen Stromrichtern ist diese Problematik ohne Belang.

In den bisher besprochenen Fällen der Erzeugung von Monoimpulsen bzw. einer Zündimpulsfolge wurde das interne Potential $SP = H$ festgehalten. Nachfolgend soll der Einfluß der Steuerung dieses internen Potentials auf die Impulserzeugung – die spezielle Sperrsignalsteuerung – diskutiert werden.

Erfolgt das Umschalten von SP auf L-Pegel bei $18' = L$, so werden die internen Pegel $26 = H$, $27 = L$, $28 = H$, $3' = H$ in ihrer Lage festgehalten, d. h., während $SP = L$ ist die Auslösung eines Zündimpulses blockiert. Wird während der Dauer $SP = L$ das interne Auslösesignal $18'$ auf H-Potential umgeschaltet, stellt sich $3' = L$ ein. Dieser Zustand bleibt erhalten, auch wenn SP wieder auf H schaltet. Damit bleiben jedoch auch $26 = H$, $27 = L$, $28 = H$ bestehen, und die Auslösung eines Zündimpulses wird auch nach dem Abschalten eines Sperrbefehls verhindert. Dieses interne Speichern des Sperrbefehls, das sich immer bei $SP = L$ und $18' = H$ einstellt, bleibt so lange erhalten, bis zum nächsten Synchronisationszeitpunkt $\bar{10} = L$ und damit $18' = L$ wird. In dieser Phase stellt sich immer $3' = H$ ein. Wird also das Sperrsignal $SP = L$ noch vor Beendigung des Synchronisierimpulses (in dieser Phase ist $18' = L$) auf $SP = H$ umgeschaltet, wird die Blockierung der Impulsformer aufgehoben. Ist $18' = L$ für die Dauer von $SP = L$ gewährleistet, wird die Blockierung mit dem Umschalten von SP auf H-Pegel unverzüglich aufgehoben.

Erfolgt das Umschalten von SP auf L-Pegel während der Dauer eines Zündimpulses, so wird dieser sofort abgebrochen, und es stellen sich $26 = H$, $27 = L$, $28 = H$ und bei $18' = H$ auch $3' = L$ ein. Dieser Zustand entspricht dem Ruhezustand der Impulsformerschaltung, wobei sich eine sehr kurze Übergangszeit ergibt. Der Impulsformer könnte also prinzipiell unmittelbar nach dem Rücksetzen erneut gestartet werden. Hieraus folgt, daß sich der schon erläuterte Zustand intern einstellt. Damit ist auch das Verhalten beim Aufheben der Blockierung identisch.

Die besprochene Funktionsweise ermöglicht raschen Impulsabbruch und sofortiges stromrichtergemäß richtiges Einschalten der Zündimpulse (Zündimpulse werden nur zum tatsächlichen Auslösezeitpunkt gebildet). Im praktischen Betrieb entsteht damit die Möglichkeit der Realisierung extrem schneller, kreisstromfreier Steuerungen, deren dynamische Eigenschaften mit denen bisher üblicher wesentlich aufwendigerer, vollgesteuerter, kreisstrombehafteter Schaltungen

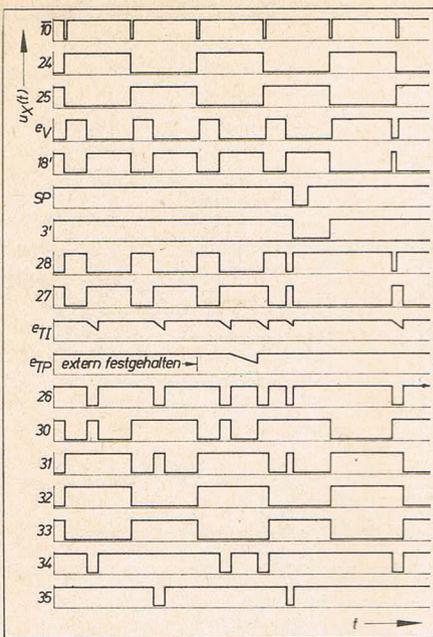


Bild 5: Impulsverhalten der Logik der Impulserzeugung. e_{T1} und e_{T2} sind extern RC-beschaltet

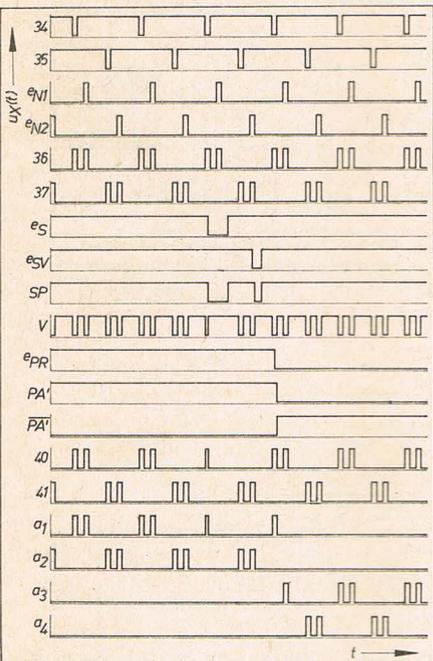


Bild 6: Impulsverhalten der Logik der Impulsausgabe

vergleichbar sind. In dieser Tatsache zeigt sich einer der wesentlichsten Vorzüge der Konzeption des Ansteuerschaltkreises U 706 D gegenüber zur Zeit angewandten Lösungen.

Die bisherige Erläuterung der Logik der Impulserzeugung hat ergeben, daß jeder Zündimpuls identisch mit $26 = L$ ist. Die Leitung 26 ist die Taktleitung eines getakteten RS-Flip-Flops mit den Vorbereitungseingängen 24, 25 und den Ausgängen 32, 33. Die Stellung dieses RS-Flip-Flops in der Logik der Synchronisation ist repräsentativ für die Halbwelle der Netzphasenspannung, der der Schaltkreis zugeordnet ist. Mit jedem Synchronisierimpuls erfolgt ein Umschalten der Pegel 24, 25, wobei $25 = \bar{24}$ stets gesichert ist. Ist nun $26 = H$, d. h., wird zur Zeit kein Zündimpuls gebildet, so wird die Information 24, 25 sofort an 32, 33 weitergeschaltet. Mit den letztgenannten Si-

gnalen werden Gatter gesteuert, denen außerdem das Signal $29 = \bar{26}$ zugeführt wird. Daraus folgt, daß jeder Zündimpuls ($26 = L$, $29 = H$) je nach Stellung des getakteten RS-Flip-Flops an Leitung 34 oder 35 als L-Signal erscheint und außerdem invertiert als Nachimpuls an den Nachimpulsausgängen a_{N1} oder a_{N2} ausgegeben wird. Weiterhin folgt daraus, daß während der Dauer eines Zündimpulses wegen $26 = L$ das Umschalten des getakteten RS-Flip-Flops blockiert ist. Die Informationsübernahme erfolgt jedoch sofort mit dem Beendigung des Zündimpulses bzw. mit dem Umschalten von 26 von L- nach H-Pegel. Bei einer derartigen Logik der Kanalumschaltung wird das Umschalten eines laufenden Zündimpulses auf einen anderen Kanal verhindert, was für einen sicheren Stromrichterbetrieb mit voller Ausnutzung des Verschieberegions unerlässlich ist.

Bei hohen dynamischen Anforderungen kann die Erzeugung eines Langimpulses an den Nachimpulsanschlüssen erforderlich werden. Dazu können die Gegentaktinverter a_{N1} , a_{N2} über eine Entkopplungsdiode mit je einem RC-Glied ähnlich der erläuterten Beschaltung von e_{T1} bzw. e_{T2} verbunden werden. Bei jedem Zündimpuls wird der Kondensator sehr rasch über die leitende Diode entladen. Am Ausgang des RC-Gliedes liegt H-Potential. Dieses bleibt auch nach Beendigung des Zündimpulses infolge der jetzt gesperrten Diode erhalten. Wird diesem RC-Glied der jeweils zugeordnete Nachimpulseingang nachgeschaltet, so wird an diesem erst nach einer gewissen Aufladung des Kondensators L-Potential erkannt. Der Zündimpuls kann auf diese Art und Weise verlängert werden.

Impulsausgabe

Das Impulsverhalten der Impulsausgabeschaltung (s. Bild 3) nach Bild 6 geht von den auf den Leitungen 34 bzw. 35 ankommenden Zündimpulsen (L-Signale) und von den über die Nachimpulseingänge e_{N1} bzw. e_{N2} zumischbaren Impulsen (H-Signale) aus. Auf den Leitungen 36 bzw. 37 stehen somit die auszugebenden Zündimpulse zur Verfügung. Dies ist unabhängig von der speziellen Betriebsweise (z. B. Synchronisationsart) des Schaltkreises, so daß eine Unterscheidung bei der weiteren Beschreibung nicht erforderlich ist.

Nimmt man an, daß die Eingänge e_S für trägheitslose Sperre und e_{SV} für trägheitsbehaftete Sperre ständig H-Potential führen, stellt sich intern $SP = H$, $36 = 40$, $37 = 41$ fest ein. Bei H-Potential am Programmeingang e_{PR} ergeben sich $PA' = H$, $\bar{PA}' = L$, was bedeutet, daß Zündimpulse, die an 36 als H-Signal vorliegen, an den Ausgang a_1 als H-Signal geschaltet werden. Das gleiche gilt für H-Signale an 37, die am Ausgang a_2 erscheinen. Führt der Programmeingang e_{PR} L-Potential, ergibt sich wegen $PA' = L$ und $\bar{PA}' = H$ $36 = a_3$ und $37 = a_4$. Die Stellung des getakteten RS-Flip-Flops mit den Ausgängen PA' und \bar{PA}' bestimmt folglich, ob Zündimpulse an den Ausgängen a_1 , a_2 oder a_3 , a_4 ausgegeben werden. Die abgeschalteten Ausgänge führen dabei ständig L-Pegel.

Als Takt für das RS-Flip-Flop in der Logik der Impulsausgabe wird das interne Potential V benutzt. Dieses ist L, wenn an 36 oder 37 H-Potential anliegt, d. h., wenn irgend-

ein Zündimpuls ausgegeben wird. Diese Blockierung der Umschaltung des Flip-Flops während der Dauer eines auszugebenden Zündimpulses ist für die Funktion eines Stromrichters notwendig.

Die Sperre der Zündimpulse erfolgt über die Anschlüsse e_S oder e_{SV} . Der Anschluß e_S für trägheitslose Sperre bewirkt bei Umschalten auf L-Pegel sofort $SP = L$. Wird über die trägheitsbehaftete Sperre (Anschluß e_{SV}) gesteuert, so entsteht bei Umschalten auf L-Pegel ebenfalls $SP = L$, jedoch sofort nur bei $V = H$. Wird gerade ein Zündimpuls ausgegeben, was $V = L$ bedeutet, wird der L-Pegel an e_{SV} erst am Ende des bzw. der sich überlappenden Zündimpulse an SP weitergeschaltet. Die „Trägheit“ der trägheitsbehafteten Sperre (L-Pegel an e_{SV}) besteht also darin, daß ein einmal begonnener Zündimpuls noch vollständig ausgegeben wird.

Befindet sich an der internen Leitung SP L-Pegel, stellt sich $38 = 39 = H$ fest ein, d. h., alle Ausgänge a_1 bis a_4 führen L-Pegel. Neben dem Sperren der Ausgabe jeglicher Zündimpulse bei $SP = L$ wird über die bereits erläuterte spezielle Sperrsignalsteuerung die Bildung weiterer Zündimpulse im Ansteuerschaltkreis unterdrückt.

Es sei noch bemerkt, daß mit $e_S = L$ auch sofort $V = H$ eingestellt wird, was dann ein rasches Umschalten des getakteten RS-Flip-Flops ermöglicht. Dies ist für die Realisierung extrem schneller kreisstromfreier Steuerungen von Bedeutung.

Die Ausgänge a_1 bis a_4 sind als Open-drain-Ausgänge mit Lasttransistor ausgeführt. Es sind folglich beliebige Parallelschaltungen zulässig. Wie vorteilhaft das sein kann, zeigt beispielsweise der Einphasenbetrieb mit Triac-Ansteuerung. Werden a_{N1} mit e_{N2} sowie a_{N2} und e_{N1} bei $e_{PR} = H$ verbunden, erscheint jeder Zündimpuls sowohl an a_1 als auch an a_2 . Die zulässige Parallelschaltung ermöglicht die Verdopplung des Ausgangsstromes.

Zusammenschaltungsbedingungen

Die integrierte Thyristoransteuerschaltung U 706 D ist in der p-Kanal-MOS-Hochvolttechnik realisiert. Es gelten folglich die üblichen Behandlungsvorschriften für derartige Schaltkreise. Die Zusammenschaltung ist unter Einhaltung der zulässigen Parameter der Ein- und Ausgänge des Schaltkreises mit beliebigen Anordnungen möglich. Neben der Zusammenschaltung mit Standard-Schaltkreisen in p-Kanal-MOS-Hochvolttechnik ist die Anschaltung geeigneter CMOS- und LSL-Schaltkreise unproblematisch. Ansonsten sind stromrichtertypische Außenbeschaltungen auf einfache Art realisierbar.

Die Eingänge e_{P1} , e_{P2} , e_{P3} , e_{S1} , e_{S2} , e_{N1} , e_{N2} , e_S , e_{SV} , e_{PR} entsprechen typischen Eingängen von p-MOS-Standard-IS und sind folglich von derartigen Schaltkreisen direkt ansteuerbar. Das gilt auch für den Eingang e_V , wobei jedoch der höhere Eingangstrom im L-Zustand berücksichtigt werden muß. Infolge des schon diskutierten Triggerverhaltens der Eingangsschaltung von e_V ist die Ansteuerung mit sich zeitlich langsam ändernden Spannungsverläufen möglich. Die Ausgänge a_{N1} und a_{N2} für die Nachimpulse sind als Gegentaktinverter ausgeführt; sie können wie typische Ausgänge von MOS-Standard-IS genutzt wer-

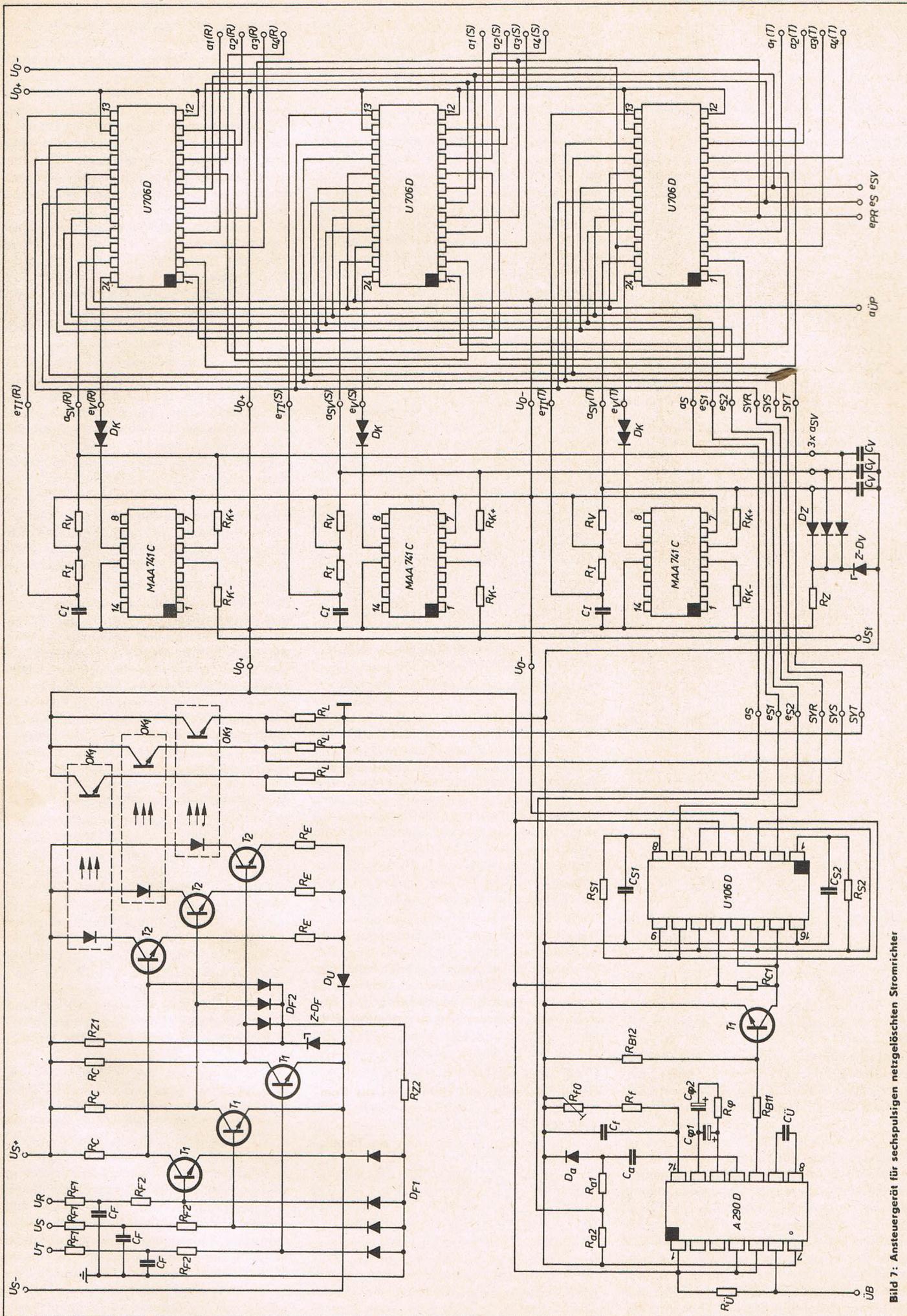


Bild 7: Ansteuergerät für sechspulsigen netzgelästen Stromrichter

Vorläufige technische Daten

Grenzwerte bei $\theta_a = 0...70^\circ\text{C}$

Betriebsspannung U_i in V	-31...0,3
Eingangsspannung U_e in V	-25...0,3
Eingangsspitzenspannung U_{em} in V	-31
Betriebstemperatur θ_a in $^\circ\text{C}$	0...70
Lagertemperatur θ_s in $^\circ\text{C}$	-55...125
Verlustleistung P_V in W ($\theta_a \leq 45^\circ\text{C}$)	0,8

Statische Kennwerte bei $\theta_a = 25^\circ\text{C}$

Betriebsspannung $-U_i = 25...28\text{ V}$, typ. 27 V
Betriebsstrom $-I_i \leq 15\text{ mA}$, typ. 6 mA
Eingangsspannungen $-U_{eH} \cong 0...2\text{ V}$
$-U_{eL} \geq 9\text{ V}$

Ausgangsspannungen für Eintransistorausgänge a_{SV} und a_{OP}

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-I_a = 2\text{ mA}$ (bei a_{OP} $-I_a = 1\text{ mA}$)	$-U_{aH} \leq 0,4\text{ V}$
--	-----------------------------

Gegentaktausgänge a_{N1} , a_{N2}

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $R_L = 100\text{ k}\Omega$	$-U_{aL} \cong 10\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $I_a = 1\text{ mA}$	$-U_{aL} \cong 5\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $R_L = 100\text{ k}\Omega$	$-U_{aH} \cong 0,5\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-I_a = 1,2\text{ mA}$	$-U_{aH} \cong 2\text{ V}$

Eintransistorausgänge a_1 , a_2 , a_3 , a_4 mit Lasttransistor

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $I_a = 1\text{ }\mu\text{A}$	$-U_{aL} \cong 12\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $I_a = 10\text{ }\mu\text{A}$	$-U_{aL} \cong 10\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $R_L = 100\text{ k}\Omega$	$-U_{aH} \cong 0,5\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-I_a = 5\text{ mA}$	$-U_{aH} \cong 1\text{ V}$

Bei Betrieb am 50-Hz- oder höherfrequenten Netz ist bei einer Einschaltdauer von maximal 25 % ein Impulsstrom von 20 mA zulässig. Eine weitere Präzisierung dieser Angabe erfolgt durch den VEB FWE.

Eintransistorausgang mit Lasttransistor bzw. Eingang a_S

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $I_a = 10\text{ }\mu\text{A}$	$-U_{aL} \cong 10\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $R_L = 100\text{ k}\Omega$	$-U_{aH} \cong 0,5\text{ V}$
bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-I_a = 1,2\text{ mA}$	$-U_{aH} \cong 2\text{ V}$

Eintransistorausgang bzw. Eingang e_{T1} , e_{TP}

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-I_a = 1\text{ mA}$, Ausgang im H-Zustand	$-U_{aH} \leq 2\text{ V}$
--	---------------------------

Ausgangsreststrom an a_{SV} und a_{OP}

bei $-U_{eL} = 28\text{ V}$ und Ausgang im L-Zustand	$-I_{aL} \leq 10\text{ }\mu\text{A}$
--	--------------------------------------

Ausgangsstrom an a_1 , a_2 , a_3 , a_4

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-U_{aL} = 28\text{ V}$, Ausgang im L-Zustand	$-I_{aL} \leq 10\text{ }\mu\text{A}$
---	--------------------------------------

Kurzschlußstrom an Ausgängen a_1 , a_2 , a_3 , a_4 , a_S gegen Masse

bei $-U_{eH} \leq 2\text{ V}$, $-U_{eL} \geq 9\text{ V}$, $-U_{aH} = 0\text{ V}$, Ausgang im L-Zustand	$I_{aL} 100...1\ 000\text{ }\mu\text{A}$
--	--

Eingangsstrom an e_{T1} , e_{TP}

bei $-U_{eL} = 25\text{ V}$, $-U_i = 28\text{ V}$, Ausgang im L-Zustand	$-I_{eL} \leq 10\text{ }\mu\text{A}$
--	--------------------------------------

Eingangsstrom an e_{P1} , e_{P2} , e_{P3} , e_{S1} , e_{S2} , e_{N1} , e_{N2} , e_{S} , e_{SV} , e_{PR}

bei $-U_{eL} = 25\text{ V}$	$-I_{eL} \leq 10\text{ }\mu\text{A}$
-----------------------------	--------------------------------------

Eingangsstrom an e_V

bei $-U_{eL} = 15\text{ V}$, $-U_i = 28\text{ V}$	$-I_{eL} \leq 50\text{ }\mu\text{A}$
bei $-U_{eL} = 15\text{ V}$, $-U_i = 25\text{ V}$	$-I_{eL} \leq 2\text{ }\mu\text{A}$

Eingangskapazität C_e

Ausgangskapazität C_a	$\leq 10\text{ pF}$
-------------------------	---------------------

Ausgangskapazität C_a

bei a_1 bis a_4 ist ein größerer Wert möglich	$\leq 40\text{ pF}$
---	---------------------

Lastkapazität C_L

	$\leq 10\text{ nF}$
--	---------------------

Für den Ausgang a_{SV} ist eine Lastkapazität von $60\text{ nF} \pm 10\%$ zulässig. Eine weitere Präzisierung zur Angabe der zulässigen Lastkapazitäten an allen Ausgängen erfolgt durch den VEB FWE.

Dynamische Kennwerte

Die Verzögerungszeiten werden mit $t_V < 50\text{ }\mu\text{s}$ garantiert. Für die Verzögerungszeit zwischen einer H-L-Flanke an e_V und einer L-H-Flanke an a_V wird eine Verzögerungszeit $t_V < 30\text{ }\mu\text{s}$ garantiert.

Zusammenschaltungsbedingungen

Die Ein- und Ausgänge sind kompatibel mit Standardschaltkreisen in p-Kanal-MOS-Hochvolttechnik. Der Eingang e_V gewährleistet im nichtbeschalteten Zustand H-Potential. Übliche Schaltungen für Eingangs- und Ausgangs-Interface, beispielsweise unter Verwendung von Optokopplern, sind möglich.

den, haben jedoch eine höhere Stromergiebigkeit bei H-Pegel, was beispielsweise zur Verlängerung von Zündimpulsen genutzt werden kann.

Die Ausgänge a_{SV} und a_{OP} sind Open-drain-Ausgänge. Sollen hier Logik-Schaltkreise angeschlossen werden, sind externe Drainwiderstände erforderlich. Die Ausgänge a_1 bis a_4 für die Zündimpulse und der Ausgang a_S sind Open-drain-Ausgänge mit Lasttransistor. Ohne zusätzlichen externen Drainwiderstand ist dort nur ein MOS-Eingang anschließbar. Diese Ausgänge dürfen beliebig parallelgeschaltet werden bzw. extern auf H-Pegel festgehalten werden. Die Anschlüsse e_{T1} und e_{TP} sind sowohl typischer Eingang von MOS-Standard-Schaltkreisen als auch Open-drain-Ausgang. Sie dienen in der überwiegenden Anzahl der praktischen Anwendungen der Steuerung von RC-Gliedern zur Festlegung der Impulszeiten bzw. Pausenzeiten.

Die ausführliche Erläuterung der Zusammenschaltbarkeit mit p-Kanal-MOS-Hochvolt-Schaltkreisen zeigte, daß bei der Anwendung der Ansteuerschaltung U 706 D in Verbindung mit derartigen Schaltkreisen besonders günstige Lösungen entstehen.

Anwendungsmöglichkeiten

Wie gezeigt wurde, sind die Anwendungsmöglichkeiten der U 706 D außerordentlich vielfältig. Nachfolgend soll anhand eines Schaltbeispiels für ein Ansteuergerät für sechspulsige, netzgelöschte Umkehrstromrichter (Bild 7) ein erster konkreter Einblick in die Anwendungsmöglichkeiten der Ansteuerschaltung U 706 D gegeben werden. In der Schaltung nach Bild 7 gelangen die Netzspannungen U_R , U_S , U_T über Vorfilter

in die elektronische Schaltung zur Netzspannung. Dort wird aus den sinusförmigen Eingangsspannungen jeweils eine äquivalente Rechteckimpulsfolge gebildet, die nach einer optoelektronischen Potentialtrennung zur Ansteuerung der Logik der Synchronisation in der IS U 706 D benutzt wird (s. Bilder 3 und 4a). Die Zuordnung der Signale SYR, SYS, SYT zu den Eingängen e_{T1} , e_{P2} , e_{P3} für die Phasensignale ergibt die Zuordnung der Ansteuerschaltkreise zu den Netzspannungen. In den U 706 D wird eine Impulsfolge a_S mit dreifacher Netzfrequenz gebildet, die zur Ansteuerung des einkanaligen Filters, das nach dem PLL-Prinzip unter Verwendung des integrierten Stereodekoders A 290 D arbeitet, dient. Die äquidistante Ausgangsimpulsfolge des PLL-Filters steuert nach der Pegelanpassung die im Beispiel mit einer U 106 D realisierte Synchronpulsbildung. Die Synchronisierungssignale e_{S1} , e_{S2} werden in der U 706 D in der schon beschriebenen Art weiterverarbeitet.

Die analoge Verzögerung wird in der Schaltung nach Bild 7 durch Vergleich der Steuerspannung U_{St} mit einer sägezahnförmigen Spannung mit Hilfe eines Komparator betriebenen Operationsverstärkers MAA 741 C vorgenommen, der über eine Anpaßdiode D_K den Eingang zur Impulsauslösung steuert. In der U 706 D werden Monoimpulse als Zündpulse gebildet und ausgegeben. Die Steuerung der Eingänge e_{TP} , e_S , e_{SV} kann in der schon erläuterten Art zur Realisierung vielfältiger Steuerfunktionen, z. B. einer sehr schnellen kreisstromfreien Umkehrsteuerung, genutzt werden. Die Ausgänge \bar{U}_B und a_{OP} ermöglichen die Ansteuerung von Überwachungsschaltungen.

Um den Rahmen dieses Beitrags nicht zu sprengen, muß auf eine ausführliche Erläuterung der Schaltung nach Bild 6 einschließlich der Darstellung von deren gravierenden Vorteilen gegenüber bisherigen technischen Lösungen und auf die Angabe weiterer Applikationsbeispiele verzichtet werden. In den noch zu veröffentlichen anwendungsbezogenen Beiträgen soll jedoch darauf ausführlich eingegangen werden.

Literatur

- [1] Graichen, G.: Zeitglieder mit MOS-Bauelementen. radio fernsehen elektronik 26 (1977) H. 18, S. 605-607
- [2] Graichen, G.: Schaltungsanordnung zur Steuerung von Stromrichtern. WP 78 029
- [3] Graichen, G.: Schaltungsanordnung zur Impulsformung. WP 119 927
- [4] Graichen, G.; Leber, R.: Schaltungsanordnung zur Formung von Impulsen. WP 122 751
- [5] Kronberg, M.: Verfahren und Schaltungsanordnung zur Erzeugung von Pulsfolgen aus mehrphasigen, verzerrten, sinusoidalen Spannungen mit präziser Phasenzuordnung, insbesondere zur Synchronisation der Ansteuergeräte von netzgelöschten Stromrichtern. WP 123 038
- [6] Graichen, G.; Kronberg, M.; Wigand, G.: Integrationsfreundliche steuerbare Schaltungsanordnung, insbesondere zur Erzeugung von Impulsen. WP 128 432
- [7] Graichen, G.; Neumeister, U.; Wigand, G.: Schaltungsanordnung zur Zuordnung von Signalen, insbesondere für Stromrichtersteuerungen. WP 132 629
- [8] Emmerling, F.; Graichen, G.; Wigand, G.: Schaltungsanordnung zur Erfassung der Phasenfolge von Signalen. WP H 03 K 209 903