



APPLIKATIVE INFORMATION

APPLIKATIVE INFORMATION

– für Anwender der Mikroelektronik –

h i n w e i s e

1. Alle Beiträge in den Heften der "Applikativen Information" dienen der Anregung bei Schaltungs- und Geräteentwicklungen bzw. beim Finden von Rationalisierungslösungen und vor allem dem Erfahrungsaustausch. Es können keine Verbindlichkeiten des VEB Applikationszentrum Elektronik Berlin zur Bereitstellung der in den Beiträgen vorgestellten elektronischen Bauelemente abgeleitet werden.

Grundlage dafür sind die Listen für elektronische Bauelemente und Bausteine, die über die Bauelemente-Verantwortlichen der Betriebe beim VEB Applikationszentrum Elektronik Berlin angefordert werden können.

2. Reproduktionen in irgendeiner Form durch Druck, Kopienherstellung, Microfiche u. a. sind nur nach vorheriger schriftlicher Zustimmung des Herausgebers gestattet. Auszüge, Referate und Besprechungen müssen die volle Quellenangabe enthalten.

bauelemente · applikation

Anwendungsmöglichkeiten der CMOS-Schaltkreise V 4046 D, V 4051 D,
V 4066 D, V 4520 D, V 4531 D, V 4538 D und V 4585 D

3

elektronik

Quarz-Stoppuhr Kal. 80-01

26

Ansteuerung einer Gruppe von vier 16-Segment-Lichtemitteranzeigen

29

Batteriegepufferte Zeitsteuerzentrale

31

Mikrorechnerbaugruppensystem NANOS

34

kurz berichtet

Patentinformation

38

Standards

41

Nachnutzbare Anwendungen (ZNAM)

45

jahresinhaltsverzeichnis 1988

47

88/80

is

inhalt

Seite

APPLIKATIVE INFORMATION

Elektronik

- für Anwender der Mikroelektronik -

Verlag: VEB Kombinat Mikroelektronik, Berlin
V 4232 D, V 4233 D, V 4234 D, V 4235 D, V 4236 D, V 4237 D, V 4238 D, V 4239 D, V 4240 D, V 4241 D, V 4242 D, V 4243 D, V 4244 D, V 4245 D, V 4246 D, V 4247 D, V 4248 D, V 4249 D, V 4250 D

Elektronik

Elektronik

Elektronik

Elektronik

Elektronik

Elektronik

Elektronik

Elektronik

Elektronik

Elektronik

herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

- abt. applikative information mikroelektronik -

mainzer str. 25

berlin

1035

Dipl.-Ing. Gerhard Reichel

VEB Mikroelektronik "Karl Marx" Erfurt
Stambetrieb im VEB Kombinat Mikroelektronik

Anwendungsmöglichkeiten der CMOS-Schaltkreise V 4046 D, V 4051 D, V 4066 D, D 4520 D, V 4531 D, V 4538 D und V 4585 D

1. Allgemeines

Es werden Einsatzbeispiele weiterer Schaltkreise aus dem Sortiment der Baureihe V 4000 D - in Fortführung /1/ ... /4/ - vorgestellt. Die technischen Daten einschließlich Anschlußbelegung sind in /5/ und verbindliche Angaben in den betreffenden Typstandards /6/ ... /12/ enthalten.

Lediglich beim V 4046 D werden ergänzende Angaben zu den technischen Daten gemacht, die für den Einsatz dieses Schaltkreises von Wichtigkeit sind.

2. Einsatzmöglichkeiten der Schaltkreise

2.1. V 4046 D - PLL-Schaltung

Der V 4046 D besteht aus einem spannungsgesteuerten Oszillator (VCO), zwei Phasenkomparatoren sowie einer integrierten Z-Diode (Bild 1). Sowohl der VCO als auch die Phasenkomparatoren und die Z-Diode können separat betrieben werden.

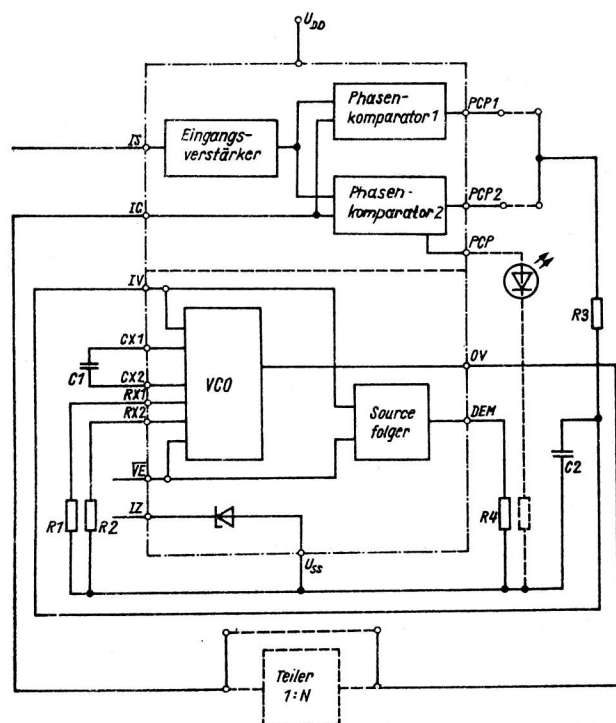


Bild 1: Blockschaltbild des V 4046 D mit PLL-Außenbeschaltung

Bei einfacher äußerer Zusatzbeschaltung ist durch Verwendung des VCO sowie eines der beiden Phasenkomparatoren die Realisierung eines Phasenregelkreises (PLL) möglich. Zu beachten ist der gegenüber anderen Schaltkreisen der Baureihe eingeschränkte Betriebsspannungsbereich $U_{DD} = +5 \dots +15 \text{ V}$, wenn der Schaltkreis als PLL betrieben wird.

Die Z-Diode kann erforderlichenfalls zur Stabilisierung der Betriebsspannung des Schaltkreises herangezogen werden. Nachfolgend sollen der VCO sowie die beiden Phasenkomparatoren des V 4046 D näher beschrieben werden.

2.1.1. Der spannungsgesteuerte Oszillator (VCO)

Die Frequenz des VCO des V 4046 D wird bestimmt durch den Wert des extern zwischen den Anschlüssen 6 und 7 angeschlossenen Kondensators C1 ($C1 \approx 100 \text{ pF}$ bei $U_{DD} < 10 \text{ V}$, $C1 \approx 50 \text{ pF}$ bei $U_{DD} \approx 10 \text{ V}$) und die Werte der an den Anschlüssen 11

und/oder 12 gegen U_{SS} angeschlossenen Widerstände R_1 bzw. R_2 ($R = 5 \text{ k}\Omega \dots 1 \text{ M}\Omega$).

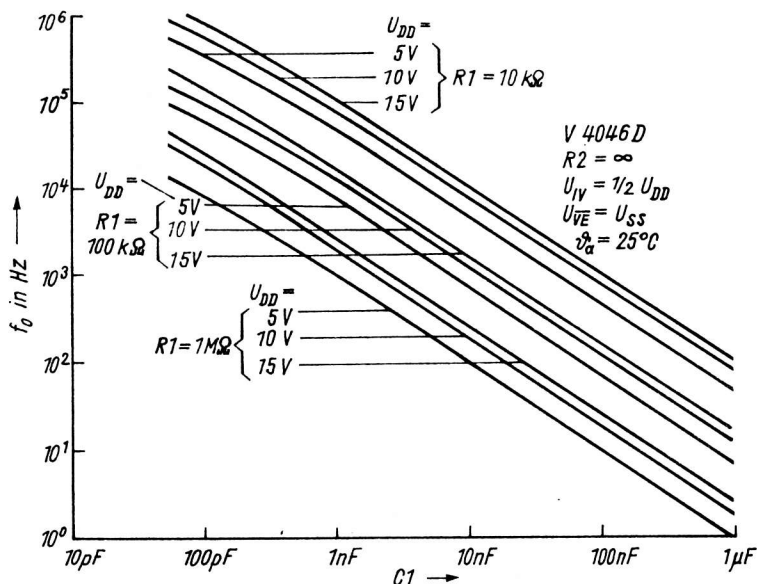


Bild 2: Ausgangsfrequenz des VCO in Abhängigkeit von C_1 , U_{DD} und R_1

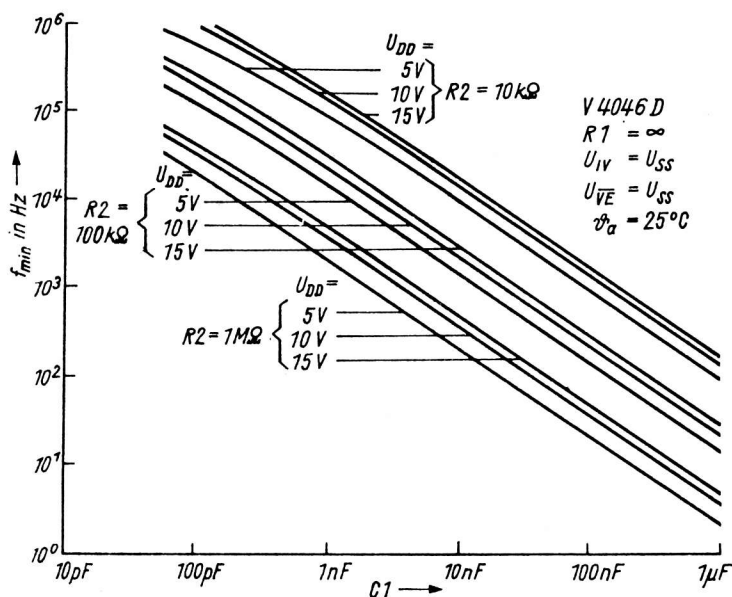


Bild 3: Ausgangsfrequenz des VCO in Abhängigkeit von C_1 , U_{DD} und R_2

Bild 2 zeigt den typischen Kennlinienverlauf der Ausgangsfrequenz des VCO bei fest eingestellter VCO-Eingangsspannung $U_{IV} = 1/2 U_{DD}$ bei Variation von R_1 , C_1 und U_{DD} (Mittelfrequenz f_0) und bei $R_2 = \infty$. Bei festem R_1 und C_1 kann die Frequenz des VCO durch Veränderung der VCO-Eingangsspannung zwischen U_{SS} und U_{DD} in großem Umfang variiert werden (f_{\max}/f_{\min} bis zum Faktor 1 000 : 1). Bild 3 zeigt den typischen Kennlinienverlauf der Ausgangsfrequenz des VCO bei Variation von R_2 , C_1 und U_{DD} (Minimalfrequenz f_{\min}) und $R_1 = \infty$. In dieser Betriebsart bewirkt eine Veränderung der VCO-Eingangsspannung keine Änderung der Ausgangsfrequenz.

Durch kombinierten Einsatz von R_1 und R_2 ist eine Änderung der Ausgangsfrequenz des VCO durch Veränderung der Eingangsspannung U_{IV} möglich (Offset-Betrieb), jedoch nur in geringerem Umfang gegenüber dem Betriebsfall mit $R_2 = \infty$.

Bild 4 zeigt als typische Kennlinien das erreichbare Frequenzverhältnis f_{\max}/f_{\min} als Funktion des Quotienten R_2/R_1 . Dabei entsprechen die minimalen Ausgangsfrequenzen f_{\min} , die sich bei $U_{IV} = U_{SS}$ ergeben, denjenigen Frequenzen, die aus Bild 3 zu entnehmen sind.

Zu beachten ist, daß die Kennlinien gemäß Bild 2 ... 4 lediglich informativen Charakter besitzen, garantiert werden im Typstandard nur Mindestwerte der VCO-Ausgangsfrequenz für definierte RC-Beschaltungen.

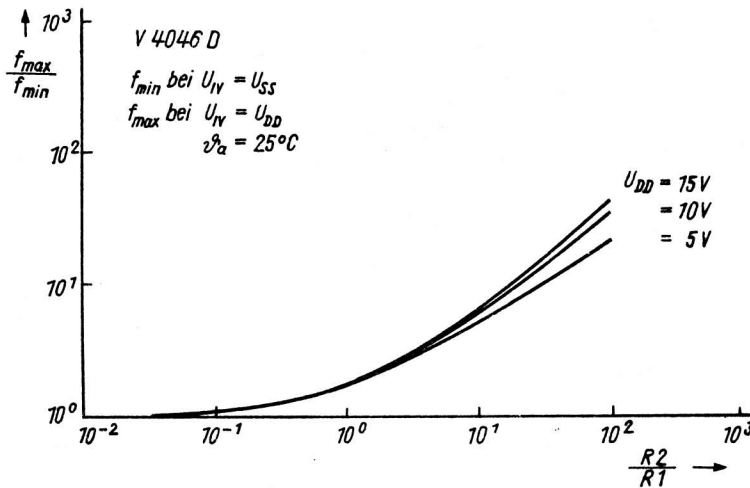


Bild 4: Frequenzverhältnis des VCO in Abhängigkeit von $R2/R1$

Das Ausgangssignal am VCO-Ausgang 0V hat ein Tastverhältnis von 0,5; der Pegelhub ist CMOS-typisch.

Die VCO-Eingangsspannung kann über einen Sourcefolger am Anschluß DEM (Demodulatorausgang) ausgekoppelt werden. Wird der Demodulatorausgang beispielsweise im PLL-Betrieb benutzt, so ist er mit einem externen Widerstand ($R4 = 5\text{ k}\Omega \dots 1\text{ M}\Omega$) gegen U_{SS} abzuschließen.

Mit einem H-Pegel am Eingang \overline{VE} können VCO und Sourcefolger zwecks Minimierung des Leistungsbedarfs des V 4046 D abgeschaltet werden.

Der VCO-Eingang IV ist ein MOS-Eingang. Durch seinen hohen Eingangswiderstand wird im PLL-Betrieb eine minimale Belastung des Tiefpasses erreicht. Dieser Eingang ist in jedem Einsatzfall des V 4046 D auf ein definiertes Potential zu legen.

2.1.2. Phasenkomparatoren

Die beiden Phasenkomparatoren des V 4046 D haben einen gemeinsamen Signaleingang IS und einen gemeinsamen Komparatoreingang IC. Der Signaleingang IS verfügt über einen integrierten Verstärker und eine automatische Gate-Vorspannungserzeugung, die es erlaubt, Eingangssignale (deren Pegel die CMOS-Pegel unterschreiten) kapazitiv an IS einzukoppeln. Bei Ansteuerung mit Signalen mit CMOS-Pegeln kann eine direkte Kopplung erfolgen.

Die beiden Phasenkomparatoren unterscheiden sich beim Einsatz in einer PLL u. a. auch im Verhältnis Fang- zu Haltebereich. Als Fangbereich der PLL ist derjenige Eingangssignal-Frequenzbereich ($2 f_C$ capture range) definiert, bei dem die PLL einrastet, wenn sie sich im ausgerasteten Zustand befand. Der Haltebereich ist derjenige Eingangssignal-Frequenzbereich ($2 f_L$ lock range), bei dem die PLL ausrastet, wenn sie sich im eingerasteten Zustand befand.

2.1.2.1. Phasenkomparator 1

Der Phasenkomparator 1 ist eine EX-OR-Schaltung. Der Fangbereich einer PLL unter Einsatz des Phasenkomparators 1 ist abhängig von der Tiefpaßcharakteristik und kann so groß wie der Haltebereich gemacht werden. Um den Haltebereich maximal zu halten, sollen die Eingangssignale an den Eingängen IS und IC ein Tastverhältnis von 0,5 besitzen.

Ohne Eingangssignal hat der Phasenkomparator 1 eine mittlere Ausgangsspannung von $1/2 U_{DD}$. Wird der Ausgang dieses Komparators über einen Tiefpaß mit dem VCO-Eingang verbunden, so nimmt die VCO-Ein-

gangsspannung ebenfalls den Wert $1/2 U_{DD}$ an und der VCO schwingt auf seiner Mittenfrequenz f_0 .

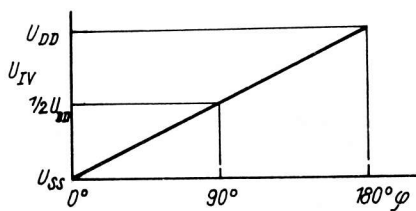


Bild 5: Phasenwinkel bei Phasenkomparator 1

Der Phasenwinkel zwischen den Signalen am Eingang IS und am Eingang IC kann zwischen 0° und 180° liegen und beträgt 90° im Falle der Mittenfrequenz f_0 (Bild 5).

Bild 6 zeigt typische Impulsformen einer PLL, die unter Einsatz des Komparators 1 und eines Tiefpaßfilters analog Bild 1 realisiert wurde.

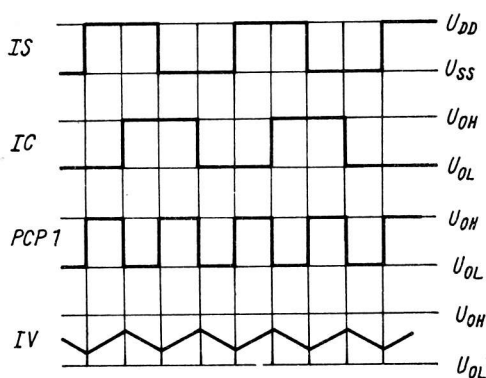


Bild 6: Typische Impulsformen einer PLL mit Phasenkomparator 1

Eine PLL unter Anwendung dieses Komparators rastet nicht auf Harmonische der VCO-Mittenfrequenz ein. Die Signal-Rausch-Unterdrückung ist kleiner als beim Einsatz des Phasenkomparators 1. Der Phasenwinkel zwischen den Eingangssignalen an IS und IC ist bei Einsatz von Komparator 2 innerhalb des Haltebereiches der PLL stets 0° , bezogen auf die L/H-Flanken der Eingangssignale.

Bild 7 zeigt die typischen Impulsformen einer PLL, die unter Einsatz des Komparators 2 realisiert wurde. Ist die Frequenz am Eingang IS höher als am Eingang IC, so ist der p-Kanal-Transistor der Ausgabeschaltung des Phasenkomparators 2 (Anschluß PCP2) die meiste Zeit im EIN-Zustand und für die restliche Zeit zusammen mit dem n-Kanal-Transistor im AUS-Zustand (hochohmig). Ist umgekehrt die Frequenz am Eingang IC höher als am Eingang IS, so ist der n-Kanal-Transistor der Ausgabeschaltung die meiste Zeit im EIN-Zustand und für die restliche Zeit zusammen mit dem p-Kanal-Transistor im AUS-Zustand (hochohmig).

Sind die Frequenzen an den Eingängen IS und IC gleich groß, aber das Signal am Eingang IS läuft in seiner Phase dem Signal am Eingang IC nach bzw. vor, so wird der n-Kanal- bzw. der p-Kanal-Transistor

Der Einsatz des Phasenkomparators 1 in einer PLL hat den Vorteil, daß die PLL trotz großen Rauschens des Eingangssignals im Haltebereich eingerastet bleibt und daß sie auch auf Eingangsfrequenzen, die nahe an den Harmonischen der VCO-Mittenfrequenz liegen, einrastet.

2.1.2.2. Phasenkomparator 2

Der Phasenkomparator 2 ist eine digitale, flankengesteuerte Speicherschaltung, deren Ausgabeschaltung eine Tristate-Charakteristik aufweist.

Fang- und Haltebereich einer PLL unter Einsatz des Phasenkomparators 2 sind gleich und unabhängig vom Tiefpaßfilter. Der Phasenkomparator 2 reagiert auf die L/H-Flanken der Eingangssignale an den Eingängen IS und IC, wobei das Tastverhältnis dieser Signale unkritisch ist.

Ohne Eingangssignal an IS schwingt der VCO in einer PLL bei Einsatz dieses Komparators auf der Minimalfrequenz entsprechend dem gewählten Frequenzbereich.

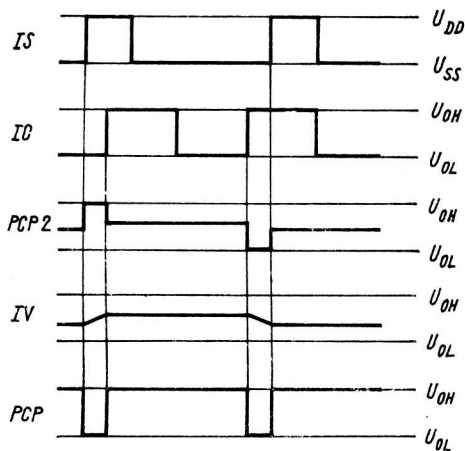


Bild 7: Typische Impulsformen einer PLL mit Phasenkomparator 2

der Ausgabeschaltung je nach Lage der Phasendifferenz eingeschaltet. Dementsprechend ändert sich die Spannung am Kondensator des Tiefpaßfilters so lange, bis der VCO in Frequenz und Phase mit dem Eingangssignal an IS übereinstimmt. Dann sind sowohl der p-Kanal als auch der n-Kanal-Transistor der Ausgabeschaltung im AUS-Zustand, der Ausgang PCP2 ist damit hochohmig und hält die Spannung am Tiefpaßkondensator konstant. Der Ausgang PCP nimmt für diesen eingerasteten Zustand der PLL den H-Pegel an. Dieser Pegel kann z. B. für Anzeigezwecke verwendet werden.

2.1.3. Einsatzmöglichkeiten des V 4046 D

Die Bilder 8 und 9 zeigen Einsatzfälle für den VCO-Teil des V 4046 D /13/.

Bild 8 zeigt die Erzeugung eines gepulsten Ausgangssignals durch Ein- und Ausschalten des VCO des V 4046 D über den Anschluß VE durch einen Generator.

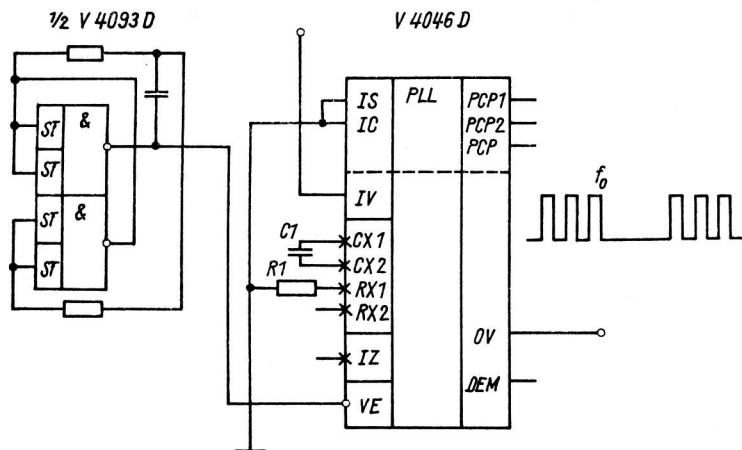


Bild 8: Erzeugung eines gepulsten Ausgangssignals

bei wird prinzipiell einer der beiden Phasenkomparator-Ausgänge PCP1 und PCP2 (Anschlüsse 2 und 13) über einen Tiefpaß mit dem VCO-Eingang IV (Anschluß 9) sowie der VCO-Ausgang OV (Anschluß 4) direkt oder über einen Teiler (z. B. V 4029 D, V 4520 D) mit dem Phasenkomparator-Eingang IC (Anschluß 3) verbunden.

Bild 9 zeigt eine Schaltungsvariante zur Erzeugung zweier Frequenzen durch Ansteuerung des VCO über den Eingang IV. In dieser Schaltungsvariante kann das Verhältnis der beiden Frequenzen durch den Wert von R2 eingestellt werden. Ohne Ansteuergenerator kann die Schaltung zur Darstellung der Logikpegel L und H durch zwei Frequenzen genutzt werden.

Von dieser Möglichkeit kann z. B. bei der Realisierung eines Kassetten-Interface Gebrauch gemacht werden. Die nachfolgenden Bilder zeigen Schaltungsvarianten, bei denen sowohl der VCO-Teil als auch der Komparatorteil des V 4046 D genutzt werden, um eine PLL zu realisieren. Da-

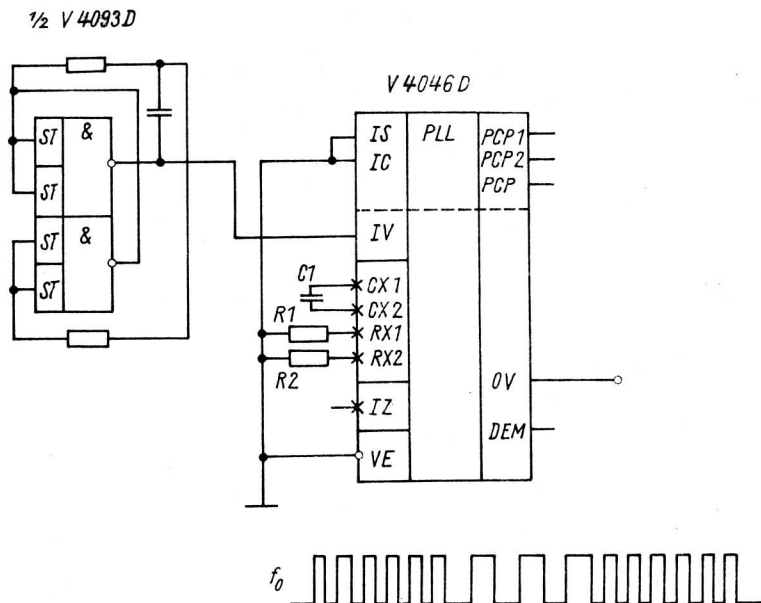


Bild 9: Erzeugung einer Folge zweier Frequenzen

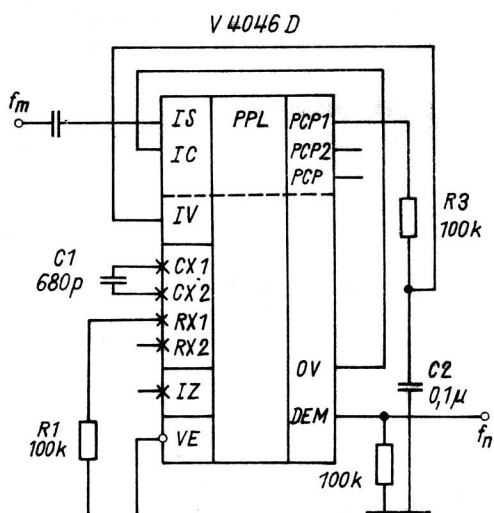


Bild 10: FM-Demodulator

Mit dem Quotienten f_{\max}/f_{\min} wird aus Bild 4 wiederum das Verhältnis $R2/R1$ ermittelt und daraus der Wert von $R1$ berechnet.

Bei der Dimensionierung des externen Kondensators $C1$ und der externen Widerstände $R1$ und $R2$ für den VCO sollten folgende Richtlinien beachtet werden:

- Bestimmung der Werte von $R1$ und $C1$ beim Betrieb des VCO ohne Frequenzoffset ($R2 = \infty$)

a) gegeben ist f_0 . Aus Bild 2 werden $R1$ und $C1$ bestimmt (Richtwerte)

b) gegeben ist f_{\max} . f_0 wird berechnet aus der Beziehung

$$f_0 = 1/2 f_{\max} \quad (1)$$

Analog zu a) wird $C1$ und $R1$ bestimmt.

- Bestimmung der Werte von $R1$, $R2$ und $C1$ bei Betrieb des VCO mit Frequenzoffset

a) gegeben sind f_0 und f_L . Berechnung von f_{\min} aus der Beziehung

$$f_{\min} = f_0 - f_L \quad (2)$$

Aus Bild 3 werden $R2$ und $C1$ bestimmt (Richtwerte).

Berechnung von f_{\max}/f_{\min} aus der Beziehung

$$\frac{f_{\max}}{f_{\min}} = \frac{f_0 + f_L}{f_0 - f_L} \quad (3)$$

Mit dem errechneten Wert wird Bild 4 das Verhältnis $R2/R1$ entnommen und daraus der Wert von $R1$ berechnet.

b) gegeben sind f_{\min} und f_{\max} . Mit Hilfe von f_{\min} werden aus Bild 3 die Werte von $R2$ und $C1$ bestimmt (Richtwert).

Mit

$$\frac{f_{\max}}{f_{\min}} = \frac{f_0 + f_L}{f_0 - f_L} \approx 1,4$$

läßt sich aus Bild 4 ein Verhältnis $R2/R1$ von etwa 0,5 und damit der Wert von $R1$ mit 10 kOhm bestimmen.

Im Bild 11 wird der V 4046 D mit einem Zweipolfilter betrieben. Die Dimensionierung der Filterelemente $R3$, $R5$ und $C2$ ist als Vorschlag anzusehen. Hinweise für die Dimensionierung derartiger Filter sind in /15/ und /16/. Da bei Einsatz des Phasenkomparators 2 die PLL im Sample-and-Hold-Betrieb arbeitet und Leckströme von $C2$ zu einem instabilen Betrieb, u. U. zum Ausrasten der PLL führen können, ist für $C2$ ein hochwertiger Kondensator mit kleinen Leckströmen (MKT o. ä.) zu verwenden.

Wenn eine ausreichend hohe Amplitude des Eingangssignals zur Verfügung steht ($U_{DD} - U_{SS}$), kann das Eingangssignal am Eingang IS direkt eingekoppelt werden. Andernfalls empfiehlt sich eine kapazitive Einkopplung am Eingang IS (Vorspannung an IS wird durch internen Spannungsteiler erzeugt), u. U. mit vorheriger Verstärkung.

Der Schaltungsvorschlag Bild 11 zeigt eine vor dem Eingang IS angeordnete Impulsformerschaltung, realisiert mit 1/4 V 4093 D, die zur Umwandlung des sinusförmigen Eingangssignals in ein Rechtecksignal dient und für die Bereitstellung der für die sichere Funktion des Phasenkomparators benötigten Impulsflanken sorgt.

Das Signal am Ausgang PCP (Anschluß 9) kann, wie in Bild 11 gezeigt, zur Anzeige des eingerasteten Zustands der PLL verwendet werden.

Durch Einsatz eines V 4046 D in Kombination mit einem Teiler mit variablem Teilerverhältnis läßt sich ein Frequenz-Synthesizer realisieren (Bild 12) /14/.

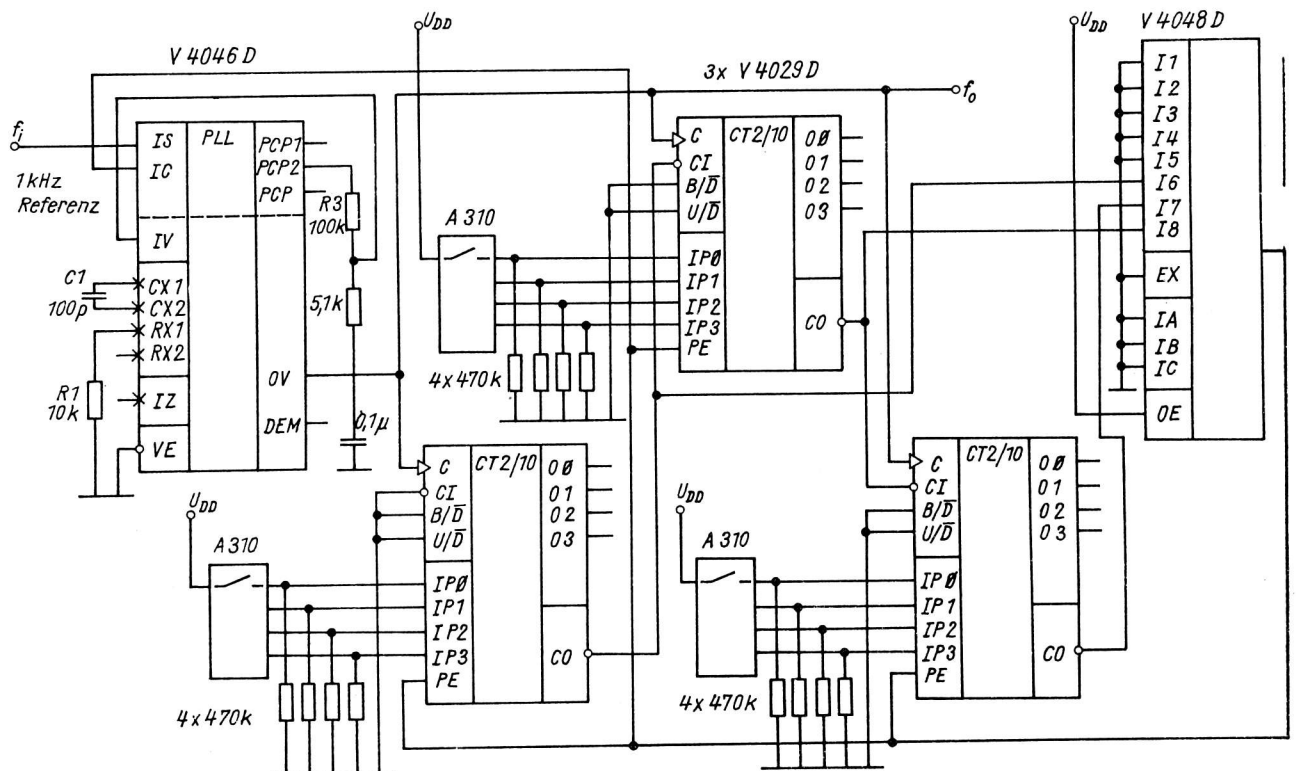


Bild 12: Frequenz-Synthesizer

Je nach eingestelltem Teilverhältnis kann am VCO-Ausgang des V 4046 D eine Frequenz abgenommen werden, die ein Vielfaches der am Eingang IS angelegten Referenzfrequenz ist. Im vorliegenden Schaltungsvorschlag ist der Teiler durch drei synchron getaktete Zähler V 4029 D realisiert, die im Dezimalbetrieb und in Rückwärtszählweise arbeiten. Die Variation des Teilverhältnisses wird durch Änderung der Voreinstellung jedes Zählers über Vorwahldrehshalter (z. B. febana A 310, TESLA TS 21102) erreicht. Während des Zählvorganges wird beim Erreichen des Zählerstandes "Null" aller drei Zähler die am Ausgang des als NOR programmierten V 4048 D entstehende L/H-Flanke zum Rücksetzen der Zähler genutzt.

Als Referenzquelle dient eine quarzstabilisierte Frequenz von 1 kHz. Da das Teilverhältnis N bis zu drei Dekaden betragen kann ($N = 1 \dots 999$), schwingt der VCO maximal mit einer Frequenz von 999 kHz.

Mit Hilfe des Diagramms Bild 2 wird für

$$f_0 = 1/2 f_{max} \approx 500 \text{ kHz}$$

eine RC-Beschaltung für den VCO mit $C1 = 100 \text{ pF}$ und $R1 = 10 \text{ k}\Omega$ (für $U_{DD} = 10 \text{ V}$) bestimmt.

Um zu vermeiden, daß die PLL auf Harmonische der Referenzfrequenz einrastet, ist in diesem Anwendungsfall der Einsatz des Phasenkomparators 2 des V 4046 D vorteilhaft. Der Einsatz dieses Komparators ist auch deshalb zweckmäßig, da Impulssignale verarbeitet werden müssen, deren Tastverhältnis außerhalb 0,5 liegt. Die gewählte Bemessung des PLL-Filters ist bezüglich der Einschwingzeit nicht über dem gesamten Frequenzbereich optimal ausgelegt und muß u. U. den spezifischen Einsatzforderungen entsprechend variiert werden.

2.2. V 4051 D - 8-Kanal-Analog-Multiplexer/Demultiplexer

Der V 4051 D enthält acht bidirektionale Kanäle (Schalter) $Z0 - Y \dots Z7 - Y$, die den gemeinsamen Anschluß Y besitzen. Durch entsprechende Bit-Belegung der Steuereingänge $A0 \dots A2$ kann einer der acht Kanäle ausgewählt und in den EIN-Zustand versetzt werden, vorausgesetzt, daß am Steuereingang \bar{E} ein L-Signal anliegt. Unabhängig von der Bit-Belegung an den Steuereingängen $A0 \dots A2$ können alle acht Kanäle des V 4051 D mit $\bar{E} = H$ in den hochohmigen Zustand versetzt werden.

Für den V 4051 D gilt folgende Wahrheitstabelle.

Tabelle 1: Wahrheitstabelle für V 4051

Eingänge				Kanal EIN
A0	A1	A2	\bar{E}	
L	L	L	L	Z0 - Y
H	L	L	L	Z1 - Y
L	H	L	L	Z2 - Y
H	H	L	L	Z3 - Y
L	L	H	L	Z4 - Y
H	L	H	L	Z5 - Y
L	H	H	L	Z6 - Y
H	H	H	L	Z7 - Y
X	X	X	H	alle Kanäle hochohmig

Anm.: X = L oder H

Der V 4051 D besitzt neben dem Bezugspunkt U_{SS} für die Steuersignale der Eingänge $A0 \dots A2$ und \bar{E} einen weiteren Bezugspunkt U_{EE} für die Signale auf den Kanälen. Bei der praktischen Anwendung des V 4051 D können sich die Steuersignale im Spannungsbereich zwischen U_{SS} und U_{DD} , die Signale an den Datenkanälen im Spannungsbereich zwischen U_{EE} und U_{DD} innerhalb der zulässigen Grenzen (Betriebsbedingungen und Grenzwerte) bewegen.

Die Bilder 13 a ... 13 d zeigen typische Einsatzfälle für den V 4051 D. Im Fall gemäß Bild 13 a ist der Spannungsbereich für die

Signale an den Steuereingängen und auf den Kanälen identisch.

Im Einsatzfall gemäß Bild 13 b kann der Spannungsbereich der Signale auf den Kanälen 15 V (beispielsweise ein Sinussignal von $\pm 7,5$ V Spitze, bezogen auf U_{SS}) umfassen, wobei für die Steuersignale ein Spannungshub von $+7,5$ V, bezogen auf U_{SS} , erforderlich ist.

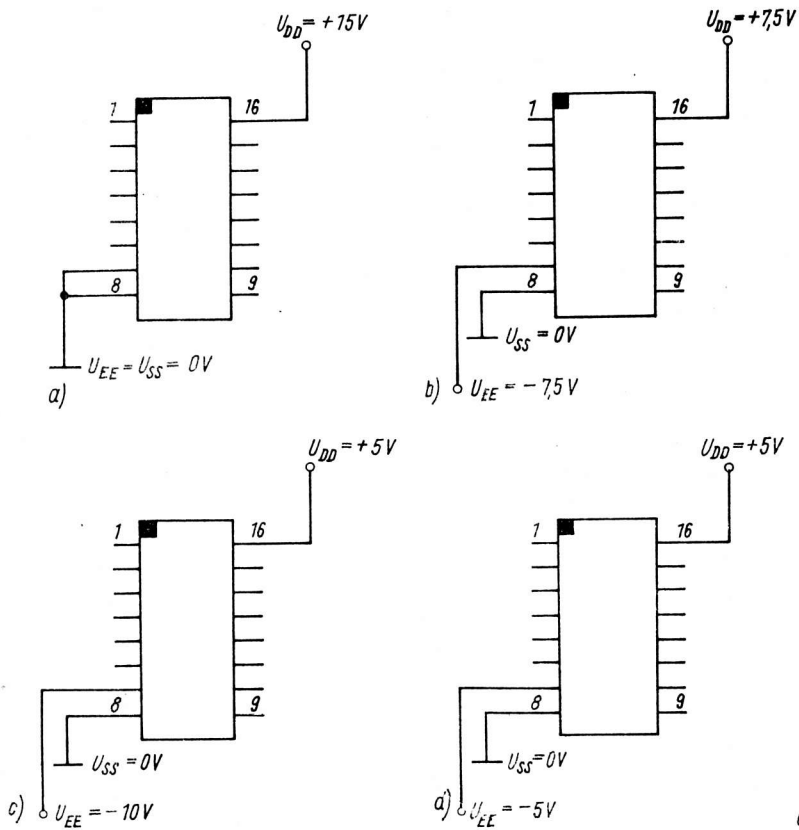


Bild 13: Typische Einsatzfälle für den V 4051 D

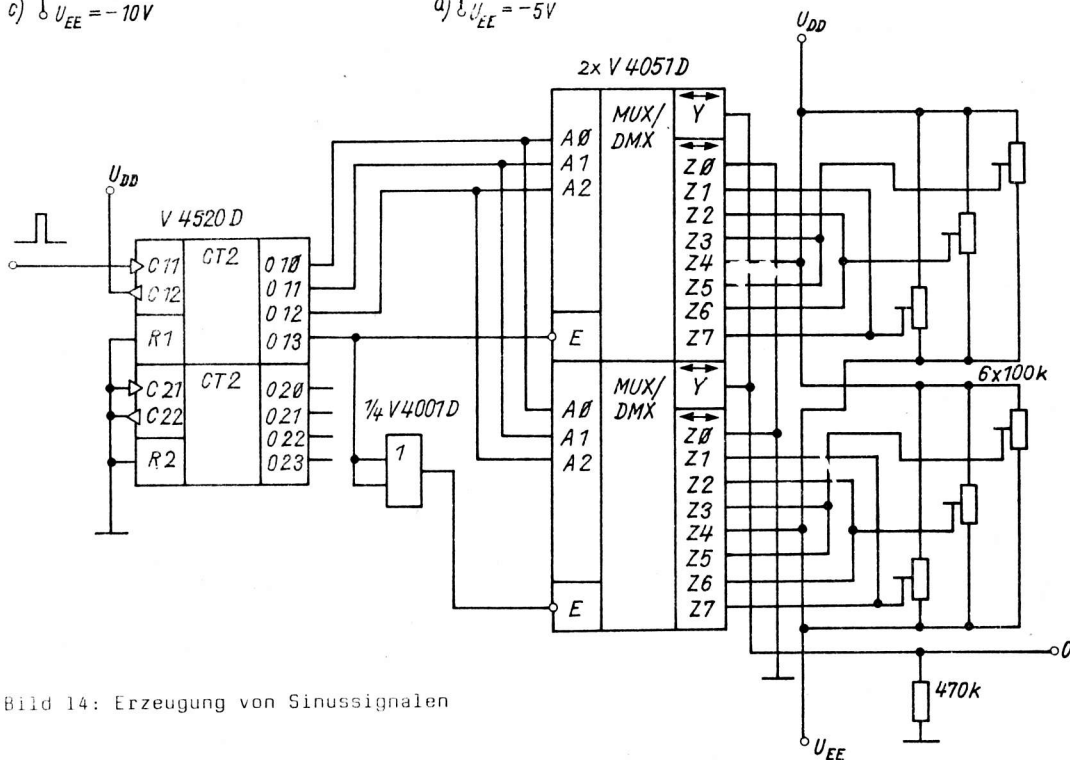


Bild 14: Erzeugung von Sinussignalen

Mit einem Spannungshub von +5 V an den Steuereingängen lassen sich im Einsatzfall gemäß Bild 13 c Spannungen auf den Datenkanälen von 15 V (+5 V/-10 V Spitze bezogen auf U_{SS}), im Einsatzfall gemäß Bild 13 d Spannungen auf den Datenkanälen von 10 V (beispielsweise ein Sinussignal von ± 5 V Spitze, bezogen auf U_{SS}) schalten.

Bild 14 zeigt die Möglichkeit des Einsatzes des V 4051 D zur Erzeugung von Sinussignalen. Wird $U_{DD} = +7,5$ V, $U_{EE} = -7,5$ V gewählt, so lassen sich Sinussignale von 15 V Spitze-Spitze, bezogen auf U_{SS} , erzeugen.

In Bild 15 ist die Möglichkeit der digitalen Umschaltung der Kanäle auf verschiedene Filter angedeutet.

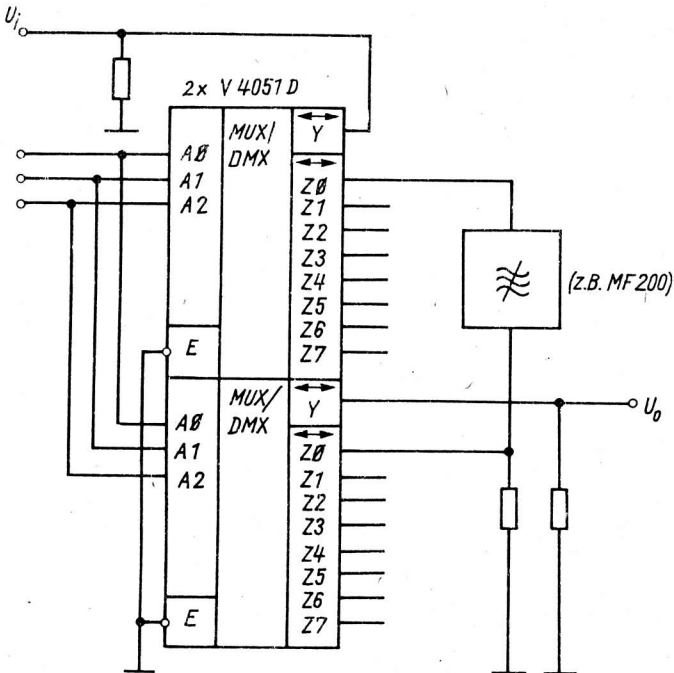


Bild 15: Digitale Umschaltung der Kanäle auf verschiedene Filter

Bild 16 zeigt die Möglichkeit der Realisierung einer Sample-and-Hold-Schaltung, wobei die Abtastung über den Eingang \bar{E} gesteuert wird. Der nachfolgende OV dient als Impedanzwandler. Der Kondensator sollte eine hochwertige Ausführung mit geringem Leckstrom sein.

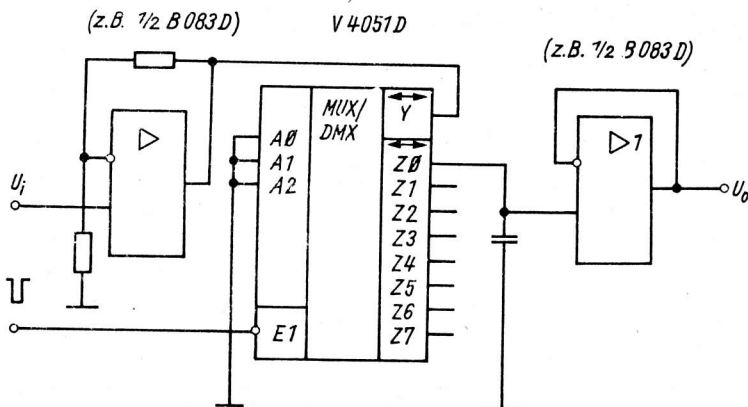


Bild 16: Sample-and-Hold-Schaltung

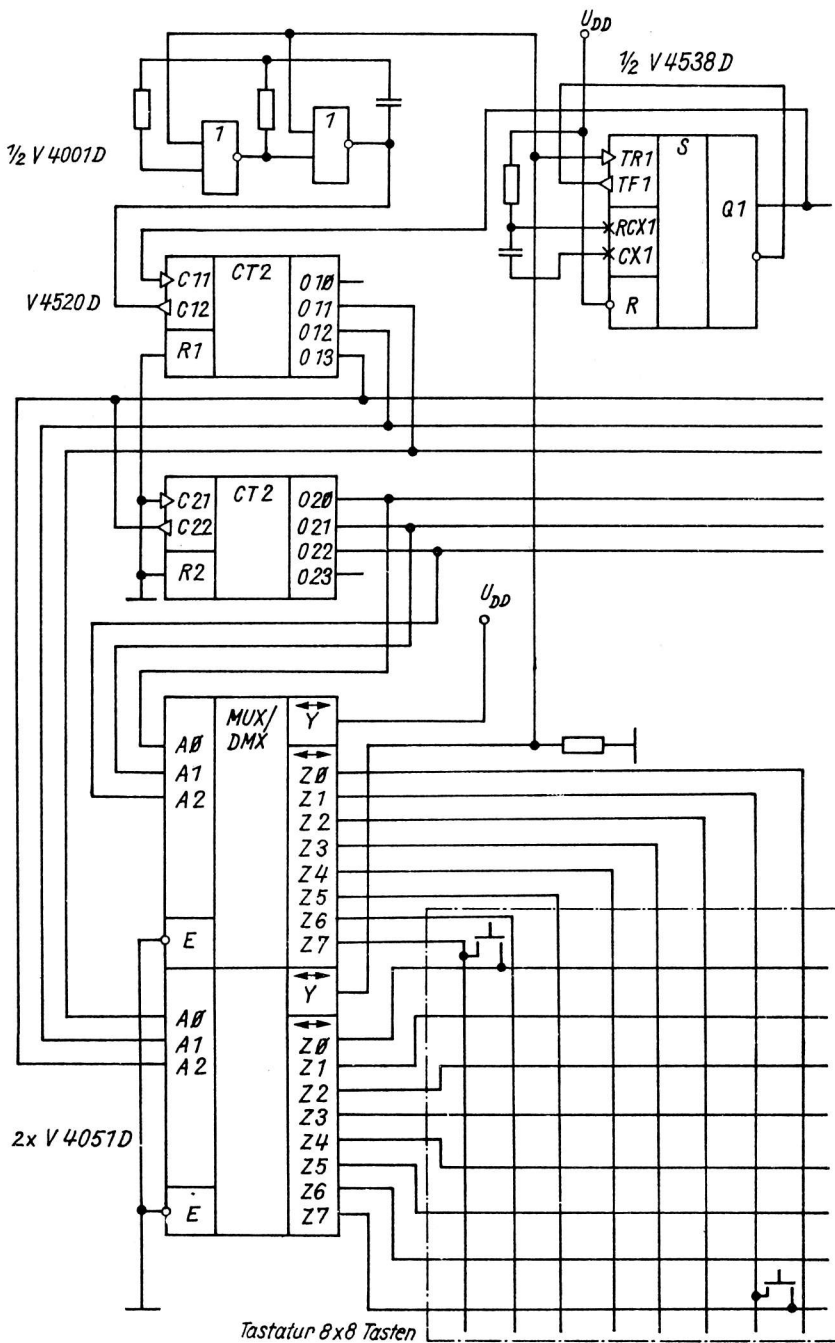


Bild 17 stellt eine Tastatur-Abfrageschaltung dar /13/. Die Abfrage der Tastatur mit 8 x 8 Tasten erfolgt zeilen- und spaltenweise über zwei V 4051 D, die von einem Zähler angesteuert werden. Wird eine der 64 Tasten gedrückt, so wird der RC-Generator und der Zähler gestoppt, wobei die an den Zählerausgängen anliegende Bit-Belegung die Adresse der jeweiligen Taste bildet und am V 4538 D ein Ausgangssignal mit der Information "Taste gedrückt" zur Verfügung steht. Die Adresse steht so lange bereit, wie diese Taste gedrückt bleibt. Auch das betätigen weiterer Tasten ändert nicht am Zustand der Adresse. Erst nach Loslassen der zuerst gedrückten Taste erfolgt eine Freigabe des Generators und, wenn der Ausgang Q des V 4538 D den L-Zustand bereits wieder eingenommen hat, auch eine Freigabe des Zählers, so daß eine erneute Abfrage der Tastatur erfolgen kann.

Bild 17: Tastatur-Abfrageschaltung

2.3. V 4066 D - vier bilaterale Analogschalter

Der V 4066 D enthält vier voneinander unabhängige bilaterale Schalter, die zum Schalten analoger oder digitaler Signale eingesetzt werden können. Jeder der vier Schalter Y - Z kann durch den zugehörigen Steuereingang E ein- oder ausgeschaltet werden.

Für jeden Schalter des V 4066 D gilt folgende Wahrheitstabelle.

Tabelle 2: Wahrheitstabelle für V 4066 D

Steuereingang EN	Schalter (Y - Z) n
H	EIN
L	AUS

Anm.: n = 0 ... 3

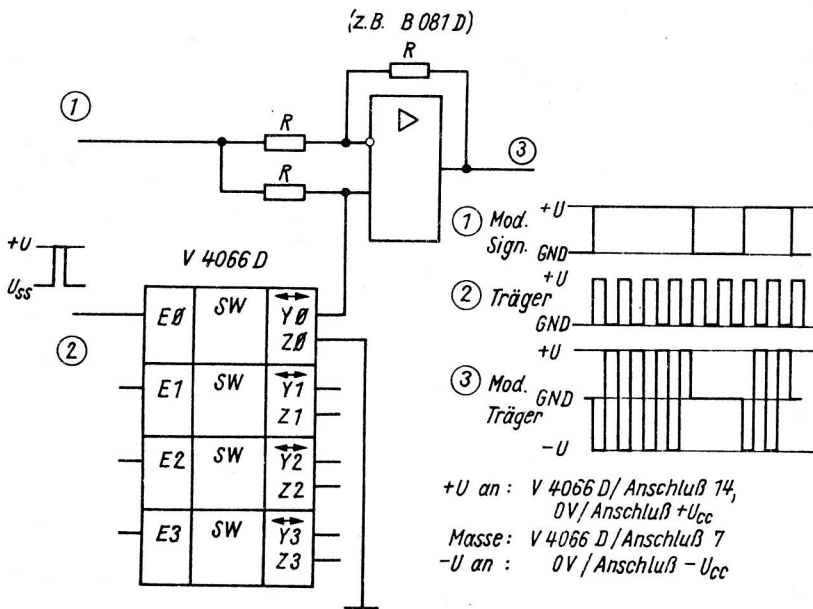


Bild 18 zeigt den Einsatz eines Schalters des V 4066 D zum Umschalten der Verstärkung eines OV zwischen $V = +1$ und $V = -1$. Dieser Einsatzfall kann bei der Realisierung von Modulations- und Demodulationschaltungen interessant sein.

Wird beispielsweise an Punkt 1 der Schaltung das Modulationssignal und an Punkt 2 das Trägersignal angelegt, so erscheint am OV-Ausgang der modulierte Träger. Die in Bild 18 aufgeführte spannungsmäßige Zuordnung der Anschlüsse 7 und 14 des V 4066 D gilt für das Einsatzbeispiel, unter anderen Einsatzbedingungen muß u. U. Anschluß 7 an -U gelegt und der Bereich des Steuersignals verändert werden.

Bild 18: Umschalten der Verstärkung eines OV

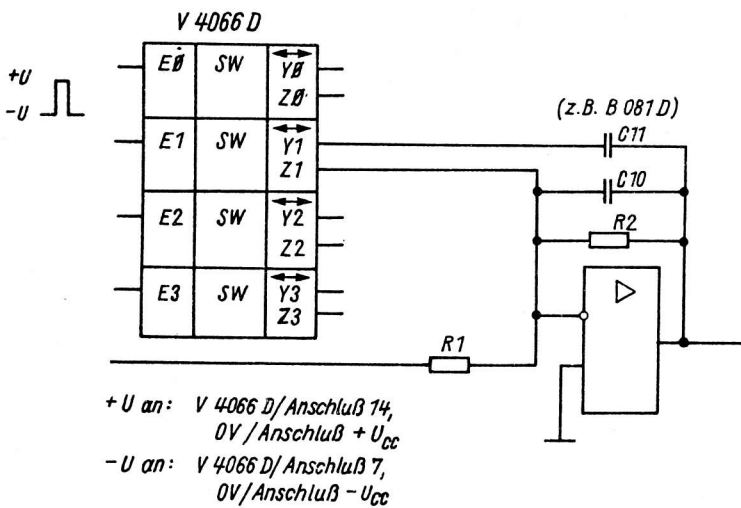


Bild 19 zeigt ein aktives Filter (Tiefpaß) mit umschaltbaren Frequenzbereichen (s. a. Bild 20), Bild 21 einen OV mit variabler Verstärkung. Zu beachten ist in beiden Fällen der Anschluß V 4066 D am positiven und negativen Betriebsspannungsanschluß des OV sowie die erforderliche Größe der Steuersignale. In ähnlicher Form ist in beiden Fällen auch der Einsatz des V 4051 D möglich.

Bild 19: Tiefpaß mit umschaltbaren Frequenzbereichen

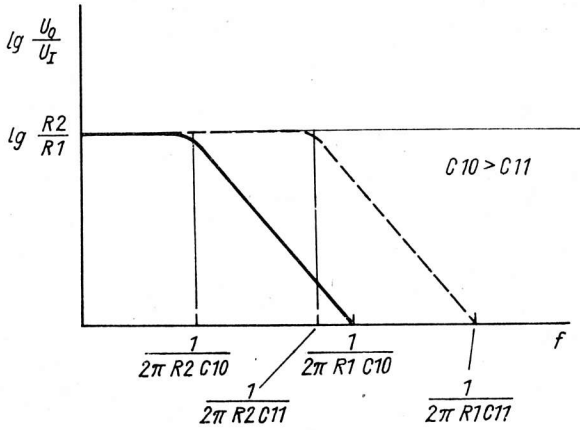


Bild 20: Umschaltbare Frequenzbereiche des Tiefpaßfilters in Bild 19

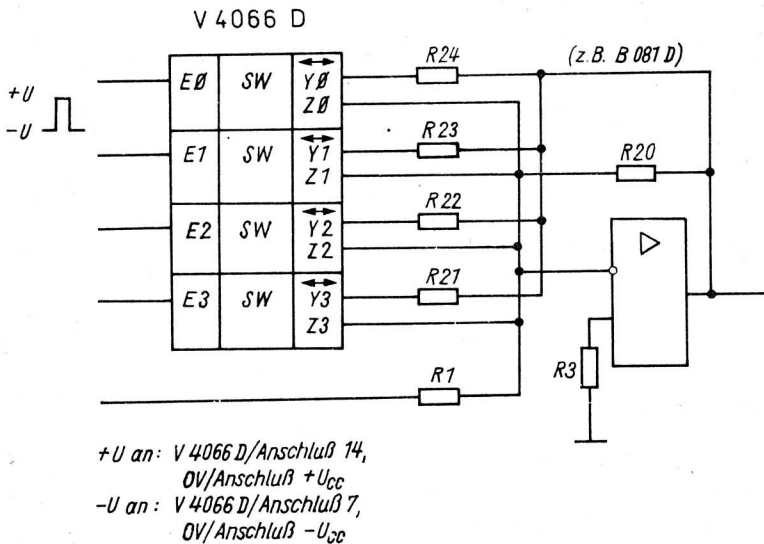


Bild 21: OV mit variabler Verstärkung

Für jeden der beiden Zähler gilt folgende Funktionstabelle.

Tabelle 3: Funktionstabelle für V 4520 D

Eingänge C11/C21	C12/C22	R	Funktion
L/H-Flanke	H	L	Zählen
L	H/L-Flanke	L	Zählen
H/L-Flanke	X	L	keine Änderung
X	L/H-Flanke	L	keine Änderung
H	H/L-Flanke	L	keine Änderung
L/H-Flanke	L	L	keine Änderung
X	X	H	00 bis 03 = L

Anm.: X = L oder H

2.4. V 4520 D - zwei binäre Vorwärtszähler

Der V 4520 D enthält zwei vierstufige binäre Vorwärtszähler, wobei jeder der beiden Zähler zwei Takteingänge (Zähleingänge C11 und C12 bzw. C21 und C22), einen Rücksetzeingang R1 bzw. R2 sowie vier Ausgänge 010 ... 013 bzw. 020 ... 023 besitzt.

Die internen Zählerstufen sind durch D-Flipflop realisiert. Jeder der beiden Zähler kann wahlweise über die L/H-Flanke am Takteingang C11 bzw. C21 (C12 bzw. C22 an U_{DD}) oder über die H/L-Flanke am Takteingang C12 ... C22 (C11 bzw. C21 an U_{SS}) zählen. R = H setzt den Zähler in den Zählerstand "Null" (010 ... 013 bzw. 020 bis 023 = L). Der Ausgang 03 jedes Zählers geht beim Übergang vom Zählerstand 15 zum Zählerstand 0 von H nach L (s. Bild 22). Diese H/L-Flanke kann bei Reihenschaltung mehrerer Zähler in asynchroner Betriebsart als Zählflanke für den jeweils nachfolgenden Zähler verwendet werden.

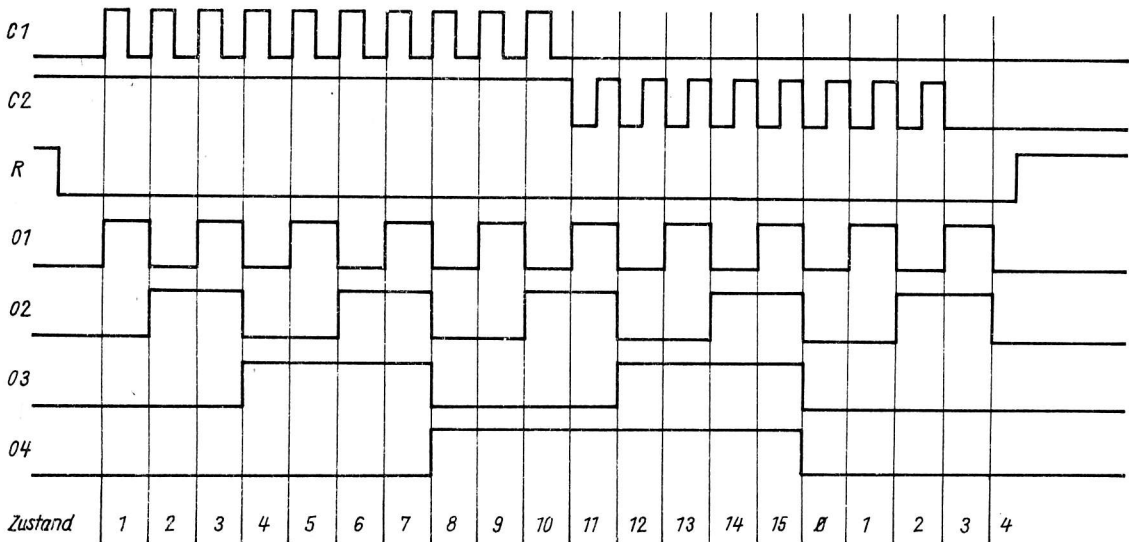


Bild 22: Zeitdiagramm V 4520 D (ein Zähler)

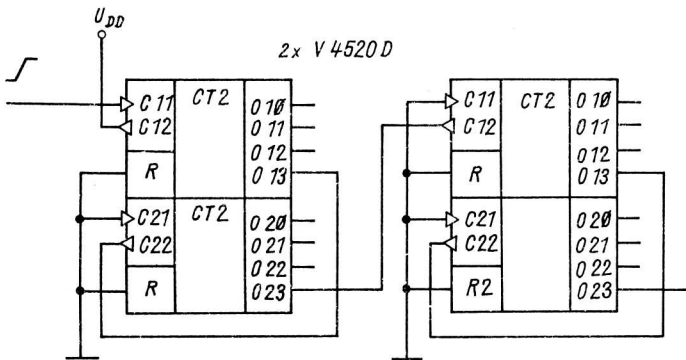


Bild 23: Mehrstelliger Zähler mit asynchroner Betriebsart

Bild 23 zeigt einen mehrstelligigen Zähler mit Schaltkreisen V 4520 D in asynchroner Betriebsart. Während der erste Zähler mit der L/H-Flanke am Takteingang C11 um eins weiterzählt, wird bei den nachfolgenden Zählern die H/L-Flanke am Ausgang O3 des vorhergehenden Zählers zum Weiterzählen genutzt, indem O13 mit C22 und O23 mit C12 verbunden wird. Mit Ausnahme des ersten Zählers sind in dieser Schaltungsvariante die Takteingänge C11 und C21 an U_{SS} zu legen.

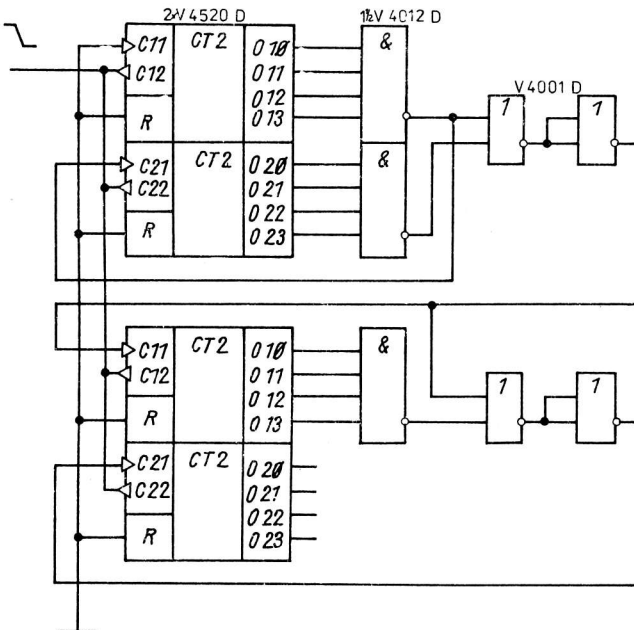


Bild 24: Mehrstelliger Zähler mit synchroner Betriebsart

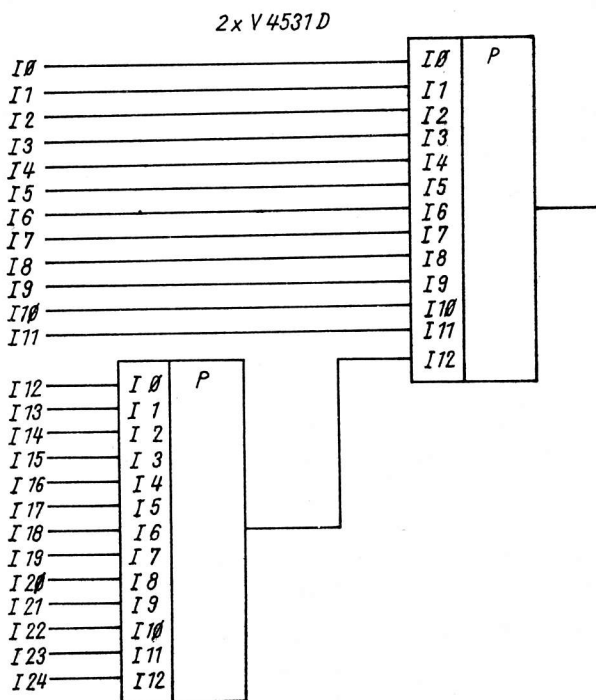
In Bild 24 ist ein mehrstelliger Zähler in synchroner Betriebsart dargestellt. In dieser Schaltungsvariante wird mit der H/L-Flanke des Taktsignals gewählt. Die Zählfreigabe des 2., 3. und 4. Zählers erfolgt durch das L-Signal, das durch Dekodierung mit Hilfe von Gatterschaltkreisen (V 4012 D, V 4001 D) im Zählerstand 15 der vorhergehenden Zähler gewonnen wird. Zu beachten ist, daß in synchroner Betriebsart die Taktflankenübergangszeit t_{CLH} bzw. t_{CHL} stets kleiner (maximal gleich) der Summe aus den Verzögerungszeiten bei 15 pF Lastkapazität sein muß.

2.5. V 4531 D - 13-Bit-Paritätsprüfer

Der V 4531 D ist ein kaskadierbarer 13-Bit-Paritätsprüfer. Sein Ausgang ist L für eine gerade Anzahl und H für eine ungerade Anzahl von H-Belegungen an seinen Eingängen. Für den V 4531 D gilt folgende Wahrheitstabelle.

Tabelle 4: Wahrheitstabelle für V 4531 D

Eingänge													Ausgang
I0	I1	I2	I3	I4	I5	I6	I7	I8	I9	I10	I11	I12	0
L	L	L	L	L	L	L	L	L	L	L	L	L	L
ungerade Anzahl von H-Belegungen													H
gerade Anzahl von H-Belegungen													L
H	H	H	H	H	H	H	H	H	H	H	H	H	H



Für Wortbreiten von 12 bit oder kleiner kann am Ausgang in Abhängigkeit von der Belegung ungenutzter Eingänge eine gerade oder ungerade Parität erzeugt werden.

Für Wortbreiten von 12 bit und größer können mehrere Schaltkreise V 4531 D kaskadiert werden. Hierbei wird der Ausgang des einen mit einem der Paritätseingänge des folgenden Schaltkreises verbunden. Aufgrund der kleineren Verzögerungszeit des Eingangs I12 empfiehlt es sich, den Ausgang des zu kaskadierenden Schaltkreises mit I12 des nachfolgenden Schaltkreises zu verbinden.

Bild 25 zeigt als Beispiel die Kaskadierung beim V 4531 D, durch die eine Erweiterung der Eingänge über die Anzahl von 13 hinaus möglich ist. Je nach gewünschter Funktion (Paritätsbiterkennung oder -erzeugung) können bei Wortbreiten kleiner 25 bit nicht benutzte Eingänge an U_{SS} bzw. U_{DD} gelegt werden.

Bild 25: Kaskadierung beim V 4531 D

2.6. V 4538 D - zweifaches Monoflop

Der V 4538 D enthält zwei Monoflops, wobei jedes Monoflop rücksetzbar und mehrfach triggerbar ist. Durch einen je System extern anzuschließenden Widerstand RX und Kondensator CX kann die geforderte Ausgangsimpulsbreite und deren Genauigkeit bestimmt werden. Die Zeitverzögerungen der Triggereingänge und der Rücksetzeingänge zu den Ausgängen sind unabhängig von der Größe von RX und CX (Bild 26).

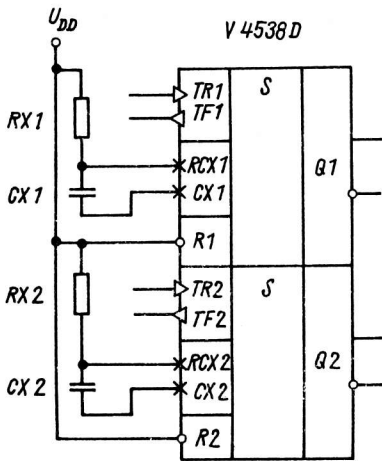


Bild 26: Beschaltung des V 4538 D

Die Ausgangsimpulsbreite des V 4538 D folgt der Formel

$$T = R_X \cdot C_X \quad (7)$$

Um auf beliebige Flanken triggern zu können, besitzt jedes System die Eingänge TR und TF. Soll auf eine L/H-Flanke getriggert werden, so sind die Eingänge TR, soll auf eine H/L-Flanke getriggert werden, so sind die Eingänge TF zu benutzen. Ein L-Impuls am Rücksetzeingang \bar{R} setzt den Ausgangsimpuls zurück. Wird \bar{R} nicht benutzt, so ist er an U_{DD} zu legen.

Der V 4538 D kann in den Betriebsarten "Nachtriggern" und "Einzelauslösung" betrieben werden.

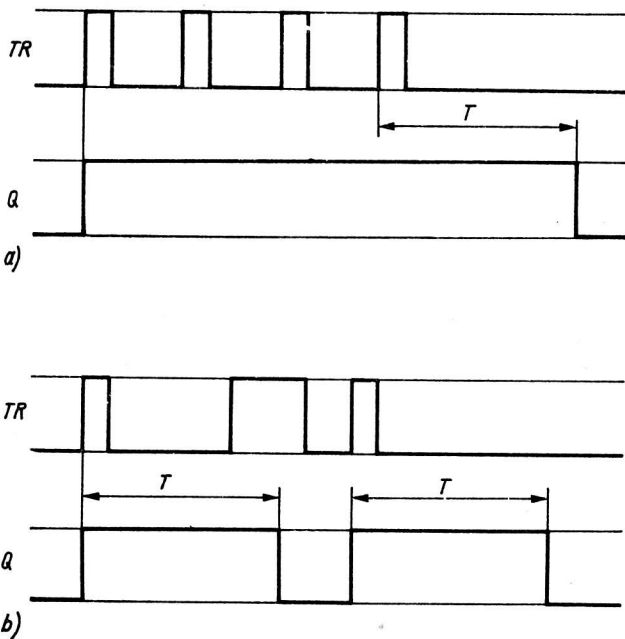


Bild 27: Impulsdiagramme für die einzelnen Betriebsarten des V 4538 D
(a - Betriebsart "Nachtriggern",
b - Betriebsart "Einzelauslösung")

Die mit dem V 4538 D erreichbare kleinste Ausgangsimpulsbreite ist

$$T = R_X \cdot C_X = 4 \cdot 10^3 \text{ Ohm} \cdot 5 \cdot 10^{-9} \text{ F} = 20 \text{ } \mu\text{s}$$

Die größte erreichbare Ausgangsimpulsbreite wird einerseits begrenzt durch den Maximalwert des externen Kondensators von 100 μF , andererseits durch den Wert des externen Widerstandes (dessen Maximalwert im wesentlichen durch die maximale Umgebungstemperatur bestimmt wird, bei der der Schaltkreis betrieben werden soll). Die mit steigender Temperatur anwachsenden Eingangsleckströme des V 4538 D und die Leckströme des externen Kondensators beeinflussen die Funktion der Schaltung durch zunehmende Spannungsabfälle über R_X und setzen demzufolge Grenzen für dessen Maximalwert.

Für den V 4538 D gilt folgende Funktionstabelle.

Tabelle 5: Funktionstabelle für V 4538 D

Betriebsart	U _{DD} an Anschluß		U _{SS} an Anschluß		Eingangsimpulse an Anschluß		Andere Verbindungen	
	Mono 1	Mono 2	Mono 1	Mono 2	Mono 1	Mono 2	Mono 1	Mono 2
L/H-Flanke, Nachtriggern	$\overline{R1}$; TF1	$\overline{R2}$; TF2	-	-	TR1	TR2	-	-
L/H-Flanke, Einzelauslösung	$\overline{R1}$	$\overline{R2}$	-	-	TR1	TR2	TF1 an Q1	TF2 an Q2
H/L-Flanke, Nachtriggern	$\overline{R1}$	$\overline{R2}$	TR1	TR2	TF1	TF2	-	-
H/L-Flanke, Einzelauslösung	$\overline{R1}$	$\overline{R2}$	-	-	TF1	TF2	TR1 an Q1	TR2 an Q2

Die Anschlüsse 1 und 15 des V 4538 D sind intern mit dem Anschluß 8 (U_{SS}) verbunden. Beim Einsatz des V 4538 D kommt es insbesondere bei Verwendung von externen Kondensatoren CX mit großer Kapazität zum Austausch großer Ladungsmengen über diese interne Verbindung. Es ist deshalb generell zu empfehlen, die Anschlüsse 1 und 15 zusätzlich extern mit Anschluß 8 zu verbinden, um den Ladungsaustausch über die interne Verbindung zu vermeiden.

Bei Verwendung von Kondensatoren CX mit großer Kapazität besteht ferner die Gefahr der Zerstörung der Eingangsschutzdioden des V 4538 D, falls die Betriebsspannung innerhalb kürzester Zeit (<10 ms) zusammenbrechen sollte. In diesem Fall entlädt sich der externe Kondensator CX über die im Eingang RCX (Anschluß 2 oder 14) befindliche Schutzdiode gegen U_{DD}. Dabei können die Entladeströme den maximal zulässigen Eingangsstrom für CMOS-Schaltkreise von 10 mA überschreiten.

Falls in einer Schaltung mit diesem kurzzeitigen Zusammenbrechen der Betriebsspannung gerechnet werden muß, ist der Entladestrom des externen Kondensators durch Reihenschaltung mit einem Schutzwiderstand zwischen Kondensator und Anschluß 2 bzw. 14 zu begrenzen, wenn der externe Kondensator CX den Wert von 10 µF überschreiten sollte. Dieser Schutzwiderstand R_S läßt sich anhand der Gleichung

$$R_S = 10 U_{DD} \quad (8) \quad (U_{DD} \text{ in V, } I = 0,1 \text{ A})$$

bestimmen.

Falls ein System des V 4538 D nicht benutzt werden sollte, sind die Eingänge dieses Systems wie folgt zu beschalten:

- Anschluß 1 (bzw. 15) an U_{SS}
- Anschluß 4 (bzw. 12) an U_{SS}
- Anschluß 5 (bzw. 11) an U_{DD}
- Anschluß 2 (bzw. 14) bleibt offen

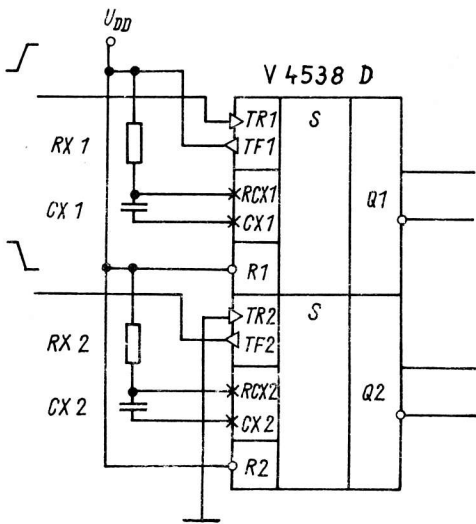


Bild 28: V 4538 D in der Betriebsart "Nachtriggern"

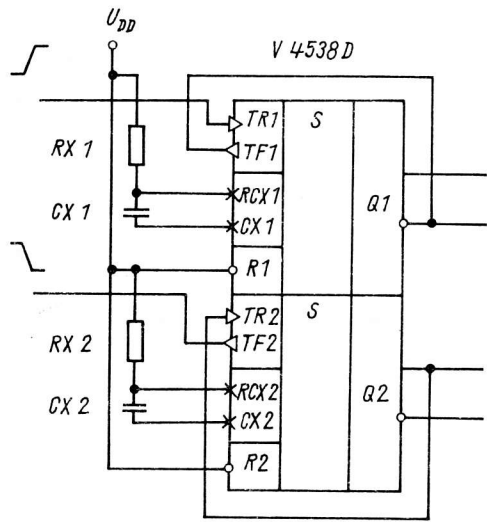


Bild 29: V 4538 D in der Betriebsart "Einzelauslösung"

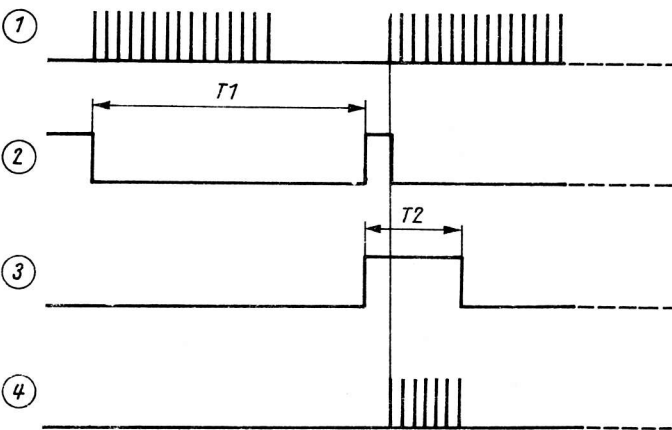
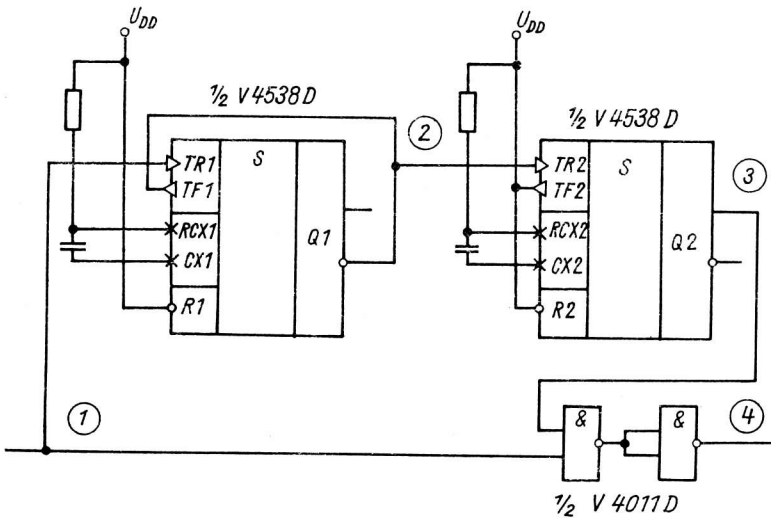


Bild 30: Frequenzselektive Schaltung mit V 4538 D und herausgefilterten Frequenzanteilen

Beim Einsatz des V 4538 D ist der gegenüber anderen Schaltkreisen der Baureihe V 4000 D eingeschränkte Betriebsspannungsbereich $U_{DD} = +5 \dots +15 \text{ V}$ zu beachten.

Die Bilder 28 und 29 zeigen Schaltungsvarianten, die mit dem V 4538 D gemäß Funktionstabelle prinzipiell realisierbar sind. Bild 28 zeigt den V 4538 D in der Betriebsart "Nachtriggern", wobei Monoflop 1 über die L/H-Flanke, das Monoflop 2 über die H/L-Flanke getriggert wird.

In der Schaltungsvariante gemäß Bild 29 arbeitet der V 4538 D in der Betriebsart "Einzelauslösung", wobei das Monoflop 1 in der dargestellten Form über die L/H-Flanke das Monoflop 2 über die H/L-Flanke getriggert wird.

Bild 30 zeigt das Prinzip einer frequenzselektiven Schaltung mit dem V 4538 D, mit der aus einem Signalgemisch ein bestimmter Frequenzanteil herausgefiltert werden kann. Das digitalisierte Eingangssignal liegt am Eingang TR des ersten Monoflop an. Dieses Monoflop besitzt eine Ausgangsimpulsbreite, die etwa der Periodendauer des interessierenden Frequenzanteils entspricht.

Mit der L/H-Flanke am Ausgang Q des ersten Monoflop wird ein zweites Monoflop über den Eingang TR gestartet, dessen Ausgangsimpulsbreite dazu verwendet wird, für eine definierte Zeit ein AND-Gatter zu öffnen, das den interessierenden Frequenzanteil passieren läßt.

2.7. V 4585 D - 4-Bit-Größenkomparator

Der V 4585 D beinhaltet einen kaskadierbaren 4-Bit-Größenkomparator zum Vergleichen zweier 4-Bit-Worte. Dabei wird geprüft, ob das Wort A (A_3 bis A_0) größer als, gleich oder kleiner als das Wort B (B_3 bis B_0) ist. Die Eingänge A_3 und B_3 besitzen dabei die größte Wichtigung.

Für den V 4585 D gilt folgende Wahrheitstabelle.

Tabelle 6: Wahrheitstabelle für V 4585 D

Komparatoreingänge				Übertragseingänge			Ausgänge		
A_3, B_3	A_2, B_2	A_1, B_1	A_0, B_0	$IA < B$	$IA = B$	$IA > B$	$A < B$	$A = B$	$A > B$
$A_3 > B_3$	*	*	*	X	X	H	L	L	H
$A_3 = B_3$	$A_2 > B_2$	*	*	X	X	H	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	*	X	X	H	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	X	X	H	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	L	L	H	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	L	H	X	L	H	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	H	L	X	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	X	X	X	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	*	X	X	X	H	L	L
$A_3 = B_3$	$A_2 < B_2$	*	*	X	X	X	H	L	L
$A_3 < B_3$	*	*	*	X	X	X	H	L	L

Anm.: * = beliebig, X = L oder H

Ohne zusätzliche Logik ist durch Kaskadierung mehrerer Schaltkreise V 4585 D auch ein Vergleich zweier Worte mit beliebiger Wortlänge möglich. Bei Kaskadierung sind die Ausgänge $A = B$ und $A < B$ eines Schaltkreises jeweils mit den entsprechenden Übertragseingängen $IA = B$ und $IA < B$ des Schaltkreises mit der nächsthöheren Wichtigung zu verbinden und die Eingänge $IA > B$ der kaskadierenden Schaltkreise an U_{DD} zu legen.

Bild 31 zeigt ein Schaltungsbeispiel für den Vergleich zweier Worte mit 8 bit Länge. Die Übertragseingänge eines einzelnen Schaltkreises bzw. bei Kaskadierung desjenigen Schaltkreises mit der geringsten Wichtigung müssen für einen richtigen Vergleich wie folgt angeschlossen werden:

Eingang $IA < B$: an U_{SS}

Eingänge $IA = B$ und $IA > B$: an U_{DD}

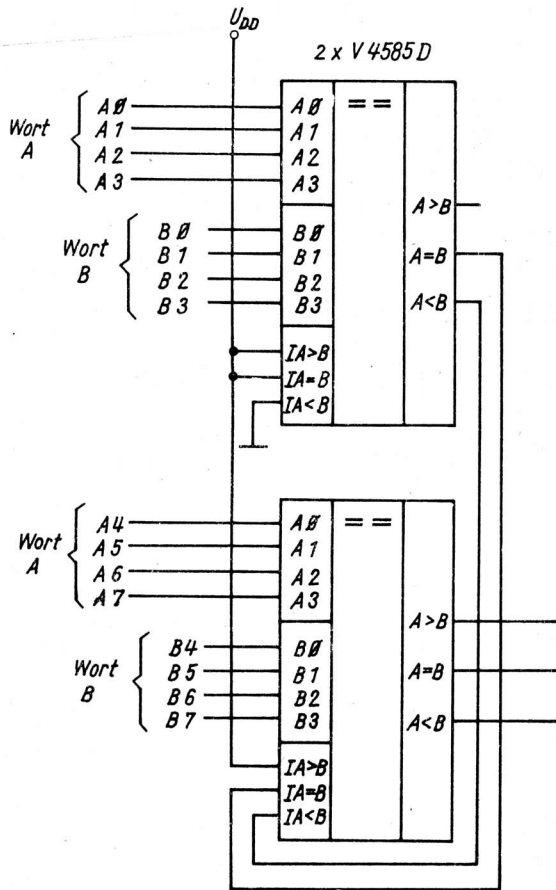


Bild 31: Schaltung für den Vergleich zweier Worte mit einer Länge von 8 bit

Bild 32 zeigt ein Schaltungsbeispiel für den Vergleich zweier Zählerstände. Bei gleichem Zählerstand beider Zähler kann das am Ausgang A = B auftretende H-Signal zur Auslösung weiterer Vorgänge genutzt werden.

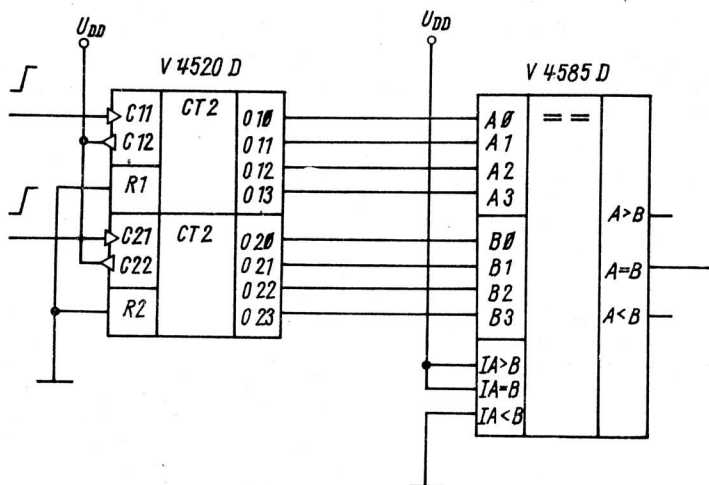


Bild 32: Schaltung für den Vergleich zweier Zählerstände

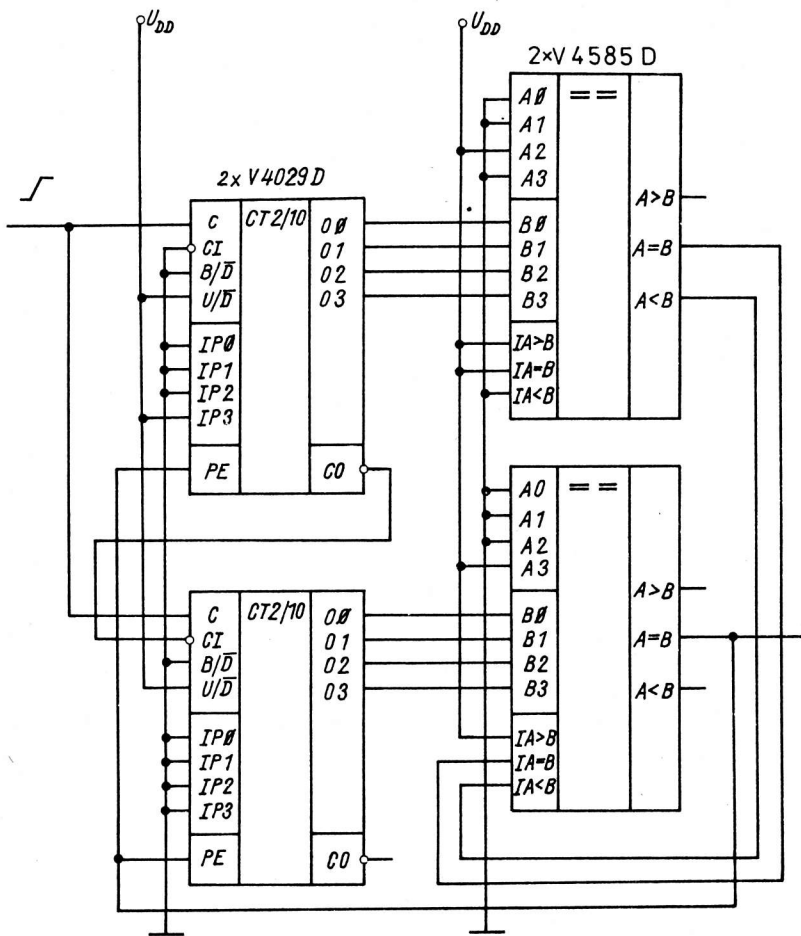


Bild 33: Schaltung zum Festlegen eines Zählbereiches

Bild 33 gibt ein Schaltungsbeispiel an, mit dessen Hilfe der Zählbereich eines zweistelligen Zählers festgelegt werden kann. Dabei wird die obere Grenze des Zählbereiches durch die Bit-Belegung an den Eingängen A₀ ... A₃ des V 4585 D, die untere Grenze durch die Bit-Belegung an den Eingängen IP₀ ... IP₃ des V 4029 D vorgegeben.

Wird durch die beiden Zähler die obere vorgegebene Grenze erreicht, so werden durch das am zweiten V 4585 D am Ausgang A = B auftretende H-Signal die beiden Zähler in den vorgegebenen Zählerstand gesetzt und der Zählvorgang beginnt von neuem. Im vorliegenden Beispiel zählen die Zähler zwischen 8 und 83, beim Zählerstand 84 erfolgt das Setzen in den Zählerstand 8.

Der Schaltungsvorschlag ist sowohl für ein- als auch für mehrstellige Zähler anwendbar. Die Vorgabe der Zählgrenzen kann neben der festen Einstellung auch durch Vorwahlschalter oder Latch erfolgen.

Anm.: Für die angeführten Schaltungen wird keine Gewähr übernommen, daß diese frei von Schutzrechten Dritter sind.

Literatur

- /1/ Reichel, G.: CMOS-Logikbaureihe V 4000 D des VEB MME, ihre Eigenschaften und Anwendungsmöglichkeiten
Applikative Information, Berlin 5 (1984)5, S. 28 ... 38
- /2/ Reichel, G.: Anwendungsmöglichkeiten der CMOS-Schaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D
und V 4030 D
Applikative Information, Berlin 6 (1985)3, S. 29 ... 34
- /3/ Reichel, G.: Anwendungsmöglichkeiten der CMOS-Schaltkreise V 4013 D, V 4015 D, V 4027 D, V 4028 D,
V 4035 D und V 4042 D
Applikative Information, Berlin 6 (1985)3, S. 35 ... 45
- /4/ Reichel, G.: Anwendungsmöglichkeiten der CMOS-Schaltkreise V 4007 D, V 4017 D, V 4019 D, V 4029 D,
V 4034 D, V 4048 D
Applikative Information, Berlin 7 (1986)4, S. 35 ... 51
- /5/ Datenblattsammlung "Elektronische Bauelemente" Ausg. 1/85
VEB Applikationszentrum Elektronik Berlin 1985
- /6/ TGL 43012 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4046 D
- /7/ TGL 43013 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4051 D
- /8/ TGL 43014 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4066 D
- /9/ TGL 43015 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4520 D
- /10/ TGL 43016 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4531 D
- /11/ TGL 43017 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4538 D
- /12/ TGL 43018 Integrierte Halbleiterschaltkreise; Unipolarer Logikschaltkreis V 4585 D
- /13/ Don Lancaster: Das CMOS-Kochbuch
Vaterstetten: IWT-Verl. 1980
- /14/ ICAN-6101: COS/MOS Integrated Circuits
RCA Ausg. 1980
- /15/ Lingenfelder, H.: Dimensionierung von PLL-Schaltungen
Radio Fernsehen Elektronik, Berlin 34(1985)1, S. 48 ... 53
- /16/ Moschytz, G. S.: Miniaturized RC-Filter Using Phase-locked-loop
AT & T Bell Laboratories Technical J., New York Mai 1985

Dipl.-Ing. Sieghard Gewalt
Dr.-Ing. Hans-Jörg Lessig

VEB Uhrenwerke Ruhla
Leitbetrieb im VEB Kombinat Mikroelektronik

Quarz-Stoppuhr Kal. 80-01

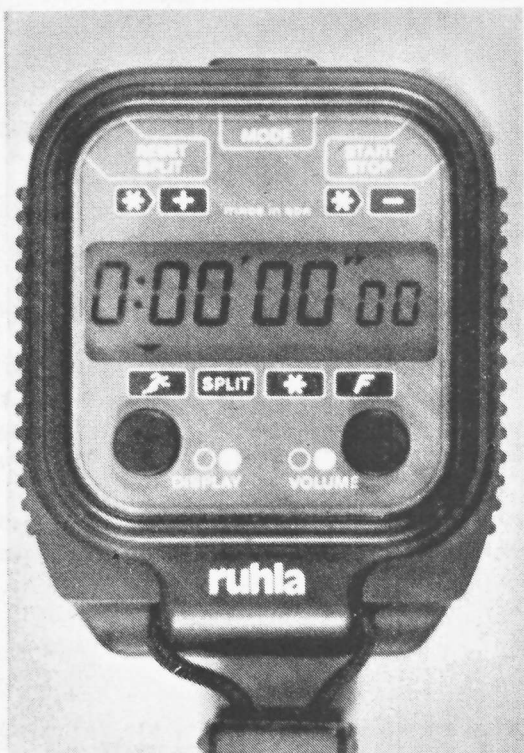
1. Einleitung

Stoppuhren auf der Basis quarzgesteuerter elektronischer Uhrwerke garantieren eine hohe Ganggenauigkeit bei bestmöglicher Zeitauflösung durch die digitale Anzeige und nicht zuletzt eine leichte, exakte Steuerung durch elektrische Impulse (Fernbedienung). Die Energiebilanz wird durch die Schaltungstechnik und die Verwendung von Flüssigkristallanzeigen auf ein Minimum begrenzt.

Die Entwicklung und der Bau von Stoppuhren hat im VEB Uhrenwerke Ruhla (UWR) eine lange Tradition. Sogar die elektronische Stoppuhr kann schon auf ein Jahrzehnt zurückblicken. Waren es erst die Kal. 87-01 und 87-02 und danach das Kal. 86-01, so soll es für die Zukunft das Kal. 80 mit seinen möglichen Weiterentwicklungen werden.

In der heutigen Zeit bieten sich die Möglichkeiten, den Schritt von der Einfachstoppuhr zu einer Stoppuhr mit höherem Leistungsniveau zu gehen. Dieses Leistungsniveau stellt sich weltweit durch die verschiedensten Kombinationen von Stopp-Programmen mit unterschiedlichen Zusatzfunktionen dar. Somit ist die Stoppuhr vielfältiger einsetzbar und kann den gestiegenen Anforderungen an eine anspruchsvolle Zeitmeßtechnik auf fast allen Anwendungsgebieten gerecht werden.

Einer solchen Stoppuhr dieser aufgezeigten Leistungs-kategorie entspricht unsere Neuentwicklung Kal. 80-01 (Bild 1). Es ist eine Gemeinschaftsentwicklung des VEB UWR mit dem sowjetischen Betrieb PTO Integral Minsk.



Auf Grund der Komplexität einer solchen Entwicklungsaufgabe wurde diese arbeitsteilig vorgenommen. Die Entwicklung und Produktion des Schaltkreises, der Flüssigkristallanzeige, der Konnektoren und der Stoßspule wurde vom sowjetischen Partner übernommen. Die Gestaltung, Konstruktion und die Produktion des Uhrenkörpers mit den speziellen Funktionselementen übernahm der VEB UWR.

Im Ergebnis dieser Entwicklung wurde diesem Gemeinschaftserzeugnis auf der Leipziger Herbstmesse 1987 eine Goldmedaille sowie die Auszeichnung "Gutes Design" verliehen.

Bild 1: Quarz-Stoppuhr Kal. 80-01
mit Flüssigkristallanzeige
(Werkfoto)

2. Funktionsumfang

Nach Abstimmung mit dem sowjetischen Partner in Minsk und mit dem DTSB der DDR wurde beim Kal. 80 eine sinnvolle Verkopplung von vier Stopp-Programmen mit zwei Zusatzfunktionen gewählt und somit eine Programmkombination erhalten, die derzeit kein Konkurrenzprodukt aufweist.

Die Stoppuhr Kal. 80-01 besitzt folgende Stopp-Programme:

1. Start - Stopp (Standardfunktion)
2. Addition (Addition beliebig vieler Stoppzyklen)
3. Split (Zwischenzeitanzeige bei weiterlaufender Uhr)
4. Stoppen zweier kurz aufeinanderfolgender Zeiten

Folgende Zusatzfunktionen sind vorhanden:

1. Rhythmusgeber (es wird ein akustisches Signal gegeben, die Frequenz ist von 10 ... 256 Signalen/min frei einstellbar, Signal abschaltbar)
2. Schlagzahlmessung (die Wiederholfrequenz von periodischen Ereignissen wird nach Eingabe der Zeit zwischen fünf Ereignissen errechnet und angezeigt, der Meßbereich erstreckt sich von sieben bis zu 296 Ereignissen/min)

Hervorzuheben sind weiterhin:

- die siebenstellige Flüssigkristallanzeige mit einer Ziffernhöhe von 8 mm
- der maximale Anzeigebereich von 9 h 59 min 59 s und 99/100 s mit automatischem Weiterlauf bei Null
- das akustische Rückmelden einer jeden Schaltfunktion, die vorgenommen wird
- die Abschaltmöglichkeit der Tonausgabe und
- der energiesparende Stand-by-Betrieb

3. Konstruktiver Aufbau

Wichtigste Ausgangspunkte bei der konstruktiven Bearbeitung der Stoppuhr waren neben der Realisierung der inneren technischen Details die Realisierung eines ansprechenden Design.

Die Gestaltung mußte mit ihren Mitteln dazu beitragen, insbesondere die ergonomischen Probleme der Zeitmessung, bezogen auf Handhabung, Ablesbarkeit und Service, zu lösen.

Das visuelle Erscheinungsbild sollte sich von vergleichbaren Produkten abheben und eine eigenständige Form darstellen.

Das Gehäuse ist vom Grundprinzip zweiteilig. Es ist konstruktiv so ausgelegt, daß die vordere Gehäusehälfte die komplette Leiterplatte, die Flüssigkristallanzeige und die Funktionstasten aufnimmt. Sie stellt, bis auf den akustischen Signalgeber, einen funktionsfähigen Uhrenmodul dar. Der piezoelektrische Signalgeber befindet sich in der Gehäuserückwand.

Die Leiterplatte selbst ist mit fünf Schrauben im Gehäusevorderteil befestigt und kontaktiert über zwei Konnektorgummi die Flüssigkristallanzeige. Die eigentlichen Funktionstasten am Umfang der Uhr (für Start, Stopp bzw. Mode) sind im Gehäuse geführt. Die Konstruktion der Schalter ist so ausgeführt, daß bei den Schaltvorgängen minimalste Prellzeiten exakte Stoppvorgänge gewährleisten.

Die Batterie vom Typ SR 44 ist in einem Batterieschacht untergebracht, welcher von der Rückseite der Uhr zugänglich ist. Der Batteriedeckel mit Bajonettverschluß läßt einen leichten und sicheren Batteriewechsel zu.

4. Einsatzmöglichkeiten

Primär ist diese neue Stoppuhr für den Sportbereich vorgesehen. Dabei können mit ihr wichtige Forderungen im Leistungssporttraining erfüllt werden. Grenzen werden z. Z. durch den Einsatztemperaturbereich der Flüssigkristallanzeige (-10° ... ca. 55°C) und durch die Gehäuseausführung gesetzt (nur spritzwassergeschützt).

Zur Verbesserung der Einsatzmöglichkeiten wird in Zukunft an Weiterentwicklungen der Stoppuhr mit Fernbedienungsanschluß bzw. mit wasserdichter Gehäuseausführung gearbeitet. Einsatzmöglichkeiten im industriellen Zeitmeßbereich sind prinzipiell möglich und müssen im konkreten Fall geprüft werden.

Dipl.-Ing. Rainer Hinkeldein

VEB Mikroelektronik "Karl Marx" Erfurt
 Stammbetrieb im VEB Kombinat Mikroelektronik

Ansteuerung einer Gruppe von vier 16-Segment-Lichtemitteranzeigen

Es wird ein schaltungstechnischer Teilkomplex, der in dem neuen Schachcomputer CHESS-MASTER diamond G-5004.500 realisiert ist, vorgestellt. Er umfaßt die Ansteuerung von vier 16-Segment-Lichtemitteranzeigen mittels CMOS-Schaltkreisen an einem U 880-Rechnerbus

Die realisierte Schaltung zur Ansteuerung einer vierstelligen 16-Segment-Lichtemitteranzeige durch eine Mikrorechnerstruktur (U 880) über CMOS-Schaltkreise ist Bestandteil der 4-MHz-Rechnereinheit des Schachcomputers G-5004.500.

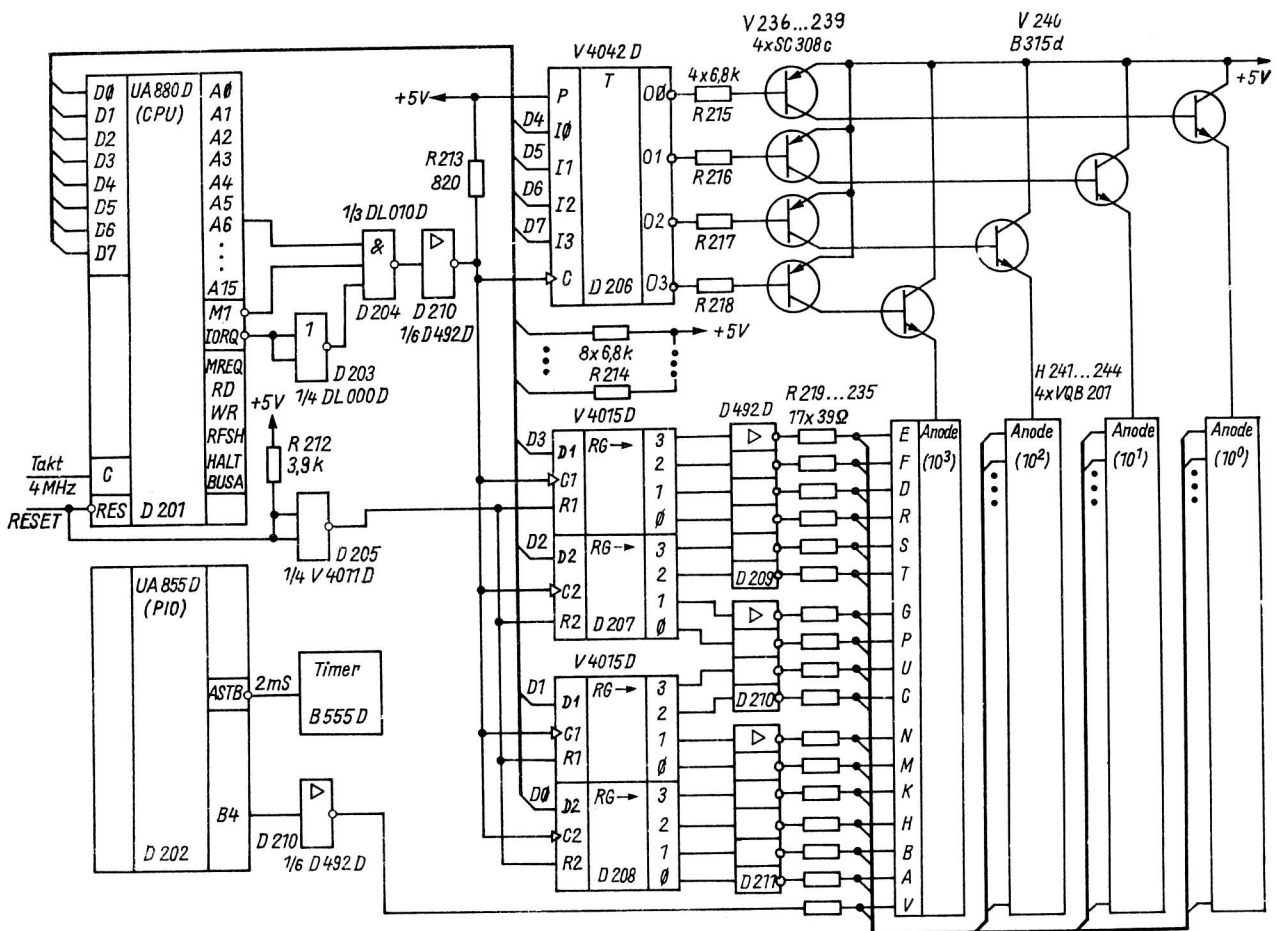


Bild 1: Schaltbild der Displayansteuerung

Die Displayansteuerung (Bild 1) arbeitet als E-/A-Schnittstelle mit der Adressierung \overline{IORQ} und A6 im Zeitmultiplexbetrieb bei einer Wiederholfrequenz von 62,5 Hz ($t_i = 4 \text{ ms/Digit}$). Der Grundtakt wird durch den Timer (B 555 D), der alle 2 ms am PIO-Strobe-Eingang eine Pseudo-Interrupt-Routine auslöst, erzeugt. Dieser Takt bildet die Basis für weitere Zeitsteuerungen innerhalb des Mikrorechners und wird per Programm zum 4-ms-Multiplextakt für die Displayansteuerung umgesetzt.

Die Taktlogik D 204 wird durch Signal \overline{MI} während der Bearbeitung der Interrupt-Service-Routine des PIO gesperrt. Damit der übrige Programmablauf so wenig wie möglich für die Bearbeitung der Displayansteuerung unterbrochen wird, wurde diese relativ niedrige Multiplexfrequenz von 62,5 Hz gewählt.

Der CPU-Datenbus liegt direkt an den Eingängen der Segment- und Stellenregister. Die Pull-up-Widerstände des Widerstandsnetzwerkes R 214 dienen der High-Pegelanpassung zwischen TTL-Ausgängen der CPU und CMOS-Eingängen der Register. Die Segmentregister D 207 und D 208 werden für ein bestimmtes Zeichen einer bestimmten Stelle (Digit) in vier Schritten geladen.

Erst mit der Ausgabe des vierten Schrittes wird für das Stellenregister D 206 das gültige Bit für den Stellentreiber mit ausgegeben, um Flackererscheinungen während der Segmentausgabe zu vermeiden.

Die Low-aktiven Ausgänge des Stellenregisters liegen über Treiberschaltungen V 236 ... V 240 an den jeweils gemeinsamen Anoden der Anzeigebauelemente H 241 ... H 244.

Die High-aktiven Ausgänge der Segmentregister liegen über Treiberschaltungen D 209 ... D 211 an den jeweils gleichnamigen Katoden der Anzeigebauelemente. Der zugehörige Dezimalpunkt wird getrennt über PIO D 202 mittels Treiber D 210 angesteuert. Zur Vermeidung einer Überlastung der Anzeigen im statischen Betrieb während des Rücksetzens des Mikrorechners, werden die Segmentregister über Negator D 205 im rückgesetzten Zustand gehalten.

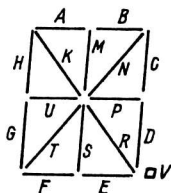


Bild 2: Segmente der Lichtemitteranzeige

Für die Ausgabe von Zeichen ist gemäß Stromlaufplan folgende Displayorganisation verbindlich:

Tabelle 1: Displayorganisation

Daten	Stellenregister				Segmentregister				Ausgabefolge
	D7	D6	D5	D4	D3	D2	D1	D0	
	10^3	10^2	10^1	10^0	E	S	U	K	1.
	"	"	"	"	F	T	C	H	2.
	"	"	"	"	D	G	N	B	3.
	"	"	"	"	R	P	M	A	4.

Die Aktivierung einer Stelle (Digit) bzw. eines Segmentes erfolgt durch Eintragen eines High-Bits für die betreffende Stelle bzw. Segment in der Tabelle. Für die Ausgabe einer "0" auf Stelle 10^3 ergibt sich z. B. folgende Datenbyte-Folge: 08, 0B, 0D, 81.

Dipl.-Ing. Jürgen Delfs
 Ing. Klaus Dittmar

VEB Mikroelektronik "Karl Marx" Erfurt
 Stammbetrieb im VEB Kombinat Mikroelektronik

Batteriegepufferte Zeitsteuerzentrale

1. Allgemeines

Die batteriegepufferte Zeitsteuerzentrale oder Steueruhr wurde als Applikationsbeispiel für den Einsatz in Schulen, Betrieben oder Institutionen entwickelt, in denen für Pausen, Arbeitsbeginn und Arbeitsende Signalzeichen benötigt werden. Diese Signale können minimal im Abstand von 5 min auf vier Kanälen programmiert werden. Die Ausgänge sind durch Relais realisiert. Drei Ausgänge werden von Mono-Flops angesteuert und der vierte Ausgang durch ein Flip-Flop, welches bei jeder neuen programmierten Zeit in den anderen Zustand kippt. Durch schaltungstechnische Veränderungen wäre es möglich die Zentrale auf 16 Ausgangskanäle zu erweitern.

Die eingegebenen Zeiten werden in einem CMOS-RAM-Speicher abgelegt, der mit einer Batteriepufferung versehen, den Datenerhalt bei Netzausfall sichert.

2. Beschreibung

Die Steueruhr wird im Blockschaltbild in einzelne Teilschaltungen aufgegliedert (Bild 1).

Als Zeitbasis findet der Uhrenschaltkreis U 118 F mit einem 32,768-kHz-Quarz Verwendung. An zwei Ausgängen des U 118 F werden 0,5-Hz-Impulse jeweils um 1 s gegeneinander verschoben ausgegeben. Diese gelangen an ein Transistor-ODER-Glied, welches eine Torung vornimmt, wodurch ein Takt mit einer Frequenz von 1 Hz entsteht. Da die Kollektoren der Transistoren über einen Arbeitswiderstand an einer Betriebsspannung von +5 V liegen, werden die Impulse zusätzlich auf dieses Niveau angehoben. Weiterhin kann am U 118 F eine Frequenz von 4096 Hz abgegriffen werden, die dem schnellen Durchlauf der Uhr dient. Damit erfolgt einerseits das Stellen der Uhr und andererseits das notwendige Löschen des RAM-Speichers bei Erst-Inbetriebnahme. Die Ganggenauigkeit der Uhr liegt bei 23 ± 5 °C kleiner 2 s/d. Über den RESET-Eingang am U 118 F ist ein sekundengenaues Starten der Uhr möglich.

Für den Sekunden-, Minuten- und Stundenzähler erfolgte der Einsatz je eines zweistufigen Binär-Zählerschaltkreises V 4520 D. Zur Realisierung der Anzeige der vierstelligen Steueruhr sind dem Minuten- und Stundenzähler je zwei BCD-zu-Sieben-Segment-Dekoder nachgeschaltet.

Zwei V 40511 D steuern ihrerseits eine zweistellige Sieben-Segment-Lichtemitteranzeige VQE 24 an.

Die Sekunden werden nur in Form eines blinkenden Doppelpunktes zwischen zwei VQE 24 angezeigt. Hierfür wird der Sekundenimpuls auf ein Monoflop (realisiert durch V 4013 D) gegeben, welches eine nahezu gleiche Hell- und Dunkelphase für die zwei VQA 27 sichert. Da die Binärzähler V 4520 D von 0 ... 15 zählen ist für den Uhreneinsatz beim Sekunden- und Minutenzähler bei 10 und 6 und beim Stundenzähler bei 10 und 24 ein Rücksetzimpuls zu realisieren. Die Erzeugung der Rücksetzimpulse erfolgt durch eine UND-Gatter-Logik mit V 4011 D. Dabei wird der Rücksetzimpuls gleichzeitig als Übertrag für den nächsthöheren Zähler genutzt.

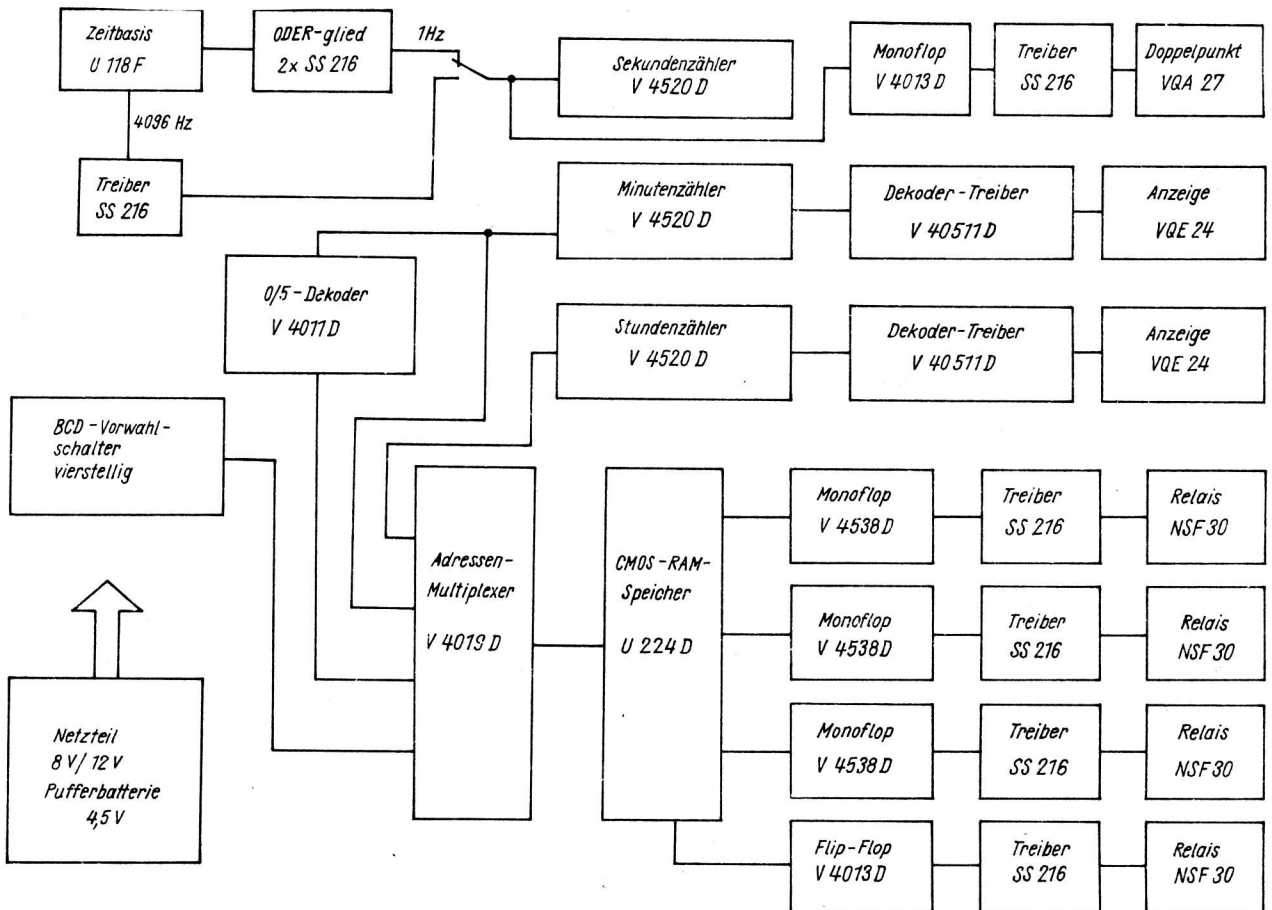


Bild 1: Blockschaltbild Steueruhr

Für die Speicherung der notwendigen Zeiten kam der CMOS-RAM U 224 D zum Einsatz. Das direkte Einspeichern der Uhrzeit in den RAM wäre ein ziemlich großer Hardwareaufwand. Aus diesem Grunde wurde die BCD-Information der Uhrzeit, die noch in den V 4520 D zur Verfügung steht, als RAM-Adresse verwendet. Da der U 224 D jedoch nur zehn Adreßeingänge besitzt, die BCD-Information der Uhr jedoch 13 bit hat, wurde beim Minuteneiner ein 0/5-Dekoder geschaffen.

Tabelle 1: RAM-Adressenaufteilung

Minuteneiner	ME	0/5	A \emptyset
Minutenzehner	MZ	2 ⁰	A1
		2 ¹	A2
		2 ²	A3
Stundeneiner	SE	2 ⁰	A4
		2 ¹	A5
		2 ²	A6
		2 ³	A7
Stundenzehner	SZ	2 ⁰	A8
		2 ¹	A9

Diese Adresseninformation (Tabelle 1) wird zunächst an einen Multiplexer-Block (drei V 4019 D) gegeben, an dem gleichzeitig die 10-bit-Information eines vierstelligen Binär-Vorwahlschalters anliegt.

Die Stellung eines Schiebeschalters entscheidet darüber, welche der beiden Adreßinformationen an den CMOS-RAM gelangen. Der BCD-Vorwahlschalter wird zum Einspeichern der gewünschten Zeiten benutzt. Da der U 224 D vier Datenein-/ausgänge besitzt, können auch vier Kanäle geschaltet werden. Für das Einspeichern in den RAM wird H als aktives Signal verwendet. Da die Information am Ausgang des RAM im Normalbetrieb immer 5 min ansteht, wurden den Datenanschlüssen (D0 ... D3) des U 224 D drei Monoflops (1¹/₂ V 4538 D) und ein Flip-Flop (1/2 V 4013 D) nachgeschaltet. Bei den Monoflops lassen sich über Dickschichtregler Aktivzeiten von 3 ... 20 s einstellen. Das Flip-Flop am vierten Kanal gestattet das Ein- und Ausschalten durch zwei aufeinanderfolgende Speicherzeiten (Zeitraum 5 min ... 24 h). Den Monoflops und dem Flip-Flop sind über Treibertransistoren 12-V-Relais NSF 30 nachgeschaltet, womit größere Leistungsverbraucher angesteuert werden können.

Zur Sicherung der Uhrzeit und des Datenerhalts im RAM ist im Netzteil eine Pufferbatterie vorhanden, die sich bei Stromausfall automatisch zuschaltet. Die Anzeige bleibt im Pufferbetrieb dunkel.

3. Bedienung

Wird bei dem Gerät erstmalig die Betriebsspannung eingeschaltet, muß der RAM-Speicher gelöscht werden, da der Inhalt undefiniert ist. Hierfür schaltet man den Programmierschalter auf "EIN" und die vier Kanalschalter auf "AUS". Der Schalter Uhr/Vorwahlschalter muß in Stellung "UHR" gebracht und die Taktfrequenz auf 4 096 Hz geschaltet werden. Auf der Anzeige kann man jetzt den schnellen Durchlauf beobachten, der in etwa 22 s alle benötigten Speicherplätze gelöscht hat (Einschreiben L-Pegel).

Anschließend wird auf 1-s-Takt zurückgeschaltet und die Uhr kann sekundengenau gestellt werden.

Nun erfolgt die eigentliche Zeitenprogrammierung:

- Schalter "Programmieren" auf "EIN"
- Schalter "Uhr/VWS" auf "VWS"
- gewünschte Zeit am Vorwahlschalter einstellen
- gewünschten Kanal (oder mehrere) auf "AKTIV" schalten
- Taste "Eingabe" betätigen

Ist das Programmieren beendet wird der Programmierschalter auf "AUS", der Schalter "Uhr/VWS" auf "UHR" und die Schalter zur Aktivierung der Ausgabekanäle auf "INAKTIV" geschaltet. Mit den vier Kanal-Schaltern kann eine Trennung der Ausgabekanäle von den Relais während des Lösch- und Programmiervorganges erreicht werden. Genauso ist es möglich an nicht benötigten Tagen (Samstag, Sonntag, Feiertag) die Ausgänge inaktiv zu schalten.

Dipl.-Phys. Jörg Habetha

VEB Datenverarbeitungszentrum Rostock
Betrieb des Volkseigenen Kombines Datenverarbeitung

Mikrorechnerbaugruppensystem NANOS

1. Anwendung

Im Zusammenhang mit der steigenden Zahl produzierter Personalcomputer (PC) und deren zunehmenden Einsatz in allen Bereichen der Volkswirtschaft der DDR ergeben sich auch rasch Möglichkeiten und Bedarf, diese auch mit technologischen Prozessen verschiedenster Art zu verbinden. Insbesondere CAD/CAM-Lösungen erfordern beschleunigt die Verknüpfung der entsprechenden PC mit Meß-, Steuer- und Regeltechnik sowie mit Kontroll- und Überwachungseinrichtungen.

Damit wird künftig die technische Möglichkeit der Prozeßkopplung von PC den volkswirtschaftlichen Effekt ihres Einsatzes maßgeblich mitbeeinflussen und eine Herausforderung der Rationalisierungsingenieure darstellen.

Das Mikrorechnerbaugruppensystem NANOS bietet hard- und softwareseitig die Möglichkeit, den Schritt von sogenannten "Insellösungen" zu komplexieren und zu mit den Prozessen verknüpften Rechnersystemen zu vollziehen.

Mittels des NANOS-Sortimentes lassen sich die verschiedensten Ausführungen der Prozeßanbindung realisieren wie:

- Einsatz als Ergänzungsmodul
- Einsatz als spezialisiertes NANOS-Prozeßterminal in Verbindung mit einem PC über ein Standard-Geräteinterface (Feldbus) oder
- Einsatz als NANOS-Terminal im lokalen Netz (LAN)

Die sich daraus ableitenden Anwendungsgebiete sind äußerst vielfältig, was die folgende Auswahl verdeutlicht:

- Automatisierung von Laboratorien
- Automatisierung von einzelnen industriellen Prozessen ohne hohe Echtzeitforderungen
- automatische Steuerung von Sondermaschinen und Rationalisierungslösungen
- Automatisierung der Produktionsdatenerfassung
- Automatisierung der Erfassung von TTL-Prozeßdaten
- Steuerung von Meß-, Prüf- und Simulationseinrichtungen
- effektivere Auslastung hochwertiger Rechnerperipherie.

Das NANOS-Mikrorechnerbaugruppensystem ist eine Entwicklung der Ingenieurhochschule für Seefahrt Warnemünde/Wustrow und wird zentral im Betriebsteil (BT) Entwicklungs- und Produktionsstätte mikroelektronischer Rationalisierungsmittel (EPMR) des VEB Datenverarbeitungszentrum (DVZ) Rostock gefertigt.

2. Kurzcharakteristik der Hardware

Den zentralen Mikroprozessor des NANOS-Mikrorechnerbaugruppensystems bildet der Schaltkreis U 880. Der Systembus des NANOS-Mikrorechnerbaugruppensystems ist zum K 1520-System kompatibel. Dementsprechend sind vorhandene Meß- und Prüfmittel auch für die Komponenten des NANOS-Mikrorechnerbaugruppensystems bzw. für NANOS-Mikrorechnerkerne weiter nutzbar.

Bedingt durch das Baugruppenformat 95 mm x 170 mm und der damit verbundenen hohen Leistungskonzentration ergeben sich beim Einsatz des NANOS-Mikrorechnerbaugruppensystems die folgenden geringfügigen Besonderheiten, die der Anwender berücksichtigen muß:

- abweichende Lastfaktoren einzelner Baugruppen gegenüber der TGL 37271
- Einschränkung des Adressierendes für I/O-Baugruppen (128 statt 256 Adressen)
- Verkabelung nicht nur griffseitig sondern auch mittels Flachbandkabel aus der Mitte der Leiterplatte

In Tabelle 1 sind die NANOS-Komponenten mit einzelnen Kurzcharakteristiken angegeben, die z. Z. lieferbar sind.

Tabelle 1: Produktionssortiment des NANOS-Mikrorechnerbaugruppensystems

Baugruppen-Nr.	Kurzcharakteristik
NANOS R 1.1-01/1	- ZRE mit CPU UB 880 D und PIO UB 855 D - Taktfrequenz 2,457 MHz - 1 KRAM, 2 bzw. 4 KEPROM (2 Fassungen) 1-Kbit-RAM, 2- bzw. 4-Kbit-EPROM (wahlweise U 555 C oder U 2716 C)
NANOS R 1.1-02/1	- 48 KDRAM mit U 256 D 48-Kbit-DRAM
NANOS R 1.1-03/ 2	- 256 KDRAM mit U 2164 C (Floppy-RAM) 256-Kbit-DRAM 8- bzw. 16-Kbit-EPROM
NANOS R 1.1-04/1	- 8 bzw. 16 KEPROM (8 Fassungen) - wahlweiser Einsatz von U 555 C bzw. U 2716 C
NANOS R 1.1-05/ 2	- VIDEO-Steuerung - 2 KRAM Bildwiederholpeicher 2-Kbit-RAM
NANOS R 1.1-06/1	- Interfacebaugruppe - Anschluß für Heim-Kassettenrecorder - RESET-Steuerung
NANOS R 1.1-07/1	- I-/O-Baugruppe - 2 PIO UB 855 D - 1 SIO UB 856 D - 1 CTC UB 857 D
NANOS R 1.1-08/2	- LAN-Controller mit SIO UB 856 D - Leitungssender und -empfänger für LAN - Umgehungsschaltung bei Abschaltung des Rechners

Fortsetzung Tabelle 1:

Baugruppen-Nr.	Kurzcharakteristik
NANOS R 1.1-09/1	- Floppy-Controller - Anschluß für Floppy-Laufwerk
NANOS R 1.1-10/1	- Rückverdrahtungsleiterplatte - NANOS-Systembus mit Hochstartlogik
NANOS R 1.1-11/1	- Analogeingabe 10 Bit - 16 Einzel- bzw. acht Differenzeingänge
NANOS R 1.1-12/1	- IFSS-Verteiler - Vollduplexbetrieb im Ring mit 15 Teilnehmern - Duplexbetrieb im Sturz mit sechs Teilnehmern
NANOS R 1.2-01/1	- IFSS- und V24-Interfacebaugruppe - TGL 42886 sowie TGL 29077
NANOS R 1.2-02/1	- 2 x IFSS-Interfacebaugruppe - TGL 42886
NANOS R 1.2-03/1-2	- Analogausgabebaugruppe - vier Kanäle, 8 ... 12 bit mit C 5658 D oder C 5650 D oder C 565 D
NANOS R 1.2-04/1-2	- Binäreingabebaugruppe 8 bit - galvanische Trennung mit Optokoppler - U_e wahlweise 24 V bzw. 220 V (Gleich- oder Wechselspannung)
NANOS R 1.2-05/1-3	- Binäre Ein- und Ausgabe-Baugruppe - acht Eingänge für 24 V - acht Ausgänge wahlweise mit SD 337 oder SD 338 oder RGT 13

Im Zusammenhang mit der zentralisierten Fertigung des NANOS-Mikrorechnerbaugruppensystems in der EPMR wird die schrittweise Weiterentwicklung und Vervollständigung des Mikrorechnerbaukastens betrieben. Dazu gehört u. a. eine Angebotslösung für eine geeignete Gefäß- und Gehäusekonstruktion.

In Tabelle 2 sind die z. Z. in Entwicklung befindlichen neuen Komponenten des NANOS-Mikrorechnerbaugruppensystems angegeben.

Tabelle 2: Konzipierte NANOS-Ergänzungsbaugruppen

Baugruppen-Nr.	Kurzcharakteristik
NANOS R 1.2-12/1	- Anschlußsteuerung für Feldbus - 24-V-Feldbus
NANOS R 1.2-06/1	- CMOS-RAM mit Stützbatterie 8 x U 6516 (ev. U 6264)
NANOS R 1.2-10/1	- Überwachungsbaugruppe für Netzspannung und Betriebsspannung
NANOS R 1.2-11/1	- CMOS - Echt mit uhr/Zähler
NANOS R 1.1-13/1	- IGR-Eingabe
NANOS R 1.1-14/1	- Baugruppensatz Ansteuerung Farbgrafik
NANOS R 1.1-15/1	- Tastaturprozessor
NANOS R 1.1-16/1	- Kleinanzeige
NANOS R 1.1-17/1	- Kleintastatur
NANOS R 1.1-18/1	- Ansteuerung TSD 16

In Zusammenarbeit mit dem VEB Applikationszentrum Elektronik Berlin und einzelner Ingenieurbetriebe für die Anwendung der Mikroelektronik (IfAM) in den Bezirken der DDR sind darüberhinaus weitere Ergänzungen für das NANOS-Baugruppensystem als gemeinsame Entwicklungsvorhaben geplant.

3. Kurzcharakteristik der Software

Durch die Orientierung der Hardware auf Systemkompatibilität zum internationalen Standardbetriebssystem CP/M können leistungsfähige Rechnerarbeitsplätze mit NANOS-Baugruppen realisiert werden.

Auf Basis eines speziellen CP/M-kompatiblen Betriebssystems können so CP/M-Originalprogramme von Büro- (BC) und Personalcomputern (PC) teilweise übernommen werden. Je nach Konfiguration des Rechnerarbeitsplatzes kann das Betriebssystem entweder EPROM-resident sein (Hochstartlogik für den oberen Adressbereich auf der Rückverdrahtungsplatte vorhanden) oder muß in den RAM geladen werden. Das Laden des Betriebssystems kann durch EPROM und BOOT-Logik der ZRE vom externen Massenspeicher (Heimkassettengerät oder Folienspeicher) oder über LAN von einem leistungsfähigen Rechner (BC oder PC) erfolgen.

Hersteller des NANOS-Mikrorechnerbaugruppensystems:

VEB DVZ Rostock
BT EPMR
E.-Schlesinger-Str. 37
Rostock 6
2 5 0 0

Konsultationen zu technischen und kommerziellen Fragen:

Abt. Absatz (RA)
Tel.: 8511

Patentinformation

Synchrone Ausgabe von Datenblöcken

Es wird eine Lösung zur Darstellung grafischer, alphanumerischer und bildhafter Daten auf Rasterbildschirmen vorgeschlagen /1/, die insbesondere für Heim- und Personalcomputer und in frei programmierbaren Grafikterminals angewendet werden kann.

Die Lösung ermöglicht es, in einfacher Weise eine Ausgabe grafischer, alphanumerischer und bildhafter Informationen nach der Fernsehnorm zu erreichen und damit die Funktionen eines Grafikcontrollers zu realisieren. Die vorgeschlagene Schaltungsanordnung und ein Steuerprogramm ermöglichen es, vorhandene Mikrorechner grafikfähig zu machen.

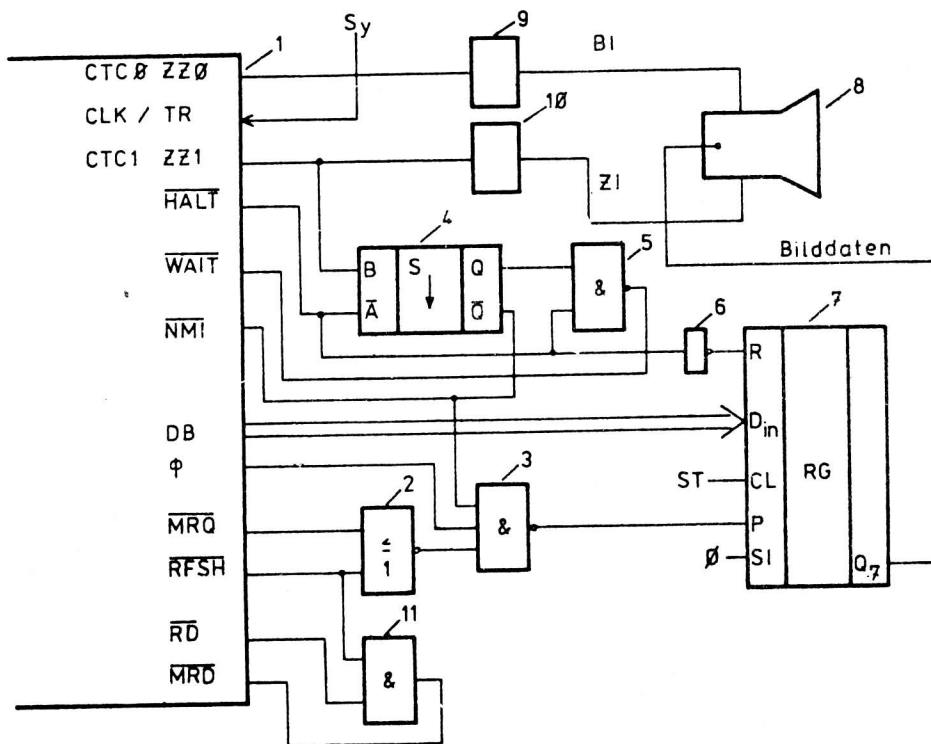


Bild 1: Blockschaltbild für synchrone Ausgabe von Datenblöcken

Entsprechend Bild 1 triggert der Bildzählerkanal des Zählers/Zeitgeberbausteins CTC über den Impulsformer 9 den Monitor 8 über den Vertikaltriggereingang. Der Zeilenzähler triggert den Monitor 8 für die Horizontalablenkung über den Impulsformer 10.

Wenn die CPU U 880 im HALT-Zustand vor dem Ende dieses Impulses steht, dann triggert das Monoflop 4 und löst einen NMI-Impuls aus. Dazu ist der Zeilenzählerausgang mit dem Eingang B des Monoflops 4 und die HALT-Ausgangsleitung des Mikrorechners 1 mit dem Eingang A-bar, sowie der Q-bar-Ausgang des Monoflops 4 mit der NMI-Eingangsleitung des Mikrorechners 1 verbunden. Ist der Zeilenimpuls nicht synchron zum NMI-Impuls, werden nach der Interruptannahme WAIT-Zyklen erzeugt, bis Zeilenimpuls und Rechenprogramm zur Bilddatenausgabe synchronisiert sind. Dazu ist der Ausgang Q des Monoflops 4 und der HALT-Ausgang der CPU mit je einem Eingang eines NAND-Gatters 5 mit 0. K. verbunden, und der Ausgang des NAND-Gatters 5 ist an die WAIT-Eingangsleitung des Mikrorechners 1 angeschlossen.

Das Laden des Parallel-Serienregisters 7 mit dem Inhalt des Datenbusses wird durch den Ausgang des NAND-Gatters 3 bewirkt. An den Eingängen des Gatters 3 liegen der Rechnertakt, der Ausgang \bar{Q} des Monoflops 4 und der Ausgang des NOR-Gatters 2, an dessen Eingängen die Rechnersignalleitungen \overline{MRQ} und \overline{RFSH} angeschlossen sind.

Das Schieberegister 7 wird mit dem Schiebetakt ST getaktet, welcher für die Binärbilddarstellung doppelter Bildpunkttakt ist. Das Rückstellen des Registers 7 durch den \overline{HALT} -Ausgang der CPU über den Inverter 6 dient der Austastung. Der Ausgang des Registers 7 geht an den Videoeingang des Monitors. Durch das logische Gatter 11 wird die Bildspeicheransteuerung mit dem \overline{RD} -Signal so modifiziert, daß die Bildspeicherbauelemente auch im Auffrischzyklus gelesen werden können.

Der Ausgang des AND-Gatters 11 wird als \overline{RD} -Steuerleitung für den Speicherbereich, der als Bildspeicher dient, verwendet (\overline{MRD}).

Da TTL-Schaltkreise verwendet werden, können die CPU-Anschlüsse direkt mit den logischen Gattern verbunden werden.

Es wird ein Beispiel für die Bildausgabesteuerung für 256 Bildpunkte/Zeile und eine Mikrorechner-taktfrequenz von 3 MHz in Form eines Listing angegeben /1/.

Mit der Schaltung lassen sich die Darstellung von Zeichen in unterschiedlicher Größe und Schriftart, Mischen von Alphanumerik und Grafik, Ausführung komplizierter Grafikfunktionen u. a., Mehrseitengrafik, aber auch Rechnerfunktionen, z. B. Heimcomputer mit BASIC und Alphanumerik/Grafik-TV-Display, realisieren.

Die Kopplung mit anderen Rechnern, Tastaturen usw. ist sehr einfach möglich.

Literatur

/1/ WP 237 971 DD. Verfahren und Anordnung zur synchronen Ausgabe von Datenblöcken/
(71) AdW der DDR, ZI für Kybernetik und Informationsprozesse

Wicht

Patentinformation

Verbesserung des Schaltverhaltens von Bipolartransistoren

Bei der Verwendung von Bipolartransistoren als elektronische Schalter hängen die Schaltzeiten vom Sättigungsgrad der Transistoren ab und damit von den Ausräumzeiten des Basisraumes.

Die bekannten Lösungen zur Verhinderung der Sättigung eines Transistors führen die Eingangsgröße über einen Wandler, der zur Steuerung des Schalttransistors benutzt wird. Dabei wird der mögliche Ansteuerungsbereich durch die auftretenden erheblichen Verlustleistungen eingeschränkt.

Die vorgeschlagene Schaltung zur Verbesserung des Schaltverhaltens von Bipolartransistoren /1/ minimiert die Umschaltzeiten von Schalttransistoren und hält durch eine Minimierung der Verlustleistung den Eingangsgrößenbereich breit.

Die Schaltung ist vorteilhaft anzuwenden in Regelungsschaltungen mit einem großen Bereich der möglichen Eingangsspannung und bei elektronischen Schaltern.

In Bild 1 ist ein Schaltregler mit einem nach der Erfindung verschalteten Schalttransistor TS als Schaltglied dargestellt.

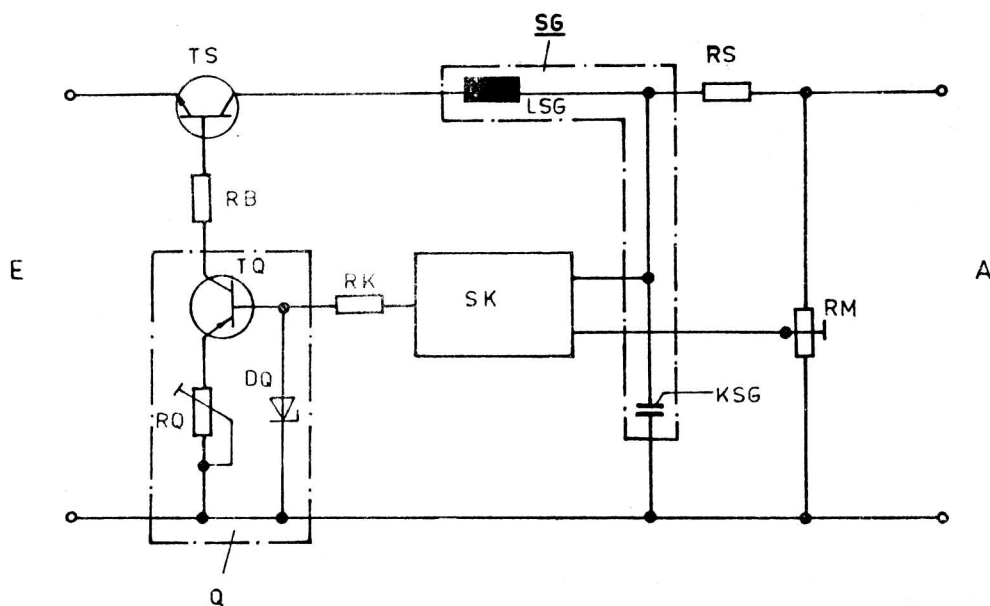


Bild 1: Schaltregler

Die Basis des Schalttransistors TS ist mit dem Ausgang der impulsbreitenmodulierten Konstantstromquelle Q, bestehend aus dem Quellen-Transistor TQ, dem Potentiometer RQ und der Z-Diode DQ, verbunden. Die Konstantstromquelle Q liefert eine kontinuierlich - diskrete Steuergröße, die der Eingangsgröße am Eingang E des Schaltreglers überlagert wird. Die Eingangsgröße wird dem Emitter des Schalttransistors TS zugeführt. Der Kollektor des Schalttransistors TS ist über das Siebglied SG, bestehend aus der Siebdrossel LSG und dem Kondensator KSG, zur Glättung der durchgeschalteten Eingangsgröße über den Meßwiderstand RS an den Ausgang A angeschlossen. Zwischen dem Ausgang des Siebgliebes SG und dem Eingang der Konstantstromquelle Q ist das Koppelglied SK zur Erzeugung von Modulationsimpulsen, die von der Ausgangsgröße abhängig breitenmoduliert sind, über den Koppelwiderstand RK angeordnet.

Das Eingangssignal, welches am Emitter des Schalttransistors TS anliegt, regt gleichzeitig das Koppelglied SK an, worauf die Konstantstromquelle Q einen Eingangsimpuls zugeführt bekommt, dessen Impulsbreite um so größer ist, je kleiner das Eingangssignal ausfällt.

Aufgrund des Eingangsimpulses liefert die Konstantstromquelle Q an die Basis des Schalttransistors TS über den Basiswiderstand RB einen Stromimpuls mit von der Eingangsimpulsbreite abhängiger Länge, so daß der Schalttransistor durchschaltet.

Die Stromstärke des der Basis zugeführten Stromimpulses ist so gewählt, daß die Sättigung des Basisraumes des Schalttransistors einerseits definiert ist, und andererseits der Schalttransistor TS im ungünstigsten Fall noch optimal angesteuert wird.

Die definierte Sättigung des Basisraumes des Schalttransistors TS führt zur Verkürzung der Umschaltzeit. Wegen des impulsbreiten-modulierten Stromimpulses zur Ansteuerung des Schalttransistors TS wird es möglich, über einen weiten Bereich der Eingangsgröße, die Verlustleistung gering zu halten und somit den Schalttransistor TS innerhalb dieses weiten Bereiches vorteilhaft anzuwenden.

Literatur

/1/ WP 234 778 DD. Schaltungsanordnung zur Verbesserung des Schaltverhaltens von Bipolartransistoren/ (71) VEB Elektrowärme Sörnewitz

Wicht

Standards

Wir möchten unsere Leser auf folgende Standards für elektronische Bauelemente aufmerksam machen:

TGL/Ausgabe	Titel	Verbindlichkeit	Ersatz für TGL/Ausgabe
43 100 9.87	Bauelemente der Elektronik; Aufsetzbare Bauelemente; Löt-eigen- schaften	1. 7. 88	
39 422 6.87	Halbleiterbauelemente; Lichtemitterdioden VQA 14, VQA 24, VQA 34; Technische Bedingungen	1. 7. 88	39 422 11.82
39 353 11.87	Halbleiterbauelemente; Lichtemitterdioden VQA 18, VQA 28, VQA 38; Technische Bedingungen	1. 8. 88	39 353 11.82
37 906 11.87	Halbleiterbauelemente; Lichtemitterdiode VQA 35; Tech- nische Bedingungen	1. 9. 88	37 906 3.81
32 116 11.87	Halbleiterbauelemente; Fototran- sistor SP 211; Technische Be- dingungen	1. 9. 88	32 116 12.78
39 793 1. Änd. 4.83	Flüssigkristallbauelemente; Flüssigkristallanzeigen; Allge- meine technische Bedingungen	1. 7. 88	
34 168 7.87	Integrierte Halbleiterschaltkrei- se; Bipolarer Stereodekoder-Schalt- kreis A 290 D; Technische Bedingungen	1. 5. 88	34 168 7.78
35 765 7.87	Integrierte Halbleiterschaltkreise; Bipolarer Lautstärke- und Balance- Einstell-Schaltkreis A 273 D; Technische Bedingungen	1. 6. 88	35 765 11.78
35 766 7.87	Integrierte Halbleiterschaltkreise; Bipolarer Höhen- und Tiefeneinstell- Schaltkreis A 274 D; Technische Be- dingungen	1. 6. 88	35 766 11.78
43 158 1. Änd. 3.86	Integrierte Halbleiterschaltkreise; Bipolare Stereo-Dekoder-Schalt- kreise A 4510 D und A 4510 D1; Technische Bedingungen	1. 5. 88	
35 555 7.87	Integrierte Halbleiterschaltkreise; Bipolarer Doppelgegentakt-Mischer- Schaltkreis B 222 D; Technische Be- dingungen	1. 5. 88	35 555 7.78
43 788 9.87	Integrierte Halbleiterschaltkreise; Spannungsversorgungsschaltkreis B 384 D; Technische Bedingungen	1. 8. 88	
43 789 9.87	Integrierte Halbleiterschaltkreise; Testschaltkreis B 385 D; Technische Bedingungen	1. 8. 88	
43 790 9.87	Integrierte Halbleiterschaltkreise; Speiseschaltkreis B 386 D; Tech- nische Bedingungen	1. 8. 88	
43 791 9.87	Integrierte Halbleiterschaltkreise; Analog-Processor-Schaltkreis für Teilnehmeranschlußschaltungen B 387 D; Technische Bedingungen	1. 8. 88	
43 792 7.87	Integrierte Halbleiterschaltkreise; Digital-Analog-Wandler-Schaltkreise C 560 C und C 560 D; Technische Be- dingungen	1. 8. 88	

Fortsetzung

TGL/Ausgabe	Titel	Verbindlichkeit	Ersatz für TGL/Ausgabe
43 408 7.87	Integrierte Halbleiterschaltkreise; CMOS-AD-Wandler-Schaltkreis C 7136 D; Technische Bedingungen	1. 7. 88	
43 961 7.87	Integrierte Halbleiterschaltkreise; 16-Bit-Serien-Parallel-Wandler-Schalt- kreis D 718 D; Technische Bedingungen	1. 6. 88	
39 865 1. Änd. 12.83	Integrierte Halbleiterschaltkreise; Low-Power-Schottky-TTL-Schaltkreise DL 000 D, DL 002 D, DL 003 D, DL 004 D, DL 008 D, DL 010 D, DL 011 D, DL 020 D, DL 021 D, DL 030 D, DL 074 D; Tech- nische Bedingungen <u>Änderung:</u> Seite 3: Tabellenspalte Stromaufnahme, Kurz- zeichen I_{CCL} , Zeile 030 Größtwert: "1,1" in "1,2" geändert.	1. 7. 88	
43 811 6.87	Integrierte Halbleiterschaltkreise; Speicherschaltkreis U 804 DC; Tech- nische Bedingungen	1. 8. 88	
43 812 7.87	Integrierte Halbleiterschaltkreise; Einchipmikrorechnerschaltkreis U 8611 DC08, U 8611 DC08/1, UL 8611 DC08, UL 8611 DC08/1; Technische Bedingungen	1. 8.88	
43 808 3.87	Integrierte Halbleiterschaltkreise; Graphics-Display-Controller U 82720 DC02, U 82720 DC03, U 82720 DC04; Technische Bedingungen	1. 6. 88	
43 020 3.87	Integrierte Halbleiterschaltkreise; Speicherverwaltungsschaltkreis UB 8010 C; Technische Bedingungen	1. 7. 88	
24 197/02 1. Änd. 3.79	Widerstandsbauelemente; Feste und mechanisch veränderbare Widerstände; Allgemeine technische Bedingungen <u>Änderung:</u> Seite 1: Der Verbindlichkeitsvermerk erhält folgende Fassung: Verbindlich ab 1. 1. 1980 Für Neu- und Weiterentwicklung von Schichtwiderständen kleiner Leistung und Chipwiderstände nicht mehr zu- gelassen ab 1. 7. 1988.	1. 7. 88	
43 055 4.87	Feste Widerstände für die Anwendung in elektronischen Geräten; Allge- meine technische Bedingungen	1. 7. 88	
8728/01 4.87	Feste Widerstände für die Anwendung in elektronischen Geräten; Feste Schichtwiderstände, Baureihe 25; Technische Bedingungen	1. 7. 88	8728/01 8.79
38 486 10.87	Feste und mechanisch veränderbare Widerstände; Veränderbare Schicht- widerstände Baureihe 883; Tech- nische Bedingungen	1. 8. 88	
33 965 7.87	Festkondensatoren; Kunststoffolie- Kondensatoren prismatisch; Technische Bedingungen	1. 8. 88	33 965 11.77

Fortsetzung

TGL/Ausgabe	Titel	Verbindlichkeit	Ersatz für TGL/Ausgabe
38 529 10.87	Festkondensatoren; Keramik-Scheiben- kondensatoren rund mit Kleinstwert- kapazitäten Klasse 1 Nenngleichspannung 100 V; Technische Bedingungen	1. 7. 88	
43 353 7.87	Festkondensatoren; Aluminium-Elektrolyt- Kondensatoren, Sockel mit Schraubenan- schlüssen, Hochvolt Typ IA; Technische Bedingungen	1. 8. 88	
29 331/14 3.87	Kontaktbauelemente; Einheitliches Flachsteckverbindersystem; Steck- verbinder 41/88 x 13,5; Technische Bedingungen	1. 7. 88	
55 055 5.87	Kontaktbauelemente; Flachsteckver- binder 2-20/5,0 - 50,4 x 14,0; Technische Bedingungen	1. 8. 88	
37 599 12.87	Kontaktbauelemente; Schutzrohrkon- takt - Schließer; Allgemeine Meß- bedingungen, Übersicht	1. 9. 88	37 599 9.81
38 526 9.87	Mechanische Frequenzfilter; Elektro- mechanische Frequenzfilter, Zwischen- frequenzfilter Variante 7 und 8; Technische Bedingungen	1. 7. 88	38 526 5.84
38 527 9.87	Mechanische Frequenzfilter; Elektro- mechanische Frequenzfilter, Einseiten- bandfilter Variante 7 und 8; Technische Bedingungen	1. 7. 88	38 527 5.84
38 378 9.87	Mechanische Frequenzfilter; Elektro- mechanisches Frequenzfilter, MF 200-0900/7; Technische Bedingungen	1. 7. 88	
37 843 11.87	Weichmagnetische Ferritkerne; Termini und Definitionen, Werkstoffe	1. 8. 88	10 242/02 10.67 37 843 12.80

Zurückziehung von Standards ohne Ersatz

TGL	Ausgabe	Titel	nicht mehr anzuwenden ab
36 342	7.79	Bauelemente der Elektronik; Bewertung der Qualität; Allge- meine Bedingungen	1. 6. 88
24 569/02	12.75	Mikroelektronik; Klassifizierung integrierter Schaltkreise; Ein- teilung nach Funktionen	1. 3. 88
34 149	4.77	Halbleiterbauelemente; Tunnel- dioden; AI 101 A, B, W, D, E, I, AI 201 A, W, G, E, Sh, I, K, L; Technische Bedingungen	1. 3. 88
34 152	4.77	Halbleiterbauelemente; Backward- Dioden AI 402 B, G, E, I; Technische Bedingungen	1. 3. 88
34 155	4.77	Halbleiterbauelemente; Backward- Dioden GI 401 A, B; Technische Bedingungen	1. 3. 88
42 176	6.84	Halbleiterbauelemente; Silicium- npn-NF-Leistungs-Transistor KT 829 A, B, W, G; Technische Bedingungen	1. 3. 88
200-8398	9.79	Halbleiterbauelemente; Siliziumgleichrichterioden SY 200 bis SY 210; Technische Bedingungen	1. 3. 88
25 763	3.71	Halbleiterbauelemente; Siliziumgleichrichterdiode SY 250	1. 3. 88
31 906	1.78	Halbleiterbauelemente; Siliziumgleichrichterioden SY 335; Technische Bedingungen	1. 3. 88
25 289	2.72	Halbleiterbauelemente; Thyristor ST 121	1. 3. 88
25 733	2.72	Halbleiterbauelemente; Thyristor ST 111	1. 3. 88
38 746	4.83	Fotoelektrische Bauelemente; Fotozellen Typgruppe AN; Technische Bedingungen	1. 4. 88
24 165/06	4.81	Elektronenröhren; Photoverviel- facher M 10 FS 301; Technische Bedingungen	1. 4. 88
200-8431	12.66	Elektronenröhren; Empfängerröhre PC 92	1. 6. 88
11 829	3.62	Elektronenröhren; Leistungstriode HT311; Hauptkennwerte	1. 4. 88
37 609	9.81	Kontaktbauelemente; Schutz- rohrkontakt-Schließer; Meß- verfahren zur Bestimmung des Kontaktlebens	1. 2. 88

Nachnutzbare Anwendungen

Übersicht über beziehbare Angebotsrecherchen aus dem Zentralen Nachweisspeicher Angewandte Mikroelektronik (ZNAM) - (Stand Juni 1988)

Noch verfügbare Angebotsrecherchen:

Nr.	Thema	Anzahl der Nachweise	Vereinbarungspreis in M
AR 2/85	Test-und Prüfgeräte für Service u. Labor	175	95,-
AR 010/86	Zusatzbaugruppen für Mikrorechnersysteme Diese Recherche stellt zum "Nachnutzungs-katalog 1985 Zusatzbaugruppen Mikrorechner" eine erste ergänzende Themenübersicht dar.	76	95,-
AR 011/87	Zusatzbaugruppen für Mikrorechnersysteme (Erste Ergänzung zur Recherche AR 010/87)	92	115,-
AR 020/86	Einsatz von Mikroprozessoren/Mikrorechnern in der Volkswirtschaft	246	230,-
AR 030/87	ME-Einsatz zur rationellen Energieanwendung	95	125,-
AR 040/87	Mikroelektronik für Temperaturmessung und regelung	108	130,-
AR 050/87	ME für Land-, Forst- und Nahrungsgüterwirtschaft	208	195,-
AR 060/88	Mikroelektronik für die Längenmessung	178	190,-
AR 070/88	Mikroelektronik für die Volumenmessung	96	130,-
AR 080/88	Mikroelektronik für die Zeitmessung	110	145,-
AR 090/88	Mikroelektronik für die Frequenzmessung	100	130,-
AR 100/88	Mikroelektronik für die Drehzahlmessung	136	150,-
AR 110/88	Mikroelektronik für die Textilindustrie	103	115,-

Sollte eine der Recherchen vergriffen sein, können wir Ihnen u. U. durch eine Überarbeitung der Recherche (z. B. Ergänzung auf den neuesten Stand oder Neuausschrift) helfen. Da sich in einem solchen Fall die Vereinbarungspreise zwangsweise ändern, bitten wir Sie, zur Vermeidung von Rückfragen, die Bestellung mit dem Zusatz ("mit überarbeiteter Recherche zum veränderten Preis einverstanden/nicht einverstanden") zu versehen.

In Vorbereitung befinden sich für das zweite Halbjahr 1988:

AR 021/88	Einsatz von Mikroprozessoren/Mikrorechnern in der Volkswirtschaft (Erste Ergänzung zur Recherche AR 020/86)		
AR 031/88	ME-Einsatz zur rationellen Energieanwendung (Erste Ergänzung zur Recherche AR 30/87)		
AR 120/88	ME-Einsatz bei TUL-Prozessen	ca. 150	ca. 150,-M

Bestellungen bzw. Vorbestellungen richten Sie bitte schriftlich an

VEB Applikationszentrum
Elektronik Berlin
Abt. DA
PF 211
Berlin
1 0 3 5

Grundsätzliche Sachauskünfte zu den Recherchen erhalten Sie telefonisch unter Berlin 43 00 811 App. 22, Einzelauskünfte im Rahmen der Auswertung der Recherchen bei den IfAM/BIS (Anschriften siehe umseitig).

ai 9(1988) H. 5

ingenieurbetriebe für die anwendung der mikroelektronik

Anschriften der Ingenieurbetriebe für die Anwendung der Mikroelektronik (IfAM) in den Bezirken der DDR

Bezirk	Sitz/Telefon	Postanschrift
Berlin	Grünberger Str. 49 Berlin 1035 Tel.: 589 38 57	VEB Applikationszentrum Elektronik Berlin Direktorat IfAM PF 211 Berlin 1 0 3 5
Cottbus	Freienhufener Str. 58 Großräschen 7805 Tel.: 5117	VEB Mikroelektronik "Robert Harnau" Großräschen IfAM Cottbus Karl-Liebknecht-Str. 1 Großräschen 7 8 0 5
Dresden	Papstdorfer Str. 11 Dresden 8021 Tel.: 239 1070	VEB Forschungszentrum Mikroelektronik Dresden Betrieb d. Kombines VEB Carl Zeiss JENA IfAM Dresden / - VM - Grenzstr. 28 / PF 34 Dresden 8 0 8 0
Erfurt	Juri-Gagarin-Ring 23/25 Erfurt 5010 Tel.: 62102/30	IfAM Erfurt Juri-Gagarin-Ring 23/25 Erfurt 5 0 1 0
Frankfurt/Oder	Ernst-Thälmann-Str. 46 Frankfurt/Oder 1200 Tel.: 369200	IfAM Frankfurt/Oder Ernst-Thälmann-Str. 46 Frankfurt/Oder 1 2 0 0
Gera	Clara-Zetkin-Str. 9 Gera 6500 Tel.: 22095	VEB Elektronik Gera IfAM Gera Parkstr. 3 Gera 6 5 0 0
Halle	Geiststr. 2 Eisleben 4250 Tel.: 5484	Ingenieurschule für Elektrotechnik und Maschinenbau Eisleben BIS Mikroelektronik Geiststr. 2 Eisleben 4 2 5 0
Karl-Marx-Stadt	Wilhelm-Raabe-Str. 2 Karl-Marx-Stadt 9010 Tel.: 571 2249	VEB Robotron Buchungsmaschinenwerk Karl-Marx-Stadt IfAM Karl-Marx-Stadt Annaberger Str. 93 Karl-Marx-Stadt 9 0 1 0
Leipzig	Neumarkt 8/10 Leipzig 7010 Tel.: 2924 17	IfAM Leipzig Neumarkt 8/10 Leipzig 7 0 1 0
Magdeburg	Löderburger Str. 94 Staßfurt 3250 Tel.: 6635 61	VEB Fernsehgerätewerk "Friedrich Engels" Staßfurt BT IfAM Magdeburg Löderburger Str. 94 Staßfurt 3 2 5 0
Neubrandenburg	Reitbahnweg 10 Neubrandenburg 2000 Tel.: 5381	IfAM Neubrandenburg BT des VEB Elektromotorenwerk Eggesin PSF 513 Neubrandenburg 2 0 0 0
Potsdam	Leipziger Str. 57 Potsdam 1500 Tel.: 221 95	IfAM Potsdam Leipziger Str. 57 Potsdam 1 5 0 0
Rostock	Evershagen Süd Rostock 2500 Tel.: 8511	VEB Datenverarbeitungszentrum Rostock, EPMR IfAM Rostock Erich-Schlesinger-Str. Rostock 2 5 0 0
Schwerin	Großer Moor 36 Schwerin 2750 Tel.: 861 034	VEB Kabelwerk Nord IfAM Schwerin Sacktannen Schwerin 2 7 6 7
Suhl	An der Krebswiese Ilmenau 6300 Tel.: 2246	VEB Mikroelektronik "Friedrich Engels" Ilmenau IfAM Suhl Straße der DSF 5 Ilmenau 6 3 0 0

Jahresinhaltsverzeichnis 1988

des Informationsmittels "elektronik/bauelemente"
 A P P L I K A T I V E I N F O R M A T I O N

9. Jahrgang

Heft/Seite

bauelemente - applikation

SD 345/347/349 npn- und SD 346/348/350 pnp-Silizium-Epitaxie-Planar-Leistungs- transistoren / Müller, Joachim; Dorst, Rudi; Rusch, Detlef	1/11
Typische Kennwerte der statischen Schreib-/Lese-Speicher U 215 D und U 225 D / Bürger, B.	1/18
NF-Stereo-Einstellschaltkreis A 1524 D / Edelmann, Peter	1/29
SD 345/347/349 npn- und SD 346/348/350 pnp-Silizium-Epitaxie-Planar-Leistungs- transistoren (Fortsetzung) / Müller, Joachim; Dorst, Rudi; Rusch, Detlef	2/36
Anwenderspezifische integrierte Schaltkreise / Haupt, Erhard; Heise, Heinrich	3/5
Integrierte Schaltungsanordnungen aus dem VEB Halbleiterwerk Frankfurt/Oder / Neugebauer, Gerhard	3/18
Anwenderspezifische Schaltkreise - Methoden zur ökonomischen Bewertung / Jöstel, Werner; Suchant, Ina	3/24
ISA-Schaltkreis AK 317 D, Eigenschaften und Anwendung / Jüngling, Horst	3/33
Anwenderspezifische integrierte Schaltkreise - eine Hauptlinie der Höchst- integration / Winkler, Peter	4/3
Anwenderinformation Standardzellensystem U 1500/U 1520 / Bürger, Bernd; Kliemank, Klaus	4/11
Anwenderinformation Gate-Array-System U 5200 / Benning, Klaus; Wiese, Thomas	4/47
Anwendungshinweise zum Einsatz von JK-Master-Slave-Flipflops im Gate-Array- System U 5200	4/68
Anwendungsmöglichkeiten der CMOS-Schaltkreise V 4046 D, V 4051 D, V 4066 D, V 4520 D, V 4531 D, V 4538 D und V 4585 D / Reichel, Gerhard	5/3

elektronik

Selbstadaptierende Lichtschranke / Berkenkamp, Fried	1/3
FORTH auf Kleincomputern / Domschke, Werner	2/3
Malzdarrprozeß-Steuerinrichtung / Kempf, Herbert; Peters, Roberto	2/9
Digitale direktionale Dateneingangsschaltung und bidirektionale Datenüber- tragungsschaltung / Kempf, Herbert; Hartwig, Reinhard	2/13
Autonomes Echtzeit-Softwareanalysegerät für U 880 - Mikrorechner / Witrin, Klaus-Dieter	2/17

Universelles optoelektronisches Sensorsystem (UOS 01) / Grumpelt, Detlef	2/20
Modifizierbarer Systemablauf beim Kleincomputer KC 85/3 mit automatischer Zuschaltung von Steckmodulen / Gesellensetter, Karl-Heinz	2/29
Quarz-Stoppuhr Kal. 80-01 / Gewalt, Sieghard; Lessig, Hans-Jörg	5/26
Ansteuerung einer Gruppe von vier 16-Segment-Lichtemitteranzeigen / Hinkeldein, Rainer	5/29
Batteriegepufferte Zeitsteuerzentrale / Delfs, Jürgen; Dittmar, Klaus	5/31
Mikrorechnerbaugruppensystem NANOS / Habetha, Jörg	5/34

kurz berichtet

Standards	1/45
Standards	2/41
Patentinformation	2/8, 47, 48
Patentinformation	5/38, 39
Standards	5/41
Nachnutzbare Anwendungen (ZNAM)	5/45



**veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik**

DDR-1035 Berlin, Mainzer Straße 25
Telefon: 5 80 05 21, Telex: 011 2981; 011 3055
