

```

*****
*
* VEB Robotron * Service-Information *
* Buchungsmaschinenwerk * EC 1834/6 *
* Karl-Marx-Stadt * *
* * 850.60.01.006 *
*****

```

Ergänzung zur Bausteinübersicht 1. Auflage 1988

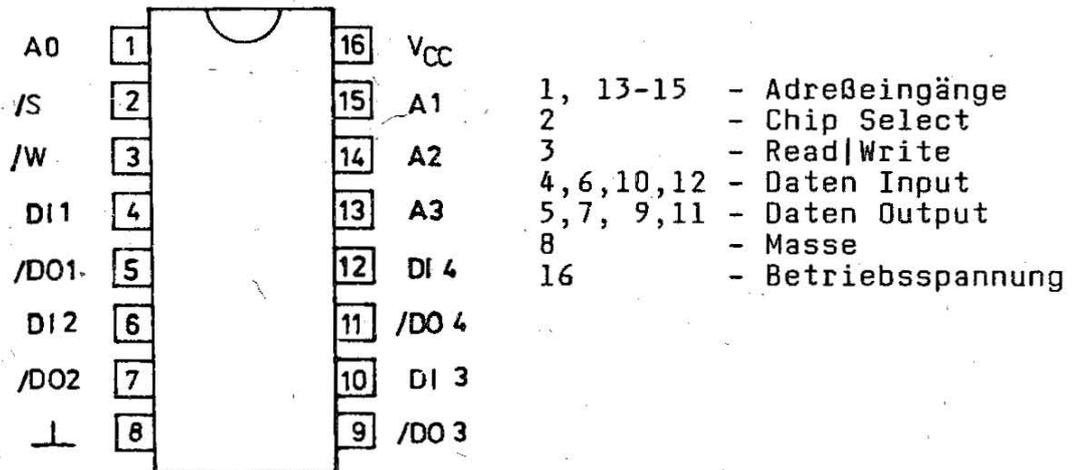
K 531 RU 2 P

SN 74 S 289

64-Bit hochleistungs RAM-Speicher

- statische, voll dekodierte RAM's, organisiert als 16 Worte zu je 4 Bit
- Schreib- oder Lesezeit = 25 ns (typisch)
- Chip-Select Eingang vereinfacht die externe Dekodierung

Pinbelegung



Funktions-Tabelle

Funktion	Inputs		Output
	Chip Select	Write enable	
Write	L	L	ausgeschaltet (off)
Read	L	H	Complement der eingegebenen Daten
Inhibit	H	X	ausgeschaltet (off)

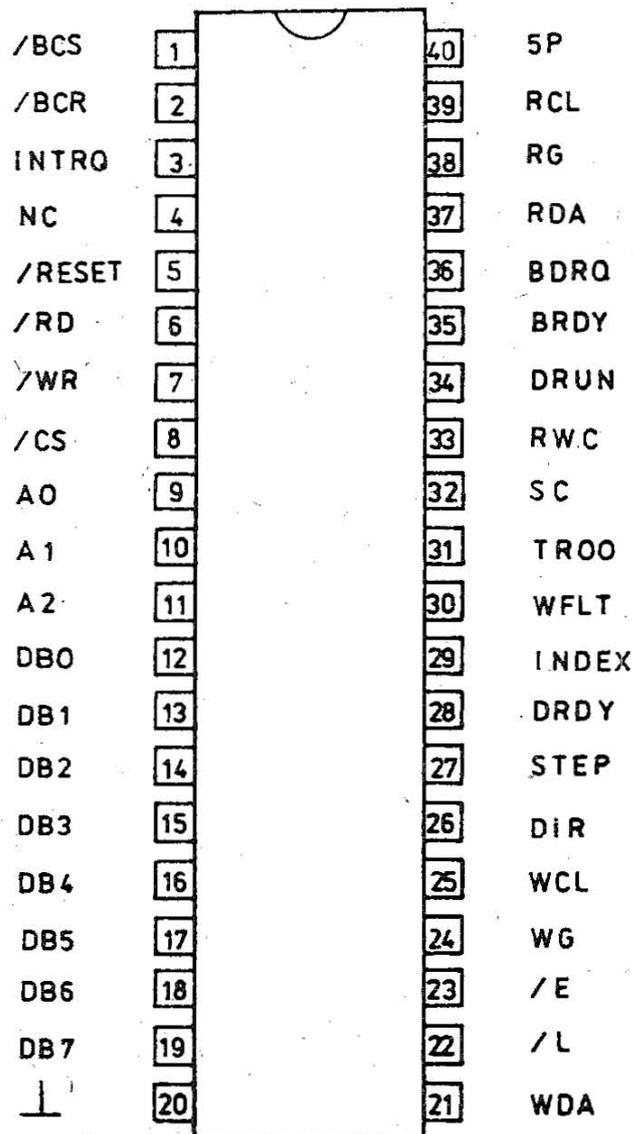
(gesperrt)

Winchester Disk Controller (WDC) - WD 1010

Allgemeines

- * 5 Mbit/sec Übertragungsrate
- * Sektorlängen 128, 256, 512, 1024 Byte
- * 6 High-Level-Befehle:
 - RESTORE : Positionierung des Schreib-Lesekopfes auf Spur 0
 - SEEK : Suche einer vorgegebenen Spur
 - READ SEKTOR : Lese einen/mehrere Sektoren von Festplatte zum "Host-System"
 - WRITE SEKTOR : Schreibe einen/mehrere Sektoren vom "Host-System" zur Festplatte
 - SCAN ID : Setzen des Identifikationsfeldes bei Festplattenwechsel (Kopf-, Sektorgröße, Sektor-Nr-Zylinderregister)
 - WRITE FORMAT : Formatierung einer vorgegebenen Spur
- * Fähigkeit der Übertragung mehrerer Sektoren
- * automatisches SEEK bei den Lese- Schreibbefehlen
- * 7 Byte Sektorlängen-Ausdehnung für externen Code der Fehlerkorrektur
- * 5 V Stromversorgung

PIN-Belegung



PIN-Beschreibung des 82062

Symbol	PIN-Nr.	Typ	Name/Funktion
/BCS	1	A	Buffer Chip Selekt (Erlaubnis zum Lesen oder Schreiben des ext. Puffers)
/BCR	2	A	Buffer Counter Reset (Rücksetzen des Pufferzählers) wird durch den WDC gesteuert. Hauptsächlich zur Lese/Schreiboperation. Dieser PIN wird immer dann gesteuert, wenn BCS den Zustand ändert. Es kann wahlweise zum Rücksetzen des Adressenzählers im Pufferspeicher verwendet werden
INTRQ	3	A	Interrupt Request (Unterbrechungsanforderung) wird vom WDC nach Befehlsabschluß generiert. Er wird rückgesetzt wenn das Statusregister gelesen wird
/RESET	5	E	Reset (Rücksetzen) Initialisiert den Controller und löscht alle Status-Flags
/RD	6	E/A	Read (Lesen) Als Eingang steuert RD die Übertragung der Statusinformation vom WDC zum Leitrechner. Als Ausgang steuert RD die Übertragung der Daten vom Sektorpuffer
/WR	7	E/A	Write (Schreiben) Als Eingang steuert WR die Übertragung des Befehls oder der Task-Information in den WDC Registerfile. Als Ausgang steuert WR die Übertragung der Daten zum Sektorpuffer
/CS	8	E	Chip Selekt (Chip-Auswahl) Freigabe von RD oder WR als Eingänge
AO-A2	9-11	E	Adresse (Adressbits) Zur Auswahl eines Registers vom Task-Registerfile
DB0-DB7	12-19	E/A	Datenbus bidirektionaler 8-Bit-Datenbus
GND	20	E	Masse
WDA	21	A	Schreibdaten (open-drain) Ausgang der MFM Daten mit einer bestimmten durch WCL festgelegten Rate
/L	22	A	Late (Verzögerung) (open-drain) Anzeigen eines Verzögerungsweges für die Schreibstromvorkompensation Gültig bei WG ==> High

/E	23	A	Early (Verzögerung) (open-drain) Anzeigen eines Verzögerungswertes für die Schreibstromvorkompensation Gültig bei WG => High
WG	24	A	Write Gate (Schreibtor) Anzeige der gültigen Schreibdaten
WCL	25	E	Write Clock (Schreibtakt) Taktingang zum Festlegen der Schreibrate 5 MHz für ST506, 4,3 MHz für SA 1060
DIR	26	A	Direktion (Kopfbewegungsrichtung) High => Positionierung zur höheren Spur Low => Positionierung zur niederen Spur
STEP	27	A	Step (Schrittpuls) Schrittpuls zur Positionierung der Köpfe
DRDY	28	E	Drive Ready (Laufwerksbereitschaft) DRDY => low führt zur Deaktivierung der Befehle
INDEX	29	E	Index (Spuranfang) signalisiert den Spuranfang
WFLT	30	E	Write Fault (Schreibfehler) signalisiert Fehlerbedingung auf dem Lauf- werk und führt zur Deaktivierung der Befehle
TROO	31	E	Track 000 (Spur 000) signalisiert das Erreichen der Spur 000 wird im RESTORE-Befehl ausgewertet
SC	32	E	Seek Complete (Suche ausgeführt) signalisiert das sich der Kopf auf der gew. Spur befindet
RWC	33	A	Reduced Write Current (Reduzierter Schreib- strom). Aktivierung erfolgt über WG, wirkt für alle Zylinder Nummern oberhalb des Wertes der zum Schreibvorkomp.-Reg.progr. wurde
DRUN	34	E	Data Run (Datenbeginn) Erkennung der Vornullen des ID-Feldes und Aktivierung von RG
BRDY	35	E	Buffer Ready (Puffer bereit) signalisiert die Bereitschaft des Puffer- speichers
BDRQ	36	A	Buffer Data Request (Puffer Daten Anforderung) wahlweise Aktivierung bei Lese- und Schreibop. kann wie DMA-Anforderung verwendet werden
RDA	37	E	Read Data (Lesedaten) Eingang der MFM-Daten
RG	38	A	Read Gate (Lesetor) Freigabe der Lesedaten ab Vornullen ID-Feld

RCL	39	E	Read Clock (Lesetakt) Lesetakt von externer Datenerkennungsschaltung
5P	40	E	Betriebsspannung

TASK-FILE-REGISTER

Zur Ablage der Parameterinformationen der Befehle

A2	A1	A0	READ	WRITE
0	0	0	Bus im Tristate	Bus im Tristate
0	0	1	Fehlerflags -Reg.	Reduzierter Schreibstrom-Reg.
0	1	0	Sektorzähler -Reg.	Sektorzähler
0	1	1	Sektornummer -Reg.	Sektornummer
1	0	0	Zylinder low -Reg.	Zylinder low
1	0	1	Zylinder high-Reg.	Zylinder high
1	1	0	SDH-Reg.	SDH-Reg.
1	1	1	Statusregister	Befehlsregister

**** DIESE REGISTER WERDEN NICHT DURCH RESET GELÖSCHT !!! ****

Fehler-Flag (nur Leseregister)

BBD	CRC	-0-	ID	-0-	AC	TRO	DAM
7	6	5	4	3	2	1	0

- BBD** Bad Block Detect (Fehlerhafter Block erkannt)
Dieses Bit wird gesetzt, wenn ein ID-Feld gefunden wurde, das eine falsche Blockmarke enthält. Verwendung für Bad Sector Mapping
- CRC** (CRC-Fehler Datenfeld)
Dieses Bit wird gesetzt, wenn ein Datenfeld CRC-Fehler erkannt, oder die Datenadressmarke nicht gefunden wurde.
Der Sektorpuffer kann weiterhin gelesen werden.
- ID** (ID-Feld nicht gefunden)
Dieses Bit wird gesetzt, wenn die gewünschten Zylinder-, Kopf-, Sektor- oder Größenparameter nicht nach 8 Umdrehungen der Hard-disk gefunden wurden, bzw. ein ID-Feld CRC-Fehler erkannt wurde.
- AC** Aborted Comand (Befehl abgebrochen)
Dieses Bit wird beim Aussenden eines Befehls gesetzt, wenn DRDY oder WFLT low sind, bzw. undefinierte Befehle ins Befehlsregister geschrieben werden.
Eventuell inbegriffende Suchbefehle werden ausgeführt.
- TRO** Track 0 (Spur 0)
Dieses Bit wird nur bei RESTORE gesetzt. Es zeigt an, daß TRO0 nach dem Aussenden von 1024 Schritimpulsen nicht aktiv wurde.
- DAM** Data Adress Mark (Datenadressmarke)
Dieses Bit wird während des READ SEKTOR Befehls gesetzt, wenn die Datenadressmarke nicht gefunden wurde, nachdem der eigene Sektor ID gelesen wird.

Reduce Write Current Register (Schreibstromreduzierungsregister)

Dieses Register wird zum Definieren der Zylindernummer verwendet, wo RWC gefordert wird. Der Wert (0-255) der in dieses Register geladen wurde, wird intern mit 4 multipliziert, um den Zylinder anzugeben, wo RWC gefordert wird. z. B.: 01H => Zylinder 4; 02H => Zylinder 8
Die adressierbaren Zylinder zur Umschaltung von RWC sind 0,4,8 ...,1024. FFH bewirkt, daß RWC nicht aktiv werden kann. RWC wird aktiv, wenn der augenblickliche Zylinder gleich dem Zylinder ist, der durch das RWC-Register festgelegt ist.

Sektor Count Register (Sektorzählregister)

Dieses Register wird verwendet, um die Zahl der Sektoren zu definieren, die gebraucht werden, um den Puffer während eines READ MULTIPLE SEKTOR bzw. WRITE MULTIPLE SEKTOR Befehls zu übertragen. Der Wert der in diesem Register enthalten ist, wird nach der Übertragung eines Sektors vom/zum Sektorpuffer decrementiert. Eine 0 stellt eine 256 Sektorenübertragung dar.

Sektor Number Register (Sektornummerregister)

Dieses Register erhält die Sektornummer des gewünschten Sektors. Für einen Mehrsektorbefehl spezifiziert es den 1. Sektor, der übertragen wird. Es wird mit jeder Übertragung eines Sektors vom/zum Sektorpuffer incrementiert.

Cylinder Number Low Register CNLR (Register der niederen Zylindernummer)

Dieses Register enthält das niederwertige Byte der gewünschten Zylindernummer

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---

Cylinder Number Higt Register CNHR (Register der höheren Zylindernummer)

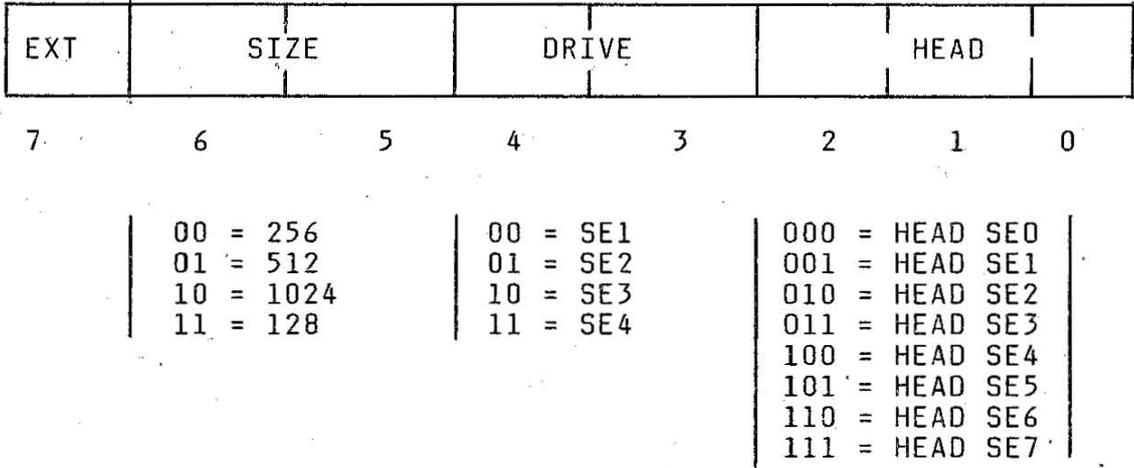
Dieses Register enthält das Bit 8 und 9 der gewünschten Zylindernummer.

X	X	X	X	X	X	9	8
---	---	---	---	---	---	---	---

Intern enthält der WDC ein anderes Paar von Registern, das die aktuelle Position der Leseschreibköpfe enthält. Das CNLR und CNHR können als Ziel des Zylinders für alle Befehle betrachtet werden. Nach der Befehlsausführung sind die internen Registerinhalte gleich den Inhalten des CNLR und CNHR. Beim Laufwerkswechsel werden die internen Register bei Befehlsausführung über die ID- Feld-Auswertung automatisch aktualisiert. Das gilt nicht für den RESTORE-Befehl!

Sektor Drive Head Register SDH (Sektor-Laufwerk-Kopf-Register)

Dieses Register enthält die gewünschte Sektorgröße, die Anzahl der Laufwerke und die Anzahl der Köpfe.



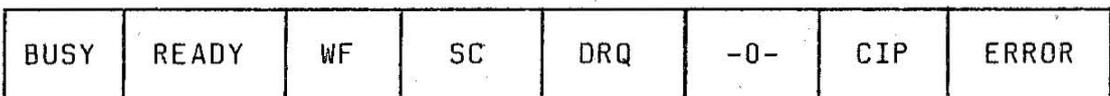
Die Kopfzahl und die Sektorgröße werden mit dem ID-Feld verglichen. Signale für Kopf- und Laufwerksauswahl werden nicht durch den WDC erzeugt.

EXT Erweiterungsbite zum erweitern des Datenfeldes um 7 Byte, wenn der ECC-Code benutzt wird (Sektorgröße + 7)
 Wenn EXT = 1, dann erfolgt kein Anfügen des CRC an das Datenfeld. Keinen Einfluß auf ID-Feld!
 Beachte, daß die Sektorengößenbits (SIZE) zu dem ID-Feld, während eines Formatierungsbefehls geschrieben werden. Das SDH-Byte, daß in das ID-Feld eingeschrieben wurde, ist von den SDH-Registerinhalten verschieden (DRIVE ==> 00). Das Bit 7 entspricht der Bad Block Marke.



Statusregister

Dieses Register ist ein ROM, welches vom Leitprozessor abgefragt werden kann.



BUSY Dieses Bit ist gesetzt, wenn der HDC auf den HD zugreift, dabei sind keine anderen Bits im Statusregister oder einem anderen Register gültig. Nach Beendigung eines Befehls, außer READ SECTOR wird das BUSY-Bit gelöscht. Bei READ SECTOR wird dieses Bit erst nach dem Leeren des Sektorpuffers gelöscht.

- READY Dieses Bit spiegelt normalerweise den Zustand von DRDY wieder. Bei einem Interrupt durch Befehlsabbruch behält das READY-Bit seinen Zustand. Erst nach dem Lesen des Statusregisters nimmt es wieder den Zustand von DRDY an.
- WF Write Fault (Schreibfehler)
Dieses Bit spiegelt den Zustand von WFLT wieder. Bei WFLT = High wird ein Interrupt ausgelöst und WF-Bit behält seinen Zustand bis zum Lesen des Statusregisters.
- SC Seek Complete (Suche beendet)
Dieses Bit spiegelt den Zustand von SC wieder. Bestimmte Befehle warten bis SC gesetzt wird. Ein Rücksetzen erfolgt mit dem Lesen des Statusregisters.
- DRQ Data Request (Datenanforderung)
Dieses Bit spiegelt den Zustand von BDRQ wieder. Es wird gesetzt, wenn der Sektorpuffer mit Daten geladen oder durch den Leitprozessor gelesen werden soll. Dieses Bit bleibt gesetzt bis BRDY anliegt. DRDY kann im DMA-Spiel verwendet werden, während DRQ für programmierbare E/A-Operation verwendet wird.
- CP Command in Process (Befehlsausführung)
Wird gesetzt, wenn ein Befehl ausgeführt wird. Ein neuer Befehl sollte nicht geladen werden bis es zurückgesetzt ist. Der Leitprozessor kann nicht auf den Sektorpuffer zugreifen. Beim Lesen des Statusregisters erfolgt ein zurücksetzen.
- ERROR Dieses Bit wird nur dann gesetzt, wenn ein Bit im ERROR-Register gesetzt ist. Es wird mit dem Einschreiben eines neuen Befehls ins Befehlsregister zurückgesetzt.

Befehlsregister

(nur Schreibregister)

Wird mit dem Befehl geladen. Die Befehlsausführung beginnt unmittelbar nach dem Laden dieses Registers. Beim Laden wird die Leitung INT zurückgesetzt. Es sollte nicht geladen werden, wenn im Statusregister BUSY gesetzt ist, falls doch geladen wird, wird der Befehl ignoriert. Vor dem Laden des Befehlsregisters muß der Leitprozessor zuerst den TASK-REGISTER-FILE mit den für den Befehl notwendigen Informationen laden. Die Ladereihenfolge ist beliebig, das letzte Register muß in jedem Fall des Befehlsregister sein.

Befehl	7	6	5	4	3	2	1	0
RESTORE	0	0	0	1	R3	R2	R1	R0
SEEK	0	1	1	1	R3	R2	R1	R0
READ SECTOR	0	0	1	0	I	M	0	T
WRITE SECTOR	0	0	1	1	0	M	0	T
SCAN ID	0	1	0	0	0	0	0	0
WRITE FORMAT	0	1	0	1	0	0	0	0

Feldrate R3...R0, bei WCL = MHz

0000 = 35 us	0100 = 2,0 ms	1000 = 4,0 ms	1100 = 6,0 ms
0001 = 0,5 ms	0101 = 2,5 ms	1001 = 4,5 ms	1101 = 6,5 ms
0010 = 1,0 ms	0110 = 3,0 ms	1010 = 5,0 ms	1110 = 7,0 ms
0011 = 1,5 ms	0111 = 3,5 ms	1011 = 5,5 ms	1111 = 7,5 ms

Wiederholung T

T = Wiederholung erlaubt

T = 1 Wiederholung verboten

Multisektorflag M

M = 0 Übertragung von 1 Sektor M = 1 Übertragung mehrerer Sektoren

Interrupterlaubnis I

I = 0 INT zur BDRQ-Zeit

I = 1 INT am Ende des Befehls