

BETRIEBSDOKUMENTATION
Grafische Bildschirmsteuerung
robotron K 7072

VEB Robotron-Elektronik Dresden

r o b o t r o n

Produzent:
VEB Robotron-Elektronik Dresden
DDR 8010 Dresden
Grünaer Straße 2

Änderungen im Sinne des technischen Fortschritts vorbehalten.
Im Interesse einer ständigen Weiterentwicklung werden alle Leser gebeten, dem Herausgeber Hinweise zur Verbesserung mitzuteilen.
Nachdruck und jegliche Vervielfältigung, auch auszugsweise, sind nur mit Genehmigung des Herausgebers zulässig.

Herausgeber:
VEB Robotron-Elektronik Dresden
DDR 8010 Dresden
Grünaer Straße 2

INHALTSVERZEICHNIS

	Seite
1. Verwendungszweck	4
2. Technische Daten	4
2.1. Leistungskennwerte	4
2.2. Anschlusskennwerte	5
2.2.1. Strombedarf	5
2.2.2. Konstruktive Werte	5
2.2.3. Interfaces	6
2.2.4. Adressbereiche, Register	6
2.2.5. Interrupts	9
2.3. Umgebungsbedingungen	9
2.4. Schutzmassnahmen	9
3. Beschreibung der Funktion	10
3.1. Taktversorgung	10
3.2. Speicherzugriffssteuerung	10
3.3. Bildwiederholtspeicher	12
3.4. Videoausgangslogik	13
3.5. E/A-Dekoder	14
3.6. Synchro- und Dunkelaststeuerung	14
3.7. Splitsteuerung	15
4. Beschreibung der Konstruktion	15
5. Transport, Lagerung, Verpackung und Entpackung	16
6. Montage und Installation	16
7. Einstellung und Initialisierung	18
8. Inbetriebnahme und Betrieb	18
9. Pflege und Wartung	18
10. Instandsetzung	18
Anlagen:	
1. Signalliste des Grafiks subsystembusses bzw. Anschlussbelegung fuer den Steckverbinder X2 der ABG K 7072	1-1
2. Signalliste und Steckverbinderbelegung X3 des Moduls ABG K 7072	2-1
3. Signalliste und Steckverbinderbelegung X4 des Moduls ABG K 7072	3-1
4. Beispielbelegung fuer Palettenregister	4-1

Erzeugnisbezeichnung : Grafische Bildschirmsteuerung
 robotron K 7072
 Kurzbezeichnung : ABG K 7072
 Notation
 Vertraeglichkeitsniveau : SLAVE-AT-K7070

1. Verwendungszweck

Die ABG ist eine Steuereinheit zur Darstellung von Informationen nach dem Verfahren APA (alle Punkte adressierbar) auf einem Monitor vom Typ K 7229.24.

Die ABG hat eine Schnittstelle zu einem speziellen Grafiksubsystembus und ist am Systembus HMS16 nur dann einsetzbar, wenn eine an die speziellen Belange der ABG angepasster Kontroller fuer das Grafiksubsystem (KGS) zwischengeschaltet wird (z.B. KGS K 7070.10).

2. Technische Daten

2.1. Leistungskennwerte

Max. darstellbare Aufloesung *)

Grafik-Darstellungsmodus	
horizontal (Bildspalten)	640 Punkte
vertikal (Bildlinien)	400 Punkte
Alphanumerik-Darstellungsmodus	
horizontal (Spalten)	80 Zeichen
vertikal (Zeilen)	25 Zeichen
Zeichenraster	3x16 Punkte

Bildwiederholtspeicher

Kapazitaet einer Videoebene	64 Kbyte (640 x 800 Punkte)
Anzahl der Videoebenen	2
Organisation der Videoebenen	2 x 32 Kbyte (640 x 400 Punkte)
Linienschreibzeit	40 μ s
Linienruecklaufzeit	6 μ s
Linienfrequenz	21,7 kHz
Bildschreibzeit	18,4 ms
Bildruecklaufzeit	1,47 ms
Bildwiederholffrequenz	50,3 Hz

Anzeigezyklus

Anzeigezyklus	500 ns
Punkttakt	16 MHz
Video-Punktzeit	52,5 ns
Schwingquarz	Q51/E2 010 16000 kHz TGL 33534

Hardwareanpassungen an Alpha-
numerik-Darstellungsmodus

-Videoebene 2 als Attributebene
benutzbar
-davon je 1 Bit als Cursor- und
Blinkbit spezialisiert

Palettenregister

frei programmierbare Register zur Realisierung unterschiedlicher Grafik- und Alphanumerik-Darstellungsmodi

Beispiele fuer Grafik-Darstellungsmodi

-getrennte Darstellung der Videoebenen
 -ueberlappte Darstellung der Videoebenen (Oderung)
 -Grauwertgrafik (2 Bit pro Bildpunkt, 3 Grauwerte fuer Vordergrund, 1 Grauwert fuer Hintergrund)

Zugriff zum Bildwiederholpeicher
synchroner Zugriff

asynchroner Zugriff

nur waehrend des Linien- und Bildruecklaufs programmierbar im Funktionsregister; staendiger Zugriff moeglich; Bild wird dunkelgetastet, da sonst Bildstoerungen sichtbar wuerden

Aufspalten des Bildschirms
(split-screen)

jede 2. Linie des Bildschirms kann als Split-Grenze programmiert werden

Getrennte VIDEO- und SYN-Signale

*) Die Realisierung dieser Darstellungsmodi ist an eine adaequate Firmware im KGS gebunden.

2.2. Anschlusskennwerte2.2.1. Stromversorgung

Versorgungsspannung
 Stromaufnahme
 Leistungsaufnahme

5V ± 5%
 1.6 A
 8.0 W

2.2.2. Konstruktive Werte

StB-Anzahl
 StB-Abmessungen
 StB-Raster
 Bauhoehe

1, MLL, 4 Ebenen
 233,35 mm x 160 mm
 20,32 mm
 max. 13,5 mm

Steckverbinder

- X2: Steckerleiste 96polig
IBC C96M-C1A DIN 41612
- X3: Steckerleiste 26polig
102-26 TGL 29331/04
- X4: Buchsenleiste 9polig
201 BBS-G0 4006/01

Masse

300 5

2.2.3. Interfaces

Busanschluss

X2: spezieller Grafiks subsystembus
(Steckverbinderbelegung siehe Anlage 1)

Pruefsignale

X3: (Steckverbinderbelegung siehe Anlage 2)

Videointerface

X4: (Steckverbinderbelegung siehe Anlage 3)

2.2.4. Adressbereiche, Register

Die beiden auf der ABG verfügbaren Videoebenen werden vom Grafiks subsystembus aus in 32 Kbyte-Bereichen wie folgt angesprochen (bezuglich der Signale /MSEL0 - /MSEL3 siehe 3.2.):

Busadresse /A0 - /AE	/MSEL0	/MSEL2	/MSEL1 und/oder /MSEL3	Video- ebene	Bildspeicher- adressbereich	Schreib- Lese- Zugriffe
	H	H	H		kein Zugriff	
	H	H	L			
0000 -	L	H	H	1	0000 - 7FFF	S, L
7FFF	L	H	L	1	8000 - FFFF	S, L
	H	L	H	2	0000 - 7FFF	S, L
	H	L	L	2	8000 - FFFF	S, L
	L	L	H	1, 2	0000 - 7FFF	S
	L	L	L	1, 2	8000 - FFFF	S

Da die Busadresse auf der ABG nicht negiert wird, entspricht der hier angegebene Bereich der Busadressen dem Bereich von FFFF bis 8000 auf einen KGS mit negierenden Adresstreibern (z.B. KGS K 7070.10).

/MSEL0 und /MSEL2 dürfen bei Lesezugriffen nicht gleichzeitig aktiv (Low) sein.

Folgende B/A-Register sind auf der ABG verfügbar, d.h. ueber den Grafiks subsystembus programmierbar. Der Adresswert gilt fuer einen KGS mit negierenden Adresstreibern.

-Funktionsregister

Adresse: 22H

Art : Nur-Schreib-Register

- Bit 0: GRAP Dieses Bit muss gesetzt sein, wenn beide Videoebenen in Grafik-Darstellungsmodus ausgegeben oder die Palettenregister programmiert werden sollen.
- Bit 1: /PALP Dieses Bit muss zur Programmierung der Palettenregister gesetzt sein.
- Bit 2: /EGSP Ist dieses Bit zurueckgesetzt, so kann auf den Bildwiederholtspeicher asynchron zugegriffen werden (siehe 2.1. und 3.6.).
- Bit 3: BLNK Die Umschaltung dieses Bits bewirkt im Alphanumerikdarstellungsmodus ein Blinken der Punkte (byteweise), in denen das Attributbit der Videoebene 2 (Bit 1) gesetzt ist.

-Splitregister

Adresse: 23H
 Art : Nur-Schreib-Register

Bit 0-7: Die Belegung dieses Registers gibt die Splitgrenze, die auf allen ungeradzahligem Liniennummern liegen kann, mit folgender Einschränkung an : $2 \leq \text{Inhalt des Splitregisters} \leq 199$

$$\text{Inhalt des Splitregisters} = \frac{\text{Gewuenschte Splitgrenze} + 1}{2}$$

-Adresszaehler

Adressen: 20H (Low-Teil),
 21H (High-Teil)
 Art : Nur-Schreib-Register

Die beiden Register zusammengenommen bilden eine 16-Bit-Adresse. Waehrend des Bildruecklaufes oder nach einem Split-MMI (siehe 3.7.) werden diese Register auf einen Anfangswert eingestellt. Die Bilddarstellung beginnt bei dieser Adresse. Das Register zaehlt die Adresse selbstaendig weiter. Aehnlich wie beim externen Zugriff (s.o.) wird das hoechstwertige, sechzehnte Adressbit gesondert behandelt. Das hoechstwertige Adressbit aendert sich beim Ueberlauf in dieses Bit nicht. Da die zum Adresszaehler gehenden Datenleitungen auf der ABG nicht negiert werden, muss der Adresszaehler dekrementierend arbeiten. Es ergibt sich z.B. folgende Adresszuordnung (fuer KGS mit negierenden Datentreibern (z.B. KGS K 7070.10)):

	KGS-Adresse	Adresszaehler fuer Videoebene 1 und 2
Startadresse	8000	7FFF
Endadresse		0300
Startadresse	0000	FFFF
Endadresse		8300

Hierbei wurde beruecksichtigt, dass der Adressumfang des auf dem

2.2.5. Interrupts

Die /NMI-Leitung des Subsystembusses UA 880 wird aktiviert bei

1. Erreichen der Splitgrenze
2. Erreichen des Endes der Bilddarstellung (Bild Dunkelastung).

2.3. Umgebungsbedingungen

Fuer den Modul K 7072 gelten die Einsatzgrenzbedingungen
0/+55/+30/90//10/1/10.

2.4. Schutzmassnahmen

Der Modul ABG K 7072 wird mit Kleinspannung betrieben und erzeugt intern keinerlei gefaehrliche Spannungen.
Notwendige Schutzmassnahmen haengen vom sicherheitstechnischen Konzept des Finalerzeugnisses sowie von den fuer die entsprechende Erzeugnisgruppe geltenden Sicherheitsstandards ab.

3. Beschreibung der Funktion

Aus dem Blockschaltbild (Bild 3.1.) sind die Funktionseinheiten der ABG und ihre Verbindungen untereinander ersichtlich. Die Funktionseinheiten koennen in folgende Funktionskomplexe zusammengefasst werden:

- Taktversorgung
- Speicherzugriffsteuerung
- Bildwiederholpeicher
- Videoausgangslogik
- B/A-Dekoder
- Synchro- und Dunkeltaststeuerung
- Splitsteuerung

3.1. Taktversorgung

Der Grundtakt (gleichzeitig der Punktakt zur Bilddarstellung) von 16 MHz (TAKT) wird in einem diskret aufgebauten, quarzstabilisierten Taktgenerator erzeugt. Ausgehend von /TAKT wird in einem Taktphasenschieberegister eine Folge von acht getrennten, zeitlich aufeinanderfolgenden Taktimpulsen C0 - C7 (bzw. /C0 - /C7) der Laenge 62,5 ns gebildet. Die Periode dieser Folge betraegt 500 ns. Die Taktimpulse C_i steuern den zeitlichen Ablauf in den anderen Funktionseinheiten der ABG.

3.2. Speicherzugriffssteuerung

Eine an den Grafiks subsystembus angeschlossener KG₃ auf Basis des Mikroprozessors UA 880 kann unter folgenden Bedingungen auf den Bildwiederholpeicher der ABG zugreifen:

KGS - MEM = Low;
 /MREQ = Low;
 /WR (/RD) = Low (Schreib-Lese-Zugriff);
 /MSEL0 (/MSEL2) = Low (Zugriff auf Videoebene 1(2));
 DTST = High (zur Bildung von DTST siehe 3.6.).

Der Zugriff des externen, asynchron zu TAKT laufenden Mikroprozessors wird durch das Signal /WAIT mit der internen Taktung der ABG synchronisiert (z.B. bleibt /WAIT = Low, solange DTST = Low ist).

Die Speichersteuersignale /RAS, /CAS, /GWE1 (/GWE2), MPX und GPZ

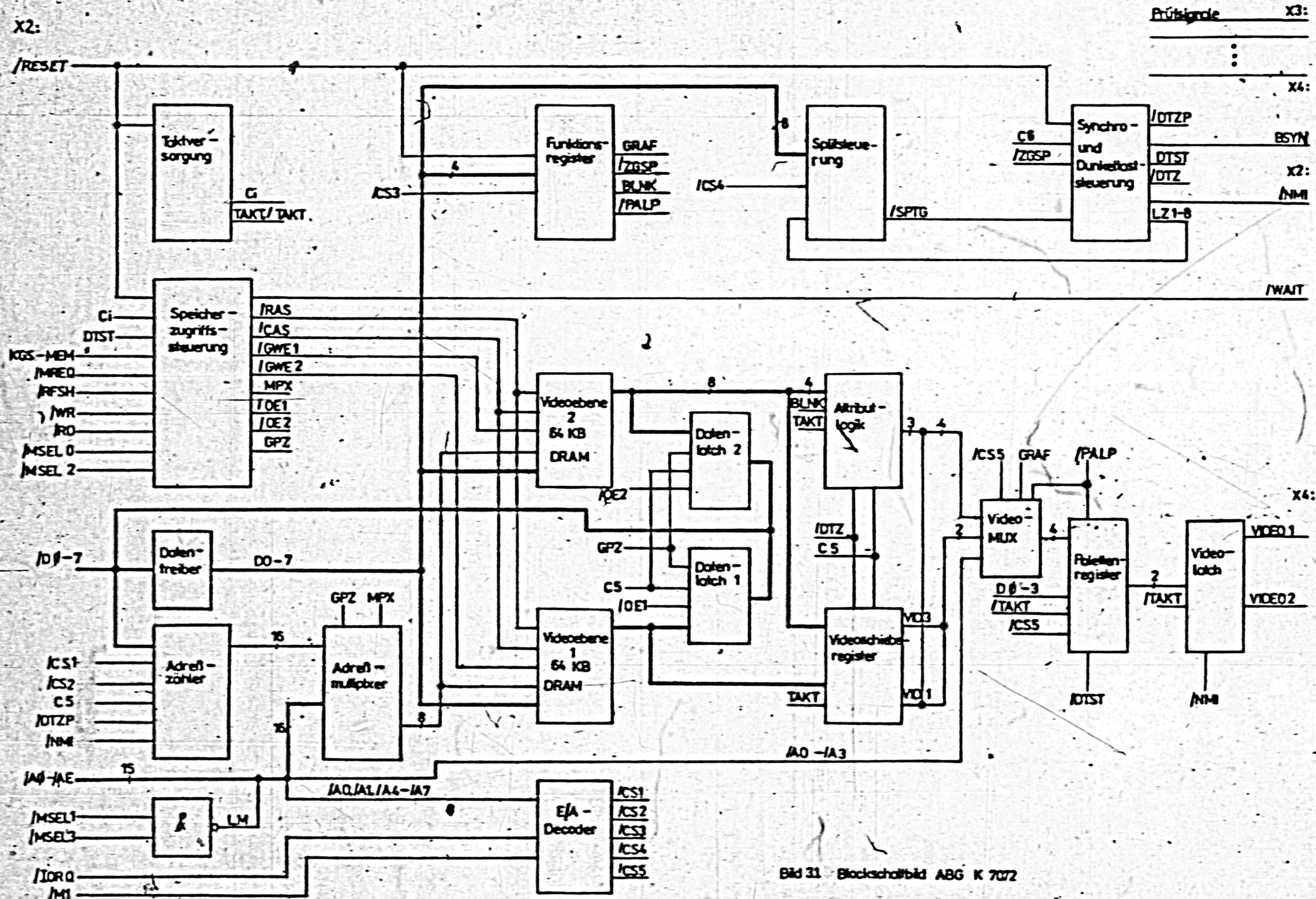


Bild 31 Blockschaltbild ABG K 7072

werden staendig innerhalb eines Zyklus C0 - C7 aktiviert und wieder abgeschaltet, d.h. die Laenge eines Speicherzyklus betraegt 500 ns.

Fuer die Bilddarstellung werden Lesezyklen ausgefuehrt. Bei externen Zugriffen (nur bei diesen wird GPZ aktiv) koennen Schreibzyklen (/GW1 (/GW2) - Schreiben in die Videoebene 1(2) oder Lesezyklen (/OB1 (/OB2) - Lesen aus der Videoebene 1(2)) durchgefuehrt werden (/OB1 und /OB2 werden mit /RD asynchron geschaltet).

Der zulaessige Zeitversatz zwischen der High-Low-Flanke von /MREQ und KGS-MEM betraegt 50 ns und die maximale Laenge von KGS-MEM entspricht der maximalen Laenge von /MREQ (+ 100 ns). Die Signale /MSEL0 - /MSEL3 muessen waehrend des externen Zugriffs stabil sein.

3.3. Bildwiederholpeicher

Der Funktionskomplex Bildwiederholpeicher besteht aus den Funktionseinheiten

-Videoebene 1 und 2 (je 64 Kbyte auf der Basis des 64 Kbit DRAM U2164 C20)

-Adresszaehler

-Adressmultiplexer

-Datenlatch 1 und 2.

-Datentreiber

Der Zugriff auf die byteorganisierten Videoebenen 1 und 2 erfolgt ueber einen 8 Bit breiten, durch den negierenden Datentreiber auf der ABG waeren internen Datenbus D0 - D7.

Der Adresszaehler (siehe 2.2.4.) liefert die zur Bilddarstellung noetige 16-Bit-Adresse fuer die beiden Videoebenen. C5, der Zaehlpuls fuer den Adresszaehler, wird wirksam, wenn weder /DTZP noch /MMI aktiv sind, d.h. waehrend der Bilddarstellungszeit. Daraus folgt, dass die Bildinformation in den Videoebenen lueckenlos gepackt ist.

Im Adressmultiplexer werden die vom Adresszaehler und vom Grafiksbus abgeleiteten 16-Bit-Adressen zu den jeweils 8 Bit breiten /RAS- bzw. /CAS-Adressen gemultiplext. GPZ schaltet generell die 16-Bit-Adressen um, waehrend HPX den Low- bzw. High-Teil der Adresse auswaehlt.

Die Steuerung der Videoebenen ist so aufgebaut, dass ein staendiger Lesezugriff zu beiden Ebenen mit der gleichen Adresse erfolgt. Bei externen Zugriffen erfolgt mit GPZ C5 das Einschreiben der Daten in die Datenlatches 1 und 2. Mit /OB1 und /OB2 wird bei externen Lesezugriffen eine der beiden Videoebenen ausgewaehlt.

3.4. Videoausgangslogik

Der Funktionskomplex Videoausgangslogik besteht aus den Funktionseinheiten:

- Attributlogik
- Videoschieberegister
- Videomultiplexer
- Palettenregister
- Videolatch
- Funktionsregister (GRAF, BLNK, /PALP)

Die Daten der Videoebenen werden mit C5*/DTZ staendig in Latches innerhalb der Attributlogik (Bit1, Bit2, Bit3, Bit4 der Videoebene 2) und in die Videoschieberegister (je 8 Bit fuer jede Videoebene) parallel geladen. VID 1 (VID 3) ist der serielle Ausgang des der Videoebene 1(2) zugeordneten Schieberegisters. Das hoechstwertige Bit 7 gelangt zuerst an diese Ausgaenge und wird demzufolge auch als erstes auf dem Monitor abgebildet.

Das Bit 1 (BLK) wird in der Attributlogik mit BLNK geundet. Diese Verknuepfung kann im Alphanumerik-Darstellungsmodus zur Realisierung einer Blinkfunktion benutzt werden, indem BLNK innerhalb eines definierten Blinkintervalls programmiert gesetzt und rueckgesetzt wird.

Die Bits 2 (INV) und 3 (INT) werden durch die Firmware des KGS im Alphanumerik-Darstellungsmodus als Attributbits zur Kennzeichnung einer Invertierung oder hoeheren Intensitaet des ausgegebenen Zeichens benutzt.

Das Bit 4 wird in der Attributlogik spezialisiert als Cursorbit benutzt. Ist dieses Bit gesetzt, so erfolgt eine Exklusiv-Oderung des Inhaltes der Bits 1 - 3. Mit dieser Schaltung ist es im Alphanumerik-Darstellungsmodus moeglich, den Cursor in einem Umfeld von mit bestimmten Attributen behafteten Zeichen (Bytes bzw. Bytefelder) unterscheidbar (erkennbar) zu erhalten.

Der Videomultiplexer waehlt eine von 3 am Eingang anliegenden Adressbelegungen fuer die Palettenregister aus (siehe 2.2.4.).

Die Programmierung der Palettenregister sollte waehrend der Dunkelastung des Bildes erfolgen, da sonst Bildstoerungen auftreten koennen.

In Anlage 4 sind Beispielbelegungen der Palettenregister angegeben. Die Ausgaenge der Palettenregister werden mit /TAKT gelatcht, um eine bessere Koinzidenz der Ausgangssignale VIDEO1 und VIDEO2 zu erreichen.

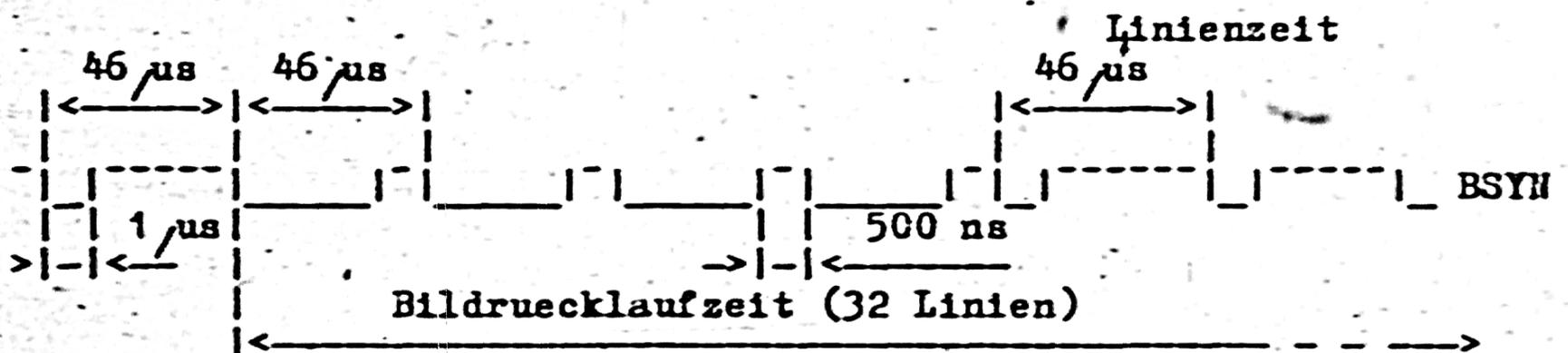
3.5. E/A-Dekoder

Der E/A-Dekoder bildet die /CS-Signale fuer die E/A-Register der ABG entsprechend 2.2.4. und den dort angegebenen E/A-Adressen.

3.6. Synchro- und Dunkelstaststeuerung

Die Synchronisations- und Dunkelstastsignale werden im Funktionsblock als PROM-Ausgangssignale gebildet.

Ein Zeichen- und ein Linienzaehler liefern die Adressen fuer zwei PROM's, deren Ausgangsinformation im Zeichen- bzw. Linientakt in 2 Latches zwischengespeichert werden und als Steuersignale dienen. Interne Rueckfuehrungen einiger Latch-Ausgaenge auf Zaehlereingaenge bzw. PROM-Adresseingaenge sichern den zyklischen Zaehlerdurchlauf und die Bildung des Bildsynchronisationssignales BSYN als PROM-Signal (Bild 3.2.).



↓ Ausschnitt:

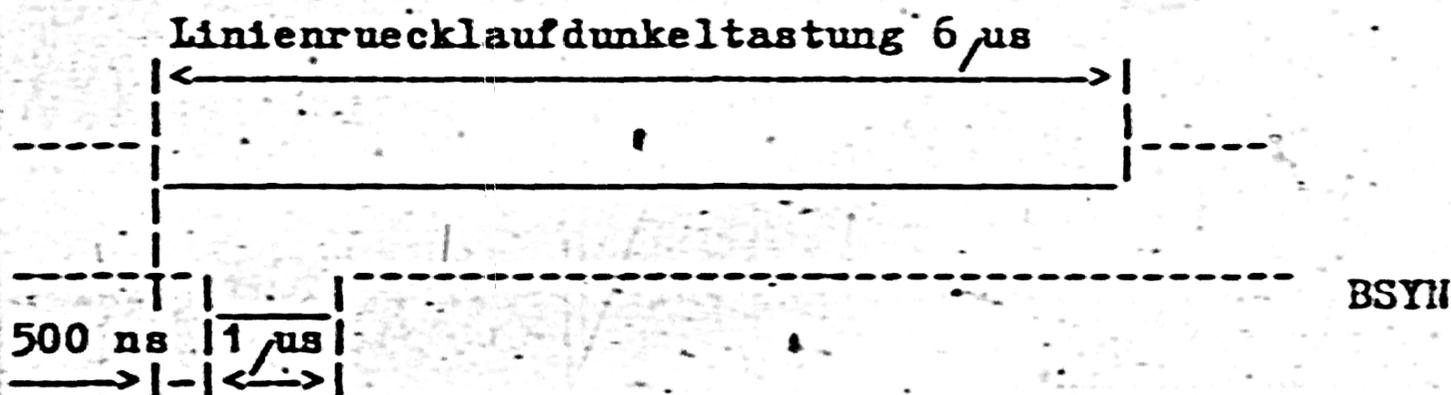


Bild 3.2. Bildsynchronisationssignal BSYN

Die Dunkelstastimpulse /DTZ und DTST sowie das Steuersignal /DTZP werden durch die Zaehlersteuerung waehrend des Linien- und Bildruecklaufes aktiviert. Gleichzeitig erfolgt durch das Eingangssignal /SPTG = Low und waehrend asynchronem Zugriff zum Bildwiederholungspeicher durch /ZGSP = Low mittels logischer Verknuepfung eine Aktivierung des Dunkelstastersignales DTST. Das MMI-Signal ist waehrend des Bildruecklaufes und bei /SPTG = Low aktiv und ermoeoglicht die Synchronisation mit dem steuernden Prozessor.

3.7. Splitsteuerung

Der Funktionsblock besteht aus dem Splitregister und einem 8-Bit-Komparator und erlaubt die Einteilung des Bildschirms in zwei getrennte Darstellbereiche. Die Festlegung der Bereichsgrenze erfolgt durch Eintragung einer durch 2 dividierten Bildlinienzahl in das Splitregister. Mit dem Komparator wird fortlaufend der Inhalt des Splitregisters mit den Linienzaehlerausgaengen LZ 1 - 8 verglichen und bei Uebereinstimmung beider Werte das Ausgangssignal /SPTG ueber 2 Linienzeiten (92,us) aktiviert. Die Liniennummer (Gesamtwertebereich: 1...400) der ersten der 2 dunkelgetasteten Bildlinien ist die Splitgrenze.

4. Beschreibung der Konstruktion

Die Baugruppe ABG K 7072 ist als Karteneinschub passfaehig zur Gefaesskonstruktion des AC A7100 und MMS16 auf der Grundlage der TGL RGW 834 und der TGL 37270.

Der Karteneinschub besteht aus der BLP mit Frontplatte. Beachte: Die mittige Befestigung der Frontplatte erfolgt mittels Linsensenkschraube 2,5 x 8 und Kreuzschlitz nach TGL 0-7985. Das Teilungsmass betraegt 4 TB (20,32 mm).

Die Abmessung der Leiterplatte betraegt 233,35 x 160 mm². Die Leiterplatte ist als Mehrlagenleiterplatte mit 4 Ebenen ausgefuehrt.

Anschlusse fuer Interface:

Videointerface

Steckplatz Nr.4

Steckverbindertyp: Buchsenleiste
201 EBS-G0 4006/01

5. Transport, Lagerung, Verpackung und Entpackung

Der Modul ABG K 7072 wird in einer Sammelverpackung (Kiste) oder in Wellpapp-Schiebeschachteln einzeln verpackt ausgeliefert. Er ist bis zur Inbetriebnahme in der Originalverpackung zu transportieren und zu lagern.

Lagerungsbedingungen: +5 °C bis +35 °C; kurzzeitig -10 °C;
maximale relative Luftfeuchte 85% bei 25 °C
Zur Neuwarterhaltung ist eine relative Luftfeuchte - 60% anzustreben. Betauung ist auszuschliessen. Die maximale Lagerdauer betraegt 6 Monate.

Entpackung: Der Modul ist aus der Sammelverpackung zu entnehmen, bei der Einzelverpackung ist der Klebebandverschluss vorsichtig zu trennen. Der Modul ist nur an Stellen zu beruehren, die frei von Bauelementen und Leiterzuegen sind.

Verpackung: Der Modul ist nur in der Lieferverpackung des Herstellers zu verpacken. Dabei ist bei der Einzelverpackung auf die Verwendung der Schaumstoffpolster zu achten. Die Einzelverpackung ist zu verkleben. Die Verpackung ist fuer Strassen-, Luft- und Eisenbahntransport ausgelegt.

Einzelverpackung: Abmessung (300 x 220 x 55)mm
Masse 0,25 kg

6. Montage und Installation

Der Modul ABG K 7072 darf nur in Finalerzeugnissen eingesetzt werden, die die Anschlusskennwerte nach Punkt 2.2. erfuellen. Die Einbaulage kann waagerecht und senkrecht sein. Bei waagerechtem Einbau muss die Bestueckungsseite nach oben zeigen. Es ist zu gewaehrleisten, dass die Lufteintrittstemperatur 0 °C nicht unterschreitet und die Luftaustrittstemperatur in Hoehe der Leiterplattenkante +55 °C nicht ueberschreitet. Im Bedarfsfall ist zur Einhaltung der oberen Grenztemperatur eine geeignete Belueftung vorzusehen.

Der Modul ist im gesteckten Zustand mit den in der Frontplatte befindlichen Kreuzschlitzschrauben im Finalerzeugnis zu befestigen.

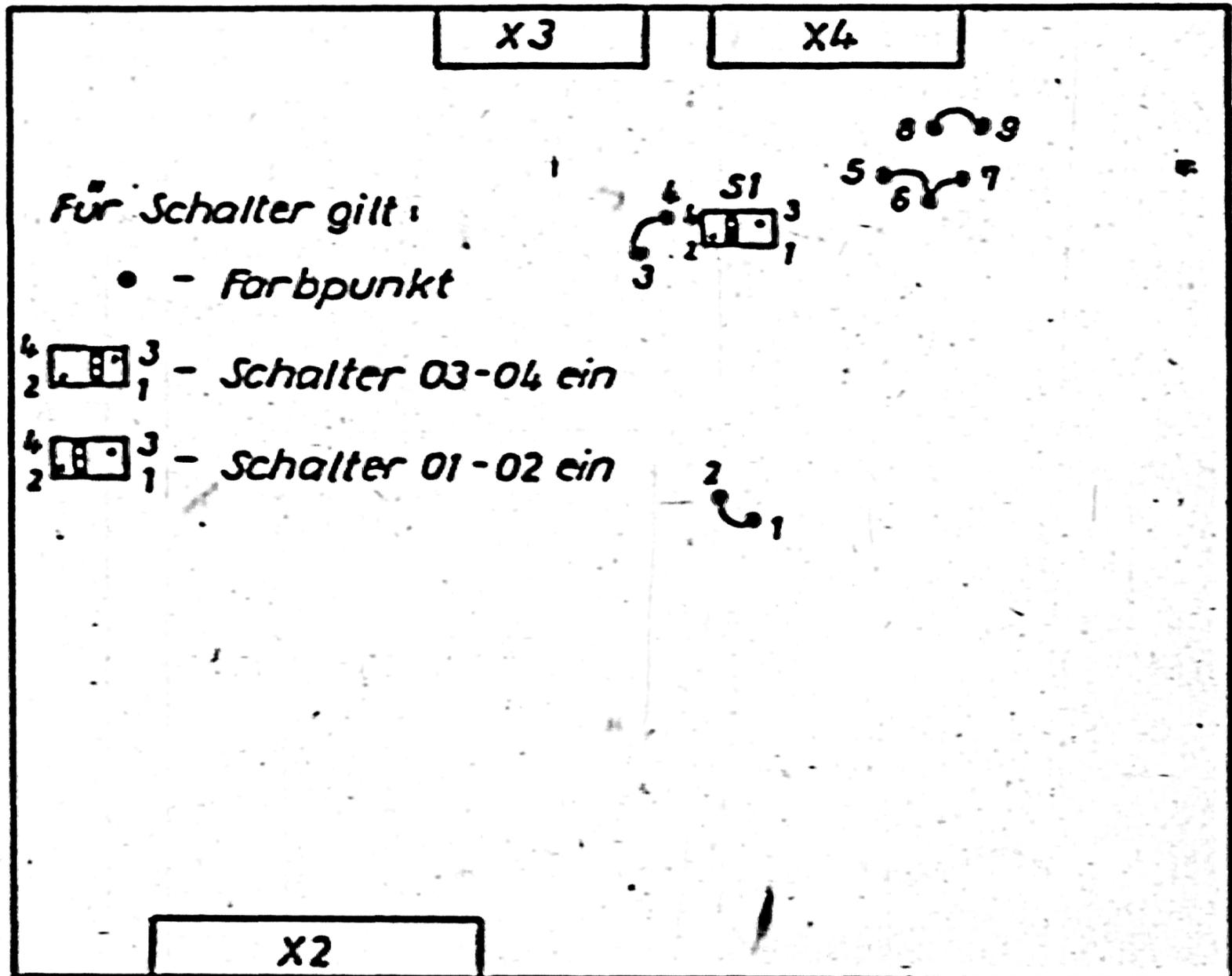


Bild 7.1. Lage der Einstellmittel auf der BLP
ABG K 7072 (X10 nn)

7. Einstellung und Initialisierung

Die ABG K 7072 bedarf der unter Punkt 8. aufgefuehrten Einstellungen mit Hilfe von Wickelverbindungen. Mit Hilfe des Schalters S1 (Wechselschalter) laesst sich die Verknuepfung der Wirkung des Cursorbits und des Blinkbits (s. 3.4.) im Alphanumerik-Darstellungsmodus umschalten (unter der Voraussetzung, dass im KGS eine entsprechende Firmware realisiert wird).

S1/1 = EIN, S1/2 = AUS	Cursorblinken EIN
S1/1 = AUS, S1/2 = EIN	Cursorblinken AUS

Nach dem Zuschalten der Spannung und mit aktivem /RESET geht die ABG in den Grundzustand fuer asynchronen Zugriff zum Bildwiederholtspeicher. Der Bildschirm wird dunkelgesteuert.

8. Inbetriebnahme und Betrieb

Vom Hersteller wird die BLP mit folgenden Wickelverbindungen geliefert (diese gelten auch bei der Muttermaschinen- und Rechnerpruefung) :

X1001 - X1002	Eigentaktversorgung
X1003 - X1004	Linienzaehlertaktversorgung
X1005 - X1006 \	Grafik mit 4 Grauwerten
X1006 - X1007 /	
X1008 - X1009	Zeichenzaehlertaktversorgung
S1/1 = EIN \	Cursorblinken EIN
S1/2 = AUS /	

9. Pflege- und Wartungsanleitung

Die ABG K 7072 ist wartungsfrei.

10. Instandsetzungsanleitung

Die Reparatur einer als defekt ermittelten BLP ABG K 7072 erfolgt nur durch den Technischen Kundendienst.

Anlage 1

Signalliste des Grafiks subsystembusses bzw. Anschlussbelegung fuer den Steckverbinder X2 der ABG K 7072

Reihe \ Pin	a	b	c						
Signal- name	Typ	R	Signal- name	Typ	R	Signal- name	Typ	R	
1	/RD	TRI	1k	(/ALCK)	TTL	220 330	/H1	TRI	1k
2	/WR	TRI	1k	GND			-		1k
3	(/IBI)	DCI	-	-		1k	/IORQ	TRI	1k
4	(/IBO)	DCO	-	-		1k	(/PWRBAD)	NB	-
5	(/BAI)	DCI	-	(res(-15V))	NB	-	(BAO)	DCO	-
6	/MREQ	TRI	1k	GND		-	(/BUS-STOP)	TTL	1k
7	/IMI	OK	1k	(/DMARDY0)	OK	1k	(/BUSRQ)	OK	1k
8	(/INT)	OK	1k	(/DMARDY1)	OK	1k	(/RDY)	OK	1k
9	/WAIT	OK	1k	GND		-	-		1k
10	(res(+24V))	NB	-	-		510	/RESET	OK	1k
11	+5V		-	(res(+15V))	NB	-	(res(+5VB))	NB	-
12	+5V		-	(+12V)		-	(+12V)		-
13	(res(SIB))	B	1k	GND		-	(res(SOB))	B	1k
14	+5V		-	(-12V)		-	(-12V)		-
15	+5V		-	-		-	(res(/SBRQ))	OK	1k
16	/RPSH	TRI	12,2k	(/HALT)	TTL	12,2k	/D0	TRI	12,2k
17	/D1	TRI	12,2k	GND		-	-		12,2k
18	/D2	TRI	12,2k	-		12,2k	/D3	TRI	12,2k
19	/D4	TRI	12,2k	-		12,2k	/D5	TRI	12,2k
20	/D6	TRI	12,2k	GND		-	/D7	TRI	12,2k
21	/A0	TRI	12,2k	-		12,2k	/A1	TRI	12,2k
22	/A2	TRI	12,2k	-		12,2k	/A3	TRI	12,2k
23	/A4	TRI	12,2k	GND		-	KGS-MEM	TTL-B	12,2k
24	/A5	TRI	12,2k	-		12,2k	+5V		-
25	/A6	TRI	12,2k	-		12,2k	+5V		-
26	(/INH)	OK	1k	GND		-	(/SCLK)	TTL	220 330
27	/A7	TRI	12,2k	/MSEL0	TTL-B	12,2k	/A8	TRI	12,2k
28	/A9	TRI	12,2k	/MSEL1	TTL-B	12,2k	/AA	TRI	12,2k
29	/AB	TRI	12,2k	GND		-	-		12,2k
30	/AC	TRI	12,2k	/MSEL2	TTL-B	12,2k	/AB	TRI	12,2k
31	/AE	TRI	12,2k	/MSEL3	TTL-B	12,2k	(/AP)	TRI	12,2k
32	(/A10)	TRI	12,2k	GND		-	(/A11)	TRI	12,2k

- TRI = Tristate-Signal
- OK = Open-Collector-Signal
- TTL = Totem-Pole-Signal (-B=Bingang; -A=Ausgang)
- R = Busabschlusswiderstand
- res = reservierte Busleitung (B) oder Anschluss (NB)
- NB = Not Bussed (keine Busleitung vorhanden)
- B = Bussed (Busleitung vorhanden)
- DCI = Daisy-Chain-Input (NB)
- DCI = Daisy-Chain-Output (NB)

Anlage 3

Signalliste und Steckverbinderbelegung X4 des Moduls
 ABG K 7072

Pin	Signalname	Typ
1	GND	
2	GND	
3	-	
4	-	
5	-	
6	VIDEO 2	OK
7	VIDEO 1	OK
8	-	
9	BSYN	OK

OK = Open-Collector-Signal

Anlage 4

Beispielbelegungen der Palettenregister

Zwischen der Programmier- und Lese(Darstellungs)adresse (AP bzw. AL ; Hexadezimalwert) der Palettenregister existiert folgende Beziehung:

1. Alphanumerik-Darstellungsmodus

$$AL = (BLK \oplus KUR) \wedge BLNK + (INV \oplus KUR) * 2 + (INT \oplus KUR) * 4 + VID1 * 8$$

$$AP = AL + 30H$$

2. Grafik-Darstellungsmodus

$$AL = VID1 + VID3 * 4$$

$$AP = AL + 30H$$

(\oplus - Exklusiv-Oder; \wedge - UND; * - Multiplikation)

Fuer den Alphanumerik-Darstellungsmodus ergeben sich damit folgende Programmieradressen:

D3	D2	D1	D4	KUR	0	0	1	1
INT	INV	BLK	VID1	VID1	0	1	0	1
0	0	0			3F	37	39/38	31/30
0	0	1			3F/3E	37/36	39	31
0	1	0			3D	35	3B/3A	33/32
0	1	1			3D/3C	35/34	3B	33
1	0	0			3B	33	3D/3C	35/34
1	0	1			3B/3A	33/32	3D	35
1	1	0			39	31	3F/3E	37/36
1	1	1			39/38	31/30	3F	37

Hierbei ist: X/Y (X bei BLNK=0 ; Y bei BLNK=1); Di- Datenbits der Videoebene 2 (Attributbits).

In der Firmware des KGS K 7070.10 wird folgende Datenbelegung der Palettenregister (als Hexadezimalwert 2*D1 + D0 angegeben) benutzt:

AP	30	31	32	33	34	35	36	37	38	39	3A	3B	3C	3D	3E	3F
Daten	0	0	0	3	0	0	0	2	0	3	0	0	0	2	0	0

Im Grafik-Darstellungsmodus werden nur 2 Adressbits zum Ansprechen (Programmieren und Lesen) der Palettenregister benutzt. Als Adresseingänge beim Lesen wirken VID1 und VID3 (s.o.).

VID1	VID3	AP	D1 VIDE02	D0 VIDE01	Daten	Punkthelligkeit auf dem Monitor
L	L	3F	0	0	0	schwarz
L	H	3B	0	1	1	dunkel
H	L	3B	1	0	2	hell
H	H	3A	1	1	3	sehr hell

Mit dieser Belegung kann auf dem Monitor eine Grauwertdarstellung des Bildes erreicht werden. Jedem dargestellten Bildpunkt sind zwei Bit und damit 4 unterschiedliche Grauwerte zugeordnet. Die Wirkung der Datenbelegungen auf dem Bildschirm gilt auch fuer die oben angegebene Belegung im Falle der Alphanumerik-Darstellung. Einer der Grauwerte ist stets fuer den Hintergrund reserviert. Diese Nutzungsmoeglichkeit der ABG setzt allerdings einen Monitor voraus (z.B. K 7229.24), der die Videosignale in der angegebenen Weise darstellt.