

Eine Reihe von Staaten hat auf ihrem Territorium bereits CES errichtet bzw. damit begonnen; weitere CES werden in den Folgejahren hinzukommen.

Tafel 4 gibt einen Überblick über bereits in Betrieb befindliche CES und über den geplanten Ausbau des CES-Netzes.

Eine besondere Bedeutung für ihre Ozeanregion besitzen z. Z. die CES Southbury, Yamaguchi und Ibaraki, denn neben ihren normalen CES-Funktionen erfüllen sie gegenwärtig die Aufgaben einer NCS, d. h., sie sind zusätzlich für die Koordinierung des gesamten Nachrichtenverkehrs ihres Funknetzes sowohl in Land-Schiff-Richtung als auch umgekehrt verantwortlich. Die Realisierung jeder Dienstanforderung, ob von einer CES oder SES, läuft über die NCS, die die Herstellung der gewünschten Funkverbindung zwischen den Partnern auf der Land- und Seeseite grundsätzlich über den allgemeinen Signalisierungskanal auslöst.

Während die Zuweisung von Fernschreibkanälen durch die CES selbständig vorgenommen wird und die NCS den Zuteilungsfunkspruch der jeweiligen CES nur über den allgemeinen Signalisierungskanal wiederholt, erfolgt die Zuweisung der Sprechfunkkanalpaare ausschließlich durch die NCS aus dem allgemeinen Kanalreservoir des Funknetzes.

Zuteilungen von Hochgeschwindigkeits-Da-

tenkanälen (56 Kbit/s) werden ebenfalls nur von den NCS vorgenommen. Neben diesen Koordinierungsaufgaben, die aus der Aussendung des allgemeinen TDM-Trägers resultieren, hat die NCS zusätzlich auch betriebliche Überwachungsfunktionen wahrzunehmen, z. B. die Absicherung der erforderlichen Mindest-Satelliten-Transponderbelastung bei geringem Verkehrsaufkommen durch das Zuschalten von einem oder mehreren Belastungs-Trägern.

Verantwortlich für die Überwachung und das Zusammenwirken der drei INMARSAT-Funknetze in ihrer Gesamtheit ist das INMARSAT-Kontrollzentrum (OCC, Operation Control Centre) in London. Es besitzt eigene fest installierte SES, die einen direkten Zugriff zu den Atlantik- und Indik-Satelliten sichern. Über geeignete zwischengeschaltete CES (z. B. Yamaguchi und Ibaraki) kann, falls erforderlich, ein problemloser Einstieg in das Pazifik-Funknetz erfolgen. Damit ist es dem OCC jederzeit möglich, jede NCS und CES über eine sog. Satelliten-Dienstleistung zu erreichen, um betriebliche und betriebsorganisatorische Anweisungen und Informationen im Direktkontakt zu übermitteln.

Ein weiterer ständiger Nachrichtenkontakt besteht zwischen dem OCC und den Satelliten-Kontrollzentren (SCC, Satellite Control Centre), die die Steuerung der Satelliten über ihre Computerzentren koordinieren.

Aus dieser zentralen Stellung der OCC leiten sich folgende wichtige Funktionen ab:

- Speicherung und Analyse der durch die NCS und SCC übermittelten Daten
- Systemfunktionstest der Satellitentransponder vor der Inbetriebsetzung im INMARSAT-System
- bei fehlerhafter Funktion oder Ausfall eines Satelliten unverzügliche und schnelle Umschaltung des betreffenden Funknetzes auf den Reservesatelliten
- Prüfung und Zulassung neu in Betrieb gehender CES
- Erteilung von Zulassungen und INMARSAT-System-Zugriffslizenzen für SES.

Eine Erweiterung des Aufgabenbereiches des OCC für die zweite Generation von Seefunksatelliten, die in den Jahren 1988 bis 1990 die gegenwärtige Satellitengeneration ersetzen wird, ist in der Diskussion. Schwerpunkt dabei ist die Errichtung eines zentralen, an das OCC angekoppelten INMARSAT-SCC in London, das im Zusammenwirken mit einer ausgewählten CES die Aufgaben der Satellitensteuerung und Satellitenkontrolle wahrnehmen könnte.

Wird fortgesetzt

Literatur

- [1] IMCO-Dokument MARSAT IV/9 „Report to the Maritime Safety Committee“, Panel of Experts on Maritime Satellites, 4th session
- [2] INMARSAT data, Ocean voice 4 (1984) Oktober (Journal of Maritime Satellite Communications)

Universelles 16-bit-System USS 8000

Dipl.-Ing. WOLFGANG REHM

Mitteilung aus der Sektion Informationstechnik der TH Karl-Marx-Stadt

Das System USS 8000 ist ein speichergekoppeltes 16-bit-8-bit-Verbundsystem. Es wurde vornehmlich für den Prozessorverbund U 8000 und U 880 entwickelt. Konstruktiver Rahmen ist das K-1520-Gehäusesystem. Das bestehende K-1520-Potential an Hard- und Softwarekomponenten wird maximal nutzbar gemacht. Betriebsarten und Einsatzvarianten erlauben vielfältige Konfigurationen, die vom Einkartenrechner über ein 16-bit-Entwicklungssystem bis zum Multiprozessorsystem reichen. Das System strebt einen Kompromiß zwischen technologisch-ökonomischem Aufwand und dem vom 16-bit-Prozessor gegebenen Leistungsumfang an.

Tendenzen modularer Systeme

International hat sich der Übergang auf die 16-bit-Technik auf mannigfaltige Art und Weise vollzogen. Auf der Prozessorbene versuchten die Schaltkreishersteller, die gleichzeitig auch Großhersteller von OEM-Baugruppen sind, einerseits im Sinne der weiteren Verwendbarkeit der 8-bit-Hard- und Softwarekomponenten eine Abwärtskompatibilität der 16-bit-Neuentwick-

Ein dringendes Erfordernis für die Weiterentwicklung der Mikroelektronik in der DDR ist der Übergang zur 16-bit-Mikrorechnergeneration mit ihren weit gestiegenen Möglichkeiten. In diesem Beitrag wird eine Systemlösung für ein 16-bit-System auf der Basis der Prozessoren U 8000 und U 880 vorgestellt. Durch einen gezielten Aufwand-Leistungskompromiß sowie die Nutzung des K-1520-Mikrorechnerpotentials soll das System einem breiten Anwenderkreis zugänglich sein.

lungen auf möglichst niedrigem Niveau und andererseits eine Aufwärtskompatibilität zu 32-bit-CPU's auf Assembler- und Architekturebene mit leistungsfähigeren Mini-rechnerarchitekturen zu realisieren. Kompatibilität auf Assemblerniveau (teils auch auf Objektcodeebene) wurde beispielsweise bei den CPU's 8080, 8085 und 8086, 80186, 80286 sowie Z 80 und Z 8116, Z 8216 erreicht. Vertreter der zweiten Richtung sind Z 8000 und Z 80000 sowie M 68000 und M 68020 [14].

Da nicht der Übergang zu einem 16-bit-breiten Datenbus, sondern im wesentlichen die verbesserte Architektur, die erweiterten Adressierungsarten und der vielseitige Befehlssatz den Hauptanteil an Leistungssteigerung liefern, brachten die meisten Hersteller den jeweiligen 16-bit-Typ mit einem externen 8-bit-breiten Datenbus (innere Wortbildung durch aufeinanderfolgende externe Byteoperationen) auf den Markt. Durch Einsatz dieser „Quasi“-16-bit-CPU's (8088, Z 8108, Z 8208) anstelle ihrer entsprechenden 8-bit-CPU's (8080, 8085, Z 80) können bei minimalem Hardwareanpassungsaufwand die Leistungsmerkmale der

16-bit-Klasse im alten 8-bit-System bei geringen Effektivitätsverlusten verfügbar gemacht werden.

Auf der Systembusebene führte der Übergang zur 16-bit-Mikroprozessortechnik zu dem verständlichen Bestreben der Weiterverwendbarkeit des Systembusses. Dies wurde teilweise durch Neudefinition ohnehin vorhandener optionaler Signale erreicht, bzw. brauchten die bereits vorausschauend geschaffenen erweiterten Adreß- und Datenleitungen endlich nur belegt zu werden [1].

Weitere Wege sind durch die Entscheidung für ein vollkommen neues Bussystem gekennzeichnet [2] [3], das einerseits die zukünftigen, auf die 32-bit-Generation extrapolierten Forderungen erfüllt und andererseits im Sinne eines Subbusses (bzw. E-A-Busses) den 8-bit-Bus mit impliziert.

Mit jedem neuen Buskonzept stellt sich immer kritischer die Frage nach der Kompatibilität zu anderen Konzepten. Bisher hatte jeder Hersteller gewissermaßen seinen eigenen Bus definiert [3], der der Arbeitsweise seiner CPU am besten angepaßt war. Der Anpassungsaufwand zwischen system-

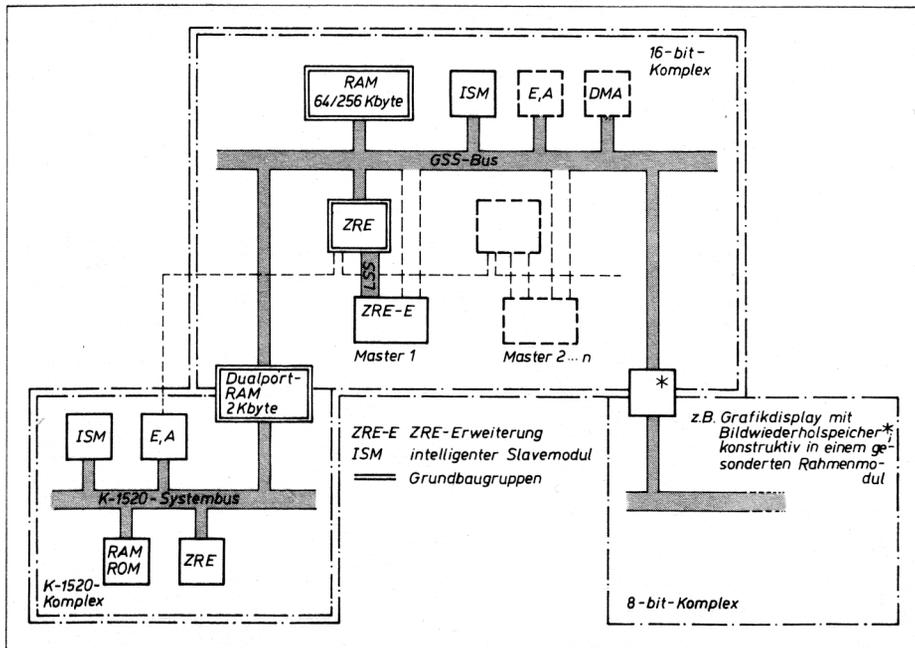


Bild 1: USS-8000-Systemstruktur

fremden Bussen wird dabei entsprechend durch die stark differenzierten Steuerungssignale, weniger durch den Unterschied zwischen multiplexer und paralleler Übertragung an Adressen und Daten (bei geringeren Bandbreitenanforderungen) bestimmt.

Die Bemühungen um einen allgemeinen Busstandard verdeutlicht die gegenwärtige Diskussion um den Multibus II.

Hier wird auch klar, daß moderne Buskonzepte nicht nur einen Systembus schlechthin, sondern eine ganze Hierarchie von Systembussen definieren und dabei neben den Fragen der Multiprozessortechnik auch jene des Fehlerschutzes, des Konfigurationstestes sowie allgemeiner Wartungsanforderungen berücksichtigen.

Aus elektrisch-physikalischer Sicht begann man der Tatsache Rechnung zu tragen, daß nicht nur schnelle Prozessoren, sondern vornehmlich auch ein schnellerer Bus den Systemdurchsatz steigern, sieht man von speziellen Cache-Techniken ab. Da sich oberhalb von 5 MHz die Einschwingvorgänge auf nichtangepaßten Busrückverdrahtungen mit zunehmender Frequenz immer störender bemerkbar machen, geht man zu elektrisch angepaßten Busrückverdrahtungen über. Technologisch bedeutet dies Anwendung der Vier- bzw. Sechsebenen-Leiterplattentechnik.

Aus Gründen der allgemeinen Senkung des Störpegels durch elektrische Entkopplung der Leitungen ist bei höheren Frequenzen der Schritt zur Vierebenenleiterkarte vollzogen worden.

Auf mechanisch-konstruktiver Ebene wurden die Gefäß- und Steckkartenparameter von der 8-bit-Technik ohne Einschränkung übernommen.

Schließlich sei noch festgestellt, daß sich der zunehmende Integrationsgrad der Bauelemente und damit auch der der Leiterkarten als Hauptfaktor zur Leistungssteigerung von modularen Systemen erweist. Eine große Anzahl von Leiterkarten und viele gekoppelte Moduln lösen komplexe Aufgaben relativ unzuverlässig und ineffektiv, weshalb Steckeinheitensätze mit etwa nur

durchschnittlich neun Steckplätzen angeboten werden.

Auf diesen zum Teil widersprüchlichen Tendenzen und Forderungen wurde versucht, als Kompromißlösung ein 16-bit-System zu konzipieren, wobei besonders bereits vorhandene Bauelemente- und Systemkomponenten genutzt werden sollten.

Systemstruktur

Die Systemstruktur (Bild 1) zeigt mehrere selbständige Mikrorechnerkomplexe, in deren Mittelpunkt der 16-bit-Komplex steht. Die einzelnen Mikrorechner können über Dualportspeicher fest miteinander verkoppelt werden. Diese Schnittstelle gestattet schnelle Datentransfers, ist logisch universell verwendbar und programmierbar.

Hauptanliegen der gewählten Struktur ist, daß mit ihr folgende Arbeitsteilung realisiert werden kann:

Die K-1520-Konfiguration übernimmt die gesamte physische E-A-Kommunikation sowie die logischen E-A-Primitiven. Eine vielfältige Palette von E-A-Steckkarten steht im K-1520-Sortiment zur Verfügung. Die 16-bit-Konfiguration übernimmt vordergründig überhaupt keine E-A-Arbeit und stellt auch im Grundkartensatz keine Peripherie zur Verfügung. Als E-A-Schnittstelle arbeitet für sie der Dualport-RAM, die Gerätetreiberprogramme arbeiten mit ihm zusammen. Der 16-bit-Komplex übernimmt nur die höhere Verarbeitung.

Diese Funktionsteilung ist äußerst günstig. Erstens wird der 16-bit-Teil nicht unnötig mit Aufgaben belastet, die nach wie vor

unter der Steuerung des 8-bit-Prozessors durchführbar sind, zweitens ist Parallelarbeit möglich.

Gesetzt den Fall, daß die 16-bit-Seite einen 512-byte-Datenblock auf Floppy-Disk abspeichern will, so wird der auf der 16-bit-Seite liegende E-A-Treiber den Datenblock in den Dualportspeicher schreiben und durch Zugriff auf eine definierte Speicherzelle auf der 8-bit-Seite eine Unterbrechung auslösen, die den Transfer direkt vom Dualportspeicher in den Massenspeicher veranlaßt. Die Fertigmeldung wird gleichzeitig quittiert. Der 8-bit-Komplex wird bei dieser Arbeitsteilung zum intelligenten E-A-Prozessor „degradiert“.

Ein weiteres Anliegen ist, einen hohen Anteil an Parallelarbeit sowohl durch einfache Multiprozessoranordnungen wie auch durch Einsatz intelligenter Slavemodule zu erzielen.

Im ersten Fall handelt es sich um mehrere gleichartige, selbständige Ein- bzw. Doppelkartenanordnungen in Gestalt der universellen ZRE-Karte in (optionaler) Verbindung mit je einer speziellen Erweiterungskarte, die am GSS-Bus als gleichberechtigter Master erscheinen. Intelligente Slavemodule können z. B. Arithmetikmodule [13] mit Quasi-Speicherinterface oder spezielle E-A-Steuerungen mit Einchip-Mikrorechnern und E-A-Interface [5] sein. Schließlich sollen die Möglichkeiten der Systemstruktur durch die Forderung nach allgemeiner Kompaktheit auch ausschöpfbar und praktisch realisierbar sein. Es gibt nur vier 16-bit-Grundbaugruppen, alle weiteren sollten spezielle, hochintegrierte Spezialkarten sein, um unnötige Redundanz infolge zu hoher Modularität zu vermeiden.

Die konstruktive Kompaktheit durch Begrenzung des 16-bit-Busses auf etwa acht Steckplätze ist im Zusammenhang mit der Begrenzung des Bustaktes auf 5 MHz die Voraussetzung für die Verwendbarkeit des K-1520-Gehäusesystems. Erweiterungen sollten nicht über Busverlängerungen (div. Treiberkarten) erfolgen, sondern über das genannte Prinzip der Dualportspeicherkopplung, um relativ unabhängige, selbständige Module zu erhalten. Ein solcher Dualportspeicher könnte z. B. der Bildwiederholer eines TV-Systems sein.

Systemfestlegungen

Der konstruktive Rahmen des universellen 16-bit-Systems ist das K-1520-Gehäusesystem. Beide Komplexe können gleichzeitig und unabhängig im selben Rahmenmodul (typ. Elferahmen) mit Hilfe unabhängiger Busse bestehen (s. Bild 2).

Der Speicheradreßraum des globalen 16-bit-Systembusses ist im Standardfall auf 1 Mbyte begrenzt und kann wahlweise auf 4 Mbyte erweitert werden. E-A-Adressen

Bild 2: Konfiguration im K-1520-Rahmen

