



elektronik-bauelemente

Nur für den Dienstgebrauch

APPLIKATIVE INFORMATION

A P P L I K A T I V E I N F O R M A T I O N

- für Anwender der Mikroelektronik -

hinweise

1. Alle Beiträge in den Heften der "Applikativen Information" dienen der Anregung bei Schaltungs- und Geräteentwicklungen bzw. beim Finden von Rationalisierungslösungen und vor allem dem Erfahrungsaustausch. Es können keine Verbindlichkeiten des VEB Applikationszentrum Elektronik Berlin zur Bereitstellung der in den Beiträgen vorgestellten elektronischen Bauelemente abgeleitet werden.

Grundlage dafür sind die Listen für elektronische Bauelemente und Bausteine, die über die Bauelemente-Verantwortlichen der Betriebe beim VEB Applikationszentrum Elektronik Berlin angefordert werden können.

2. Reproduktionen in irgendeiner Form durch Druck, Kopienherstellung, Microfiche u. a. sind nur nach vorheriger schriftlicher Zustimmung des Herausgebers gestattet. Auszüge, Referate und Besprechungen müssen die volle Quellenangabe enthalten.

Nur für den Dienstgebrauch

inhalt a i

02/87

Seite

bauelemente · applikation

Low-Power-Schottky-Schaltkreise des VEB Halbleiterwerk Frankfurt/Oder (Fortsetzung und Schluß)	3
8- und 10-Bit-Analog-Digital-Wandler C 570 D/C 571 D - Funktion und Einsatzmöglichkeiten	15

kurz berichtet

Leistungselektronik in der Schriftenreihe "Mikroelektronik Information/Applikation"	30
2. Zentrale Erfinderkonferenz des VEB Kombinat Mikroelektronik 1986	34
Patentinformation	36
Standards	38

Redaktionsschluß: 25. 11. 1986

herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

- abt. applikative information mikroelektronik -

mainzer str. 25

berlin

1035

Dr.-Ing. Eckhard Fehse
Dipl.-Ing. Eberhard Seeling

VEB Halbleiterwerk Frankfurt/Oder
im VEB Kombinat Mikroelektronik

Low-Power-Schottky-Schaltkreise des VEB Halbleiterwerk Frankfurt/Oder

(Fortsetzung und Schluß)

Im ersten Teil des Beitrages (Applikative Information 8 (1987) H. 1) wurde die Gesamtübersicht (Typenbezeichnungen und Funktionen) sowie die Anschlußbelegungen und allgemeine Grenz- und Kennwerte der LS-Schaltkreise des VEB HWF gebracht.

Zu den Schaltkreisen DL 014 D /2/, /20/, DL 037 D /2/, /6/, DL 038 D /2/, /6/, DL 040 D /2/, /6/, DL 051 D /3/, /9/, DL 086 D /3/, /10/, DL 090 D /2/, /8/, DL 093 D /2/, /8/, DL 112 D /2/, /18/, DL 123 D /2/, /19/, DL 132 D /2/, /20/, DL 155 D /3/, /11/, DL 175 D /3/, /12/, DL 192 D /2/, /7/, DL 193 D /2/, /7/, DL 194 D /3/, /13/, DL 251 D /3/, /14/, DL 253 D /3/, /14/, DL 257 D /3/, /14/, DL 295 D /3/, /15/, DL 8121 D /3/, /16/ und DL 8127 D /3/, /21/ wurden schaltkreisspezifische Daten und Einsatzmöglichkeiten veröffentlicht.

In der vorliegenden Fortsetzung sind Daten und Einsatzmöglichkeiten der Schaltkreise DL 032 D /4/, /17/, DL 083 D /4/, /23/, DL 164 D /4/, /24/, DL 259 D /4/, /25/, DL 299 D /4/, /26/, DL 374 D /4/, /27/, DL 540 D /4/, /28/, DL 541 D /4/, /28/, DL 2631 D /4/, /22/ und DL 2632 D /4/, /22/ sowie eine Literaturübersicht enthalten.

3.9. Logik-Schaltkreise DL 032 D, DL 083 D

Tabelle 19: Spezifische Kennwerte

Kenngröße	Bedingungen	min.	typ.	max.	Einheit
statische Kennwerte					
$U_{CC} = 5,25 \text{ V}$					
<u>DL 032 D</u>					
I_{CCL}			5,0	9,8	mA
I_{CCH}	$U_{CC} = 5,25 \text{ V}$		4,2	6,2	mA
<u>DL 083 D</u>					
I_{CCL}		22	39		mA
I_{CCH}		20	34		mA
I_{CCHL}		20	34		mA
dynamische Kennwerte					
<u>DL 032 D</u>	$U_{CC} = 5 \text{ V}$ $R_L = 500 \text{ Ohm}$ $C_L = 50 \text{ pF}$				
t_{PLH}		11	22		ns
t_{PHL}		13	22		ns
<u>DL 083 D</u>	$U_{CC} = 5 \text{ V}$ $R_L = 500 \text{ Ohm}$ $C_L = 50 \text{ pF}$				
t_{PLH}	CIN → S1	19	28		ns
	CIN → COUT		23		ns
	A, B → COUT	14	23		ns
	A, B → S1	20	28		ns
t_{PHL}	CIN → S1	19	28		ns
	CIN → COUT	15	20		ns
	A, B → COUT	13	23		ns
	A, B → S1	14	28		ns

Der Schaltkreis DL 032 D enthält vier OR-Gatter mit je zwei Eingängen; $Y = A + B$.

Der Schaltkreis DL 083 D ermöglicht die Addition von zwei 4-Bit-Binärzahlen mit schneller Übertragungsbildung. Durch den Übertragseingang CIN ist eine beliebige Erweiterung der Bitgröße möglich. An den Ausgängen S1 ... S4 steht die Summe und am Ausgang COUT der Endübertrag zur Verfügung (s. Gl. 7).

$$CIN + (A1 + B1) + 2(A2 + B2) + 4(A3 + B3) + 8(A4 + B4) = S1 + 2S2 + 4S3 + 8S4 + 16COUT \quad (7)$$

3.10. Latch und Schieberegister DL 164 D, DL 259 D, DL 299 D

Tabelle 20: Spezifische Kennwerte

Kenngröße	Bedingungen	min.	typ.	max.	Einheit
statische Kennwerte					
I_{CC} (DL 164 D)	$U_{CC} = 5,25 \text{ V}$		13	27	mA
	A, B auf Low; \overline{CLR} , CLK auf High				
I_{CC} (DL 259 D)	alle Eingänge auf Low		20	36	mA

Fortsetzung Tabelle 20

Kenngröße	Bedingungen	min.	typ.	max.	Einheit	
DL 299 D						
I_{CC}	\overline{CLR} , S0, $\overline{OE2}$, SL, SR auf Low; S1, $\overline{OE1}$, CLK auf High	statische Kennwerte		40	53	mA
$-I_{OH}$ (Q)	$U_{OH} = 2,4$ V			2,6	mA	
I_{OL} (Q)	$U_{OL} = 0,5$ V			24	mA	
I_{IH} (A ... H)			1	40	μ A	
$-I_{IL}$ (S0, S1)			520	720	μ A	
dynamische Kennwerte						
$U_{CC} = 5$ V						
$R_L = 500$ Ohm						
$C_L = 50$ pF						
DL 164 D						
f_{max}		25	35		MHz	
t_{PLH} CLK \rightarrow Q			20	29	ns	
t_{PHL} CLK \rightarrow Q			20	29	ns	
t_{PHL} \overline{CLR} \rightarrow Q			23	32	ns	
DL 259 D						
t_{PHL} \overline{CLR} \rightarrow Y			22	27	ns	
t_{PLH} DI \rightarrow Y			24	32	ns	
t_{PHL} DI \rightarrow Y			15	21	ns	
t_{PLH} A, B, C \rightarrow Y			31	38	ns	
t_{PHL} A, B, C \rightarrow Y			24	29	ns	
t_{PLH} \overline{G} \rightarrow Y			24	35	ns	
t_{PHL} \overline{G} \rightarrow Y				24	ns	
DL 299 D						
f_{max}		25	30		MHz	
t_{PLH} CLK \rightarrow Q'			26	33	ns	
t_{PHL} CLK \rightarrow Q'			27	33	ns	
t_{PHL} \overline{CLR} \rightarrow Q'			32	40	ns	
t_{PLH} CLK \rightarrow Q			22	25	ns	
t_{PHL} CLK \rightarrow Q			30	39	ns	
t_{PHL} \overline{CLR} \rightarrow Q			27	40	ns	
t_{PZL} \overline{OE} \rightarrow Q			20	30	ns	
t_{PZH} \overline{OE} \rightarrow Q			14	21	ns	
t_{PLZ} \overline{OE} \rightarrow Q			12	15	ns	
t_{PHZ} \overline{OE} \rightarrow Q			10	15	ns	

Der Schaltkreis DL 164 D ist ein schnelles 8-Bit-Schieberegister für Serien-Parallel-Umsetzung. Die seriellen Daten werden über ein AND-Gatter mit zwei Eingängen über die L/H-Flanke des Taktes in die Register eingetragen. Mit dem Rücksetzeingang können unabhängig vom Takt alle Registerausgänge auf Low gesetzt werden.

Tabelle 21: Logiktablelle DL 164 D

Eingänge				Ausgänge		
$\overline{\text{CLR}}$	A	B	CLK	Q_A	$Q_B \dots Q_H$	
L	X	X	X	L	L ... L	
H	X	X	L	Q_{AO}	$Q_{BO} \dots Q_{HO}$	
H	H	H	↑	H	$Q_{An} \dots Q_{Gn}$	
H	L	X	↑	L	$Q_{An} \dots Q_{Gn}$	
H	X	L	↑	L	$Q_{An} \dots Q_{Gn}$	

Anmerkung:

X = Zustand beliebig

↑ = L/H-Flanke

Q_{AO} , Q_{BO} , Q_{HO} = Pegel von Q_A , Q_B bzw. Q_H bevor die statischen Eingangsbedingungen angelegt werden

Q_{An} , Q_{Gn} = Pegel von $Q_A \dots Q_G$ vor der letzten Schaltflanke an CLK

Der Schaltkreis DL 259 D enthält acht adressierbare Auffangregister, die mit Hilfe der Adresseingänge A, B, C angewählt werden können. Die Arbeitsweise des Schaltkreises wird durch die Eingänge Clear ($\overline{\text{CLR}}$) und Enable ($\overline{\text{E}}$) entsprechend Tabelle 22 gesteuert.

Tabelle 22: Logiktablelle DL 259 D

Funktion	Eingänge						Ausgänge							
	$\overline{\text{CLR}}$	$\overline{\text{E}}$	DI	A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
Clear	L	H	X	X	X	X	L	L	L	L	L	L	L	L
Speichern	H	H	X	X	X	X	q0	q1	q2	q3	q4	q5	q6	q7
Adressierbares Latch	H	L	d	L	L	L	d	q1	q2	q3	q4	q5	q6	q7
	H	L	d	H	L	L	q0	d	q2	q3	q4	q5	q6	q7
	H	L	d	H	H	H	q0	q1	q2	q3	q4	q5	q6	d
1 aus 8-Dekoder	L	L	H	L	L	L	H	L	L	L	L	L	L	L
	L	L	H	H	L	L	L	H	L	L	L	L	L	L
	L	L	H	H	H	H	L	L	L	L	L	L	L	H

Im "Clear"-Zustand sind alle Ausgänge Low, unabhängig von der Belegung des Dateneinganges und der Belegung der Adresseingänge. In der Arbeitsweise "Speichern" behalten alle Ausgänge den diesem Zeitpunkt entsprechenden Pegel bei, unabhängig vom Pegel am Dateneingang bzw. an den Adresseingängen. In der Arbeitsweise "Adressierbares Latch" wird der Pegel vom Dateneingang in das adressierte Latch übernommen, während alle übrigen Auffangregister im Zustand "Speichern" sind. Um die Möglichkeit der Übernahme fehlerhafter Informationen in die Auffangregister auszuschließen, sollte der Enable-Eingang während des Adressenwechsels auf High (inaktiv) liegen.

Der Schaltkreis DL 259 D läßt sich auch als 1 aus 8-Dekoder betreiben. Dabei wird der H-Pegel des Dateneinganges zum Ausgang des adressierten Latch übertragen. Alle übrigen Ausgänge liegen an Low.

Der Schaltkreis DL 299 D ist ein Universalschieberegister, dessen acht Registerzellen aus D-Flip-Flops aufgebaut sind und synchron mit der L/H-Schaltflanke am CLK-Eingang getaktet werden. Über die Steuereingänge S0 und S1 können die Betriebsarten "Parallel Laden", "Speichern", "Schieben Links" und "Schieben Rechts" realisiert werden (s. Tabelle 23). Unabhängig vom Takt und von der Betriebsartensteuerung können mit einem Signal am Eingang $\overline{\text{CLR}}$ alle Flip-Flops zurückgesetzt werden.

Tabelle 23: Logiktablelle DL 299 D

Betriebsart	Eingänge										Eingänge/Ausgänge						Ausgänge	
	CLR	S1	SO	OE1	OE2	CLK	SL	SR	A/Q _A	B/Q _B	C/Q _C	D/Q _D	E/Q _E	F/Q _F	G/Q _G	H/Q _H	Q _A	Q _H
Rücksetzen	L	X	L	L	L	X	X	X	L	L	L	L	L	L	L	L	L	L
Halten	L	L	X	L	L	X	X	X	L	L	L	L	L	L	L	L	L	L
	L	H	H	X	X	X	X	X	X	X	X	X	X	X	X	X	L	L
Schieben Rechts	H	L	L	L	L	X	X	X	Q _{AO}	Q _{BO}	Q _{CO}	Q _{DO}	Q _{EO}	Q _{FO}	Q _{GO}	Q _{HO}	Q _{AO}	Q _{HO}
	H	X	X	L	L	L	X	X	Q _{AO}	Q _{BO}	Q _{CO}	Q _{DO}	Q _{EO}	Q _{FO}	Q _{GO}	Q _{HO}	Q _{AO}	Q _{HO}
Schieben Links	H	L	H	L	L	↑	X	H	H	Q _{AU}	Q _{CU}	Q _{DU}	Q _{FU}	Q _{FU}	Q _{GU}	H	Q _{GU}	
	H	L	H	L	L	↑	X	L	L	Q _{AU}	Q _{CU}	Q _{DU}	Q _{FU}	Q _{FU}	Q _{GU}	L	Q _{GU}	
Einschreiben	H	H	L	L	L	↑	H	X	Q _{BU}	Q _{CU}	Q _{DU}	Q _{FU}	Q _{FU}	Q _{HU}	H	Q _{BU}	H	
	H	H	L	L	L	↑	L	X	Q _{BU}	Q _{CU}	Q _{DU}	Q _{FU}	Q _{FU}	Q _{HU}	L	Q _{BU}	L	
	H	H	H	X	X	↑	X	X	a	b	c	d	e	f	g	h	a	h

Anmerkung:

H = High-Pegel, L = Low-Pegel, X = beliebiges Pegel, ↑ = Low-High-Flanke

Q_{AO} ... Q_{HO} = Pegel von Q_A ... Q_H, bevor die statischen Eingangspiegel angelegt werden

Q_{AU} ... Q_{HU} = Pegel von Q_A ... Q_H, vor der letzten Schaltflanke an CLK

a ... h = Daten an den Eingängen A bis H, die in die Flip-Flops eingeschrieben wurden, während die Flip-Flop-Ausgänge hochohmig sind.

Das Schalten der Tristate-Ausgänge $Q_A \dots Q_H$ in den hochohmigen Zustand erfolgt bei der Betriebsart "Parallel Laden" ($S_0 = S_1 = H$) bzw. durch ein H-Signal an einem der beiden Enable-Eingänge ($\overline{OE1}$ bzw. $\overline{OE2}$). Davon werden die seriellen Funktionen sowie deren Ausgänge (Q_A bzw. Q_H) und das Rücksetzen nicht beeinflusst.

4.3. Leistungsarme Bustreiber DL 374 D, DL 540 D, DL 541 D

Tabelle 24: Spezifische Kennwerte

Kenngröße	Bedingungen	min.	typ.	max.	Einheit
I_{CC} (DL 374 D)	$U_{CC} = 5,25$ V \overline{OE} auf High	statische	Kennwerte 30	40	mA
<u>DL 540 D</u>					
I_{CCL}			24	45	mA
I_{CCH}			13	25	mA
I_{CCZ}			30	52	mA
<u>DL 541 D</u>					
I_{CCL}			29	52	mA
I_{CCH}			18	32	mA
I_{CCZ}			31	55	mA
<u>DL 374 D</u>					
$-I_{OH}$	$U_{OH} = 2,4$ V			2,6	mA
I_{OL}	$U_{OL} = 0,5$ V			24	mA
<u>DL 540 D/ DL 541 D</u>					
$-I_{OH}$	$U_{OH} = 2$ V			15	mA
I_{OL}	$U_{OL} = 0,5$ V			32	mA
$-I_{IL}$			20	200	μ A
$-I_{OS}$		40	130	225	mA
dynamische Kennwerte					
<u>DL 374 D</u>					
	$U_{CC} = 5$ V				
	$R_L = 500$ Ohm				
	$C_L = 50$ pF				
f_{max}		30	35		MHz
t_{PLH} CLK \rightarrow Q			18	28	ns
t_{PHL} CLK \rightarrow Q			22	28	ns
t_{PZL} \overline{OE} \rightarrow Q			18	28	ns
t_{PZH} \overline{OE} \rightarrow Q			17	28	ns
t_{PLZ} \overline{OE} \rightarrow Q			14	25	ns
t_{PHZ} \overline{OE} \rightarrow Q			9	20	ns
<u>DL 540 D/ DL 541 D</u>					
t_{PLH} A \rightarrow Y			9	15	ns
t_{PLH} A \rightarrow Y			12	17	ns
t_{PHL} A \rightarrow Y			12	18	ns
t_{PHL} A \rightarrow Y			12	20	ns

Fortsetzung Tabelle 24

Kenngröße	Bedingungen	dynamische Kennwerte			Einheit
		min.	typ.	max.	
t_{PZL}	$\overline{OE1}, \overline{OE2} \rightarrow Y$		18	36	ns
t_{PZH}	$A \rightarrow \overline{Y}$		11	25	ns
t_{PZH}	$A \rightarrow Y$		12	25	ns
t_{PLZ}	$A \rightarrow \overline{Y}$		19	28	ns
t_{PLZ}	$A \rightarrow Y$		21	35	ns
t_{PHZ}	$A \rightarrow \overline{Y}, Y$		11	18	ns

Der Schaltkreis DL 374 D enthält acht taktflankengetriggerte D-Flip-Flops. Mit der L/H-Flanke des gemeinsamen Taktes werden die an den jeweiligen Dateneingängen anliegenden Informationen in die acht Flip-Flops eingeschrieben. Durch die - über das Enable-Signal ($\overline{OE} = H$) - in den Tristate-Zustand schaltbaren Ausgänge, läßt sich der Schaltkreis vorteilhaft für busorientierte Anwendungen einsetzen.

Tabelle 25: Logiktablelle DL 374 D

Eingänge			Ausgänge	
\overline{OE}	CLK	D	Q	
L	↑	H	H	
L	↑	L	L	
L	L	X	Q_0 (Speicherzustand)	
H	X	X	Z (Tristate)	

Anmerkung: X = Zustand beliebig
 ↑ = L/H- Flanke
 Z = hochohmiger Zustand

Anschlußbelegung DL 374 D /4/

1	\overline{OE}	Enable-Eingang	8	4D	FF-Eingang	15	6Q	Ausgang
2	1Q	Ausgang	9	4Q	Ausgang	16	7Q	Ausgang
3	1D	FF-Eingang	10	M	Masse	17	7D	FF-Eingang
4	2D	FF-Eingang	11	CLK	Takteingang	18	8D	FF-Eingang
5	2Q	Ausgang	12	5Q	Ausgang	19	8Q	Ausgang
6	3Q	Ausgang	13	5D	FF-Eingang	20	U_{CC}	Betriebsspannung
7	3D	FF-Eingang	14	6D	FF-Eingang			

Die Schaltkreise DL 540 D und DL 541 D sind Leitungstreiber mit geringer Stromaufnahme für 8-Bit-Wortbreite. Über die Enable-Eingänge $\overline{OE1}$ und $\overline{OE2}$ können die Ausgänge $\overline{Y8} \dots \overline{Y1}$ (Anschlüsse 11 ... 18 beim DL 540 D) bzw. $Y8 \dots Y1$ (Anschlüsse 11 ... 18 beim DL 541 D) in den Tristate-Zustand gebracht werden (s. Tabelle 26). Durch die Anschluß-Belegung der Schaltkreise - auf einer Seite alle Eingänge und gegenüber alle Ausgänge - sind sie vorteilhaft für Ausgabeports von Mikroprozessoren einzusetzen. Gleichzeitig vereinfacht sich das Platinenlayout, und die Leiterplatten-Bestückungsdichte kann erhöht werden.

Tabelle 26: Logiktablelle DL 540 D/ DL 541 D

Eingänge			Ausgänge	
$\overline{OE1}$	$\overline{OE2}$	A	\overline{Y} (DL 540 D)	Y (DL 541 D)
L	L	L	L	H
L	L	H	H	L
H	X	X	Z	Z
X	H	X	Z	Z

Anmerkung:
 X = Zustand beliebig
 Z = hochohmiger Zustand

4.4. Serieller Schnittstellen-Treiber DL 2631 D und -Empfänger DL 2632 D

Tabelle 27: Spezifische Kennwerte

Kenngröße	Bedingungen	min.	typ.	max.	Einheit
statische Kennwerte					
<u>DL 2631 D</u>					
$ U_{OD} $	$U_{CC} = 4,75 \text{ V}$	2	2,6		V
$\Delta U_{OD} $	$U_{CC} = 4,75 \text{ V}$			0,4	V
$ U_{OC} $	$U_{CC} = 5,25 \text{ V}$		1,5	3	V
$\Delta U_{OC} $	$U_{CC} = 5,25 \text{ V}$			0,4	V
I_{CC}	$U_{CC} = 5,25 \text{ V}$ OE = Low, OE = High		55	80	mA
<u>DL 2632 D</u>					
+ U_{TH}	$-7 \text{ V} \leq U_{IC} \leq 7 \text{ V}$			0,2	V
- U_{TL}				0,2	V
+ U_{TH}	$-12 \text{ V} = U_{IC} = 12 \text{ V}$ $- I_{OH} = 440 \text{ } \mu\text{A}$			0,4	V
- U_{TL}	$-12 \text{ V} = U_{IC} = 12 \text{ V}$ $I_{OL} = 16 \text{ mA}$			0,4	V
I_{CC}	OE = Low, OE = High		50	70	mA
dynamische Kennwerte					
$U_{CC} = 5 \text{ V}$					
$R_L = 500 \text{ Ohm}$					
$C_L = 50 \text{ pF}$					
<u>DL 2631 D</u>					
t_{DD}	$R_L = 100 \text{ Ohm}$		15	25	ns
t_{PLH}			14	20	ns
t_{PHL}			16	23	ns
t_{PZL}			24	45	ns
t_{PZH}			13	40	ns
t_{PLZ}			20	35	ns
t_{PHZ}			19	30	ns
<u>DL 2632 D</u>					
t_{PLH}			19	35	ns
t_{PHL}			20	35	ns
t_{PZL}			20	25	ns
t_{PZH}			11	25	ns
t_{PLZ}			22	25	ns
t_{PHZ}			15	25	ns

Die Schaltkreise DL 2631 D und DL 2632 D sind für den vorzugsweisen Einsatz in einer V.11-Schnittstelle, wie sie Bild 16a darstellt, gedacht. Diese genormte Schnittstelle ist für maximale Datenraten von 10 Mbit/s und für maximale Entfernungen von 1,2 km vorgesehen. Dabei ist die Abhängigkeit der Datenrate von der Entfernung im Bild 16b dargestellt.

Für die V.11-Schnittstelle gelten die in der Tabelle 28 angegebenen genormten Größen.

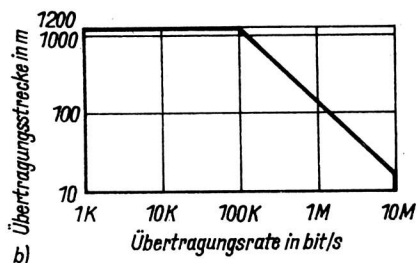
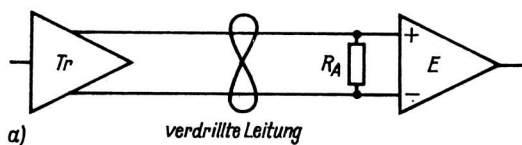


Bild 16: V.11-Schnittstelle
(a - typische Anordnung der Schnittstelle,
b - Abhängigkeit der Datenrate von der
Entfernung)

Tabelle 28: Werte für serielle Schnittstelle V.11 (RS 422-A)

Übertragungsart	symmetrisch (Differenzsignal)
Treiber	1
Empfänger	10
max. Kabellänge	1200 m
max. Datenrate	10 Mbit/s
zulässige Spannung am Treiberausgang	-0,25 ... 6 V
Signal am Treiberausgang	
ohne Last	± 5 V
mit Last	± 2 V
Treiberlast	100 Ohm
Eingangsspannung am Empfänger	± 7 V
Empfindlichkeit	± 200 mV
Eingangswiderstand	4 kOhm

Bei beiden Schaltkreistypen sind die Enable-Eingänge, die die Ausgänge in den hochohmigen Zustand schalten, durch ein OR-Gatter verknüpft.

Am Anschluß 1 befindet sich beim DL 2631 D der Dateneingang A /4/.

Tabelle 29: Logiktable DL 2631 D und DL 2632 D

DL 2631 D

Eingänge		Ausgänge	
OE	\overline{OE}	Y	\overline{Y}
H	H	X	H L
L	H	X	L H
H	X	L	H L
L	X	L	L H
X	L	H	Z Z

Anmerkung:

X = Zustand beliebig
Z = hochohmiger Zustand

DL 2632 D

Eingänge		Ausgänge		
A	B	OE	\overline{OE}	Y
$U_{ID} \geq 0,2$ V		H	X	H
		X	L	H
$-0,2$ V $< U_{ID} < 0,2$ V		H	X	undefinierter Zustand
		X	L	
$U_{ID} \leq -0,2$ V		H	X	L
		X	L	L
X		L	H	Z
offen		H	X	H
		X	L	H

Tabelle 30: Grenzwerte

Kenngröße	Kurzzeichen	min.	max.	Einheit
Gleichtakteingangsspannung (DL 2632 D)	U_{IC}	-25	+25	V
Differenzeingangsspannung (DL 2632 D)	U_{ID}	-25	+25	V
Ausgangsspannung (DL 2631 D)	U_O	-0,25	+6	V

Tabelle 31: Betriebsbedingungen

Kenngröße	Kurzzeichen	min.	max.	Einheit
Low-Ausgangsstrom (DL 2631 D) (DL 2632 D)	I_{OL}		20 16	mA mA
High-Ausgangsstrom (DL 2631 D) (DL 2632 D)	$-I_{OH}$		20 0,44	mA mA
Gleichtakteingangsspannung (DL 2632 D)	U_{IC}	-12	12	V
Differenzeingangsspannung (DL 2632 D)	U_{ID}	-12	12	V

Literatur

- /1/ Neue und weiterentwickelte Erzeugnisse 1982
Berlin: VEB Applikationszentrum Elektronik Berlin 1982
- /2/ Neue und weiterentwickelte Erzeugnisse 1983 Teil 1 und 2
Berlin: VEB Applikationszentrum Elektronik Berlin 1983
- /3/ Datenblattsammlung "Elektronische Bauelemente"
Ausgabe 1/85: "Neue und weiterentwickelte Bauelemente"
Berlin: VEB Applikationszentrum Elektronik Berlin 1985
- /4/ Datenblattsammlung "Elektronische Bauelemente"
Ausgabe 2/86: "Neue und weiterentwickelte Bauelemente sowie
ausgewählte Importbauelemente"
Berlin: VEB Applikationszentrum Elektronik Berlin 1986
- /5/ TGL 39 865 Integrierte Halbleiter-Schaltkreise;
Low-Power-Schottky-TTL-Schaltkreise DL 000 D, DL 002 D,
DL 003, D, DL 004 D, DL 008 D, DL 010 D, DL 011 D,
DL 020 D, DL 021 D, DL 030 D, DL 074 D; Technische Be-
dingungen. - 1983.

- /6/ TGL 39 894 Integrierte Halbleiterschaltkreise;
Leistungs-MAND-Schaltkreise DL 037 D, DL 038 D und
DL 040 D; Technische Bedingungen.
- 1985.
- /7/ TGL 43 204 Integrierte Halbleiterschaltkreise;
Zähler-Schaltkreise DL 192 D, DL 193 D;
Technische Bedingungen. - 1986.
- /8/ TGL 43 205 Integrierte Halbleiterschaltkreise;
Zähler-Schaltkreise DL 090 D, DL 093 D;
Technische Bedingungen. - 1986.
- /9/ TGL 43 290 Integrierte Halbleiterschaltkreise;
AND-NOR-Schaltkreis DL 051 D; Technische Be-
dingungen. - 1985.
- /10/ TGL 43 291 Integrierte Halbleiterschaltkreise;
Exklusiv-Oder-Schaltkreis DL 086 D;
Technische Bedingungen. - 1985.
- /11/ TGL 43 292 Integrierte Halbleiterschaltkreise;
2-auf-4-Dekoder/Demultiplexer-Schaltkreis
DL 155 D; Technische Bedingungen. - 1985.
- /12/ TGL 43 293 Integrierte Halbleiterschaltkreise;
Vierfach-D-Flipflop-Schaltkreis DL 175 D;
Technische Bedingungen. - 1985.
- /13/ TGL 43 294 Integrierte Halbleiterschaltkreise;
4-Bit-Universalschieberegister-Schaltkreis
DL 194 D; Technische Bedingungen. - 1985.
- /14/ TGL 43 295 Integrierte Halbleiterschaltkreise;
Multiplexer-Schaltkreis DL 251 D, DL 253 D,
DL 257 D; Technische Bedingungen. - 1985.
- /15/ TGL 43 296 Integrierte Halbleiterschaltkreise;
4-Bit-Schieberegister-Schaltkreis DL 295 D;
Technische Bedingungen. - 1985.
- /16/ TGL 43 297 Integrierte Halbleiterschaltkreise;
8-Bit-Komparator-Schaltkreis DL 8121 D;
Technische Bedingungen. - 1985.
- /17/ TGL 43 606 Integrierte Halbleiterschaltkreise;
OR-Schaltkreis DL 032 D; Technische Bedingungen.
- 1986.
- /18/ TGL 43 202 Integrierte Halbleiterschaltkreise;
Zweifach-J-K-Flip-Flop DL 112 D;
Technische Bedingungen.
- 1986.
- /19/ TGL 43 203 Integrierte Halbleiterschaltkreise;
Zweifach-monolithischer Multivibrator-Schaltkreis
DL 123 D; Technische Bedingungen.
- 1986.
- /20/ TGL 43 206 Integrierte Halbleiterschaltkreise;
Low-Power-Schottky-TTL-Schaltkreise
DL 014 D, DL 132 D; Technische Bedingungen.
- 1985.

- /21/ TGL 43 298 Integrierte Halbleiterschaltkreise;
Systemgenerator-Schaltkreis DL 8127 D;
Technische Bedingungen.
- 1985 (E).
- /22/ TGL 43 607 Integrierte Halbleiterschaltkreise;
Leitungssender-Schaltkreis DL 2631 D und Leitungsempfänger-Schaltkreis DL 2632 D;
Technische Bedingungen.
- 1986 (E).
- /23/ TGL 43 608 Integrierte Halbleiterschaltkreise;
4-Bit-Volladdierer-Schaltkreis DL 083 D;
Technische Bedingungen.
- 1986.
- /24/ TGL 43 609 Integrierte Halbleiterschaltkreise;
8-Bit-Schieberegister-Schaltkreis DL 164 D;
Technische Bedingungen.
- 1986 (E).
- /25/ TGL 43 610 Integrierte Halbleiterschaltkreise;
Adressierbarer 8-Bit-Latch-Schaltkreis
DL 259 D; Technische Bedingungen.
- 1986 (E).
- /26/ TGL 43 611 Integrierte Halbleiterschaltkreise;
8-Bit-Universalschieberegister-Schaltkreis
DL 299 D; Technische Bedingungen.
- 1986 (E).
- /27/ TGL 43 612 Integrierte Halbleiterschaltkreise;
8xD-Flip-Flop-Schaltkreis DL 374 D;
Technische Bedingungen.
- 1986.
- /28/ TGL 43 613 Integrierte Halbleiterschaltkreise;
Leitungstreiber-Schaltkreise DL 540 D und
DL 541 D; Technische Bedingungen.
- 1986 (E).

Dr.-Ing. Bernd Kahl
Dipl.-Ing. Klaus Christen

VEB Halbleiterwerk Frankfurt (Oder)
im VEB Kombinat Mikroelektronik

8- und 10-Bit-Analog-Digital-Wandler C 570 D / C 571 D – Funktion und Einsatzmöglichkeiten

1. Allgemeines

Mit der Entwicklung der Analog-Digital-Wandler C 570 D und C 571 D wurde dem wachsenden Bedarf der Industrie nach Wandlern, die für die Meßwerterfassung in mikrorechnergesteuerten Systemen eingesetzt werden können, Rechnung getragen. Bei den Bauelementen handelt es sich um monolithische 8- und 10-Bit-Analog-Digital-Wandler (A/D-Wandler) mit einer typischen Umsetzzeit von 20 ... 25 μ s, die alle für die Meßwertumsetzung erforderlichen Baugruppen auf einem Chip enthalten. Die Wandler arbeiten nach dem Verfahren der sukzessiven Approximation und benötigen im einfachsten Fall keine externen Komponenten für ihren Einsatz. Für die Meßwerterfassung in Verbindung mit Mikrorechnern weisen die Datenausgänge Tristate-Ausgangsstufen auf. Die Schaltkreise verarbeiten unipolare Eingangsspannungen von 0 ... +10 V und bipolare von ± 5 V.

Mit diesen mittelschnellen A/D-Wandlern wird die Reihe der integrierenden Wandler C 520 D /1/ und der C 500er Reihe /2/ des VEB Halbleiterwerk Frankfurt (Oder) sinnvoll ergänzt und der Bereich der schnelleren Meßwerterfassung mit einfachen Mitteln möglich.

Für die A/D-Wandlung werden je nach Einsatzgebiet die verschiedensten Umsetzverfahren angewendet. Tabelle 1 gibt einen Überblick der drei wichtigsten Verfahren.

Tabelle 1: Vergleich von drei Verfahren der A/D-Wandlung

Wandlungsverfahren	Geschwindigkeit in Messungen/s	erforderliche Schrittzahl für n-Bit	Aufwand
Integrierende A/D-Wandler	langsam: 0,1 ... 300	2^n	gering
A/D-Wandler mit sukzessiver Approximation	mittelschnell: 10^3 ... $2 \cdot 10^6$	n	mittel
A/D-Wandler mit Parallel-Wandlung	sehr schnell: 10^6 ... 10^8	1	sehr groß

Einen Kompromiß zwischen Aufwand und Geschwindigkeit stellen die A/D-Wandler, die mittels sukzessiver Approximation (schrittweiser Annäherung) arbeiten, dar.

2. Aufbau und Funktion

2.1. Verfahren der sukzessiven Approximation

Ein A/D-Wandler, der nach bereits genanntem Verfahren arbeitet, besteht aus folgenden Baugruppen (Bild 1a)

- Komparator
- interner D/A-Wandler
- sukzessives Approximationsregister (SAR)
- Steuerung

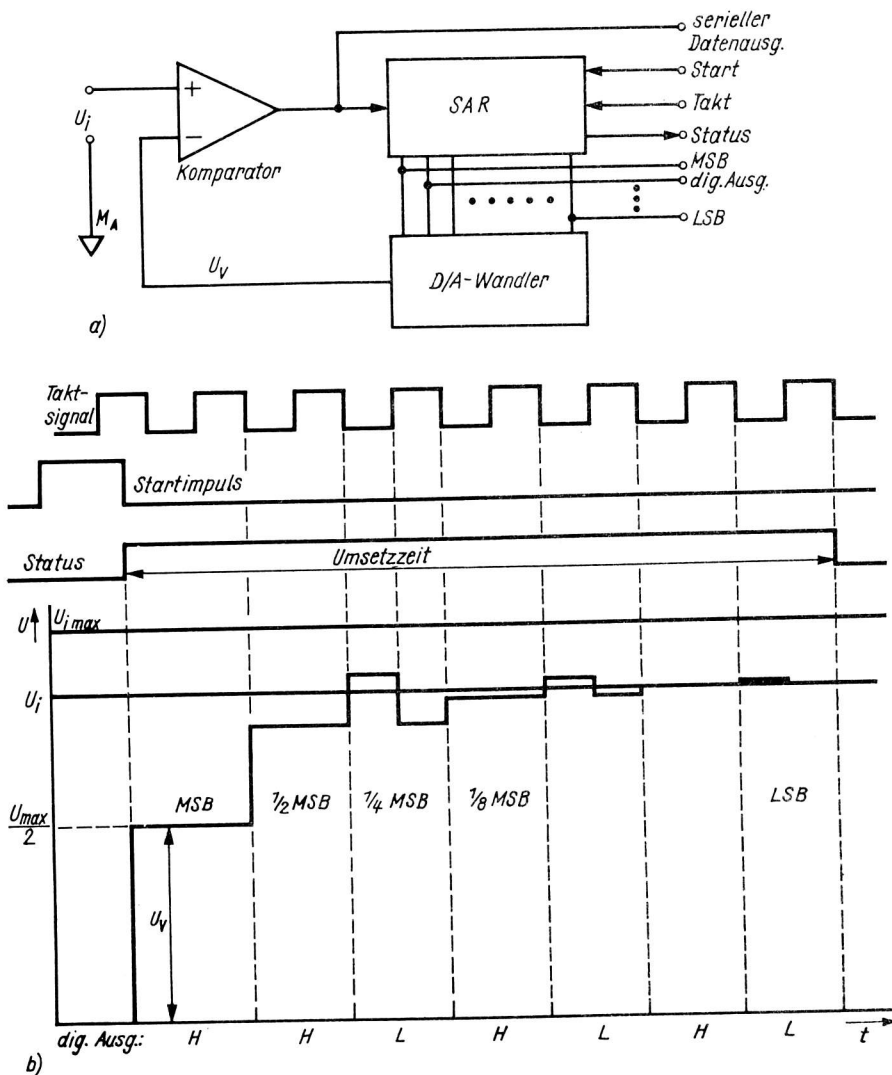


Bild 1: Prinzip der sukzessiven Approximation mit Taktdiagramm
a) A/D-Wandler, b) Taktdiagramm

Mit dem Startimpuls (Bild 1b) wird das SAR so gestellt, daß das MSB des D/A-Wandlers angesteuert wird und das Vergleichssignal (U_v) damit auf $U_{max}/2$ steht. Der Komparator vergleicht das anliegende Meßsignal U_i mit dem Vergleichssignal U_v des internen D/A-Wandlers und schaltet den Ausgang entsprechend auf H oder L. Im SAR wird mit der nachfolgenden L/H-Flanke des Taktsignals dieses Ergebnis abgespeichert. Ist $U_i < U_v$, wird das MSB des internen D/A-Wandlers wieder zurückgesetzt. Ist $U_i > U_v$ (wie dargestellt), bleibt das MSB gesetzt. Mit der nachfolgenden H/L-Flanke des Taktsignals wird ein $1/2 MSB$ zum MSB dazugeschaltet. Der Komparator vergleicht wieder U_v und U_i . Da $U_i > (MSB + 1/2 MSB)$ ist, bleibt das $1/2 MSB$ ebenfalls gesetzt. Mit der nächsten H/L-Flanke wird ein $1/4 MSB$ zugeschaltet. Da $U_i < (MSB + 1/2 MSB + 1/4 MSB)$ ist, wird das $1/4 MSB$ mit der darauffolgenden L/H-Flanke zurückgesetzt. Dieser Vorgang wiederholt sich, bis das LSB abgearbeitet ist.

Eine Wandlung für einen 10-Bit-A/D-Wandler erfordert 10 Takte, wobei in jedem Takte das Zuschalten der Stufe und gegebenenfalls auch das Abschalten enthalten ist. Das Statussignal zeigt die eigentliche Umsetzphase des A/D-Wandlers mit H am Ausgang an. Es wird im SAR erzeugt.

Dieses Wandlungsprinzip kann sowohl hardwaremäßig als auch in Verbindung mit einem Mikrorechner und entsprechender Software realisiert werden. Dann entfällt das sukzessive Approximationsregister. Der serielle Datenausgang wird durch die Schaltfolge am Komparatorausgang gebildet. Er eignet sich bei entsprechender Synchronisation zur leistungssparenden Übertragung des digitalen Meßwertes. Durch zusätzliche Verknüpfung dieses Ausgangs mit dem Taktsignal besteht die Möglichkeit, als Leitungskode des seriellen Ausgangs sowohl RZ- ("return to zero") als auch NRZ-Signale ("no return to zero") zu realisieren.

Das Verfahren ist während der gesamten Umsetzzeit empfindlich gegenüber Störspannungen (bei $U_{STÖR} > \pm 1/2 \text{ LSB}$). Daraus resultiert, daß bei der Erfassung von sich ändernden Meßsignalen fast in jedem Fall eine Sample-and-Hold-Stufe vor den A/D-Wandler zu schalten ist, da sonst die Grenzfrequenz des Meßsignals in Abhängigkeit von der Erfassungsgenauigkeit extrem niedrig ausfällt.

Als Beispiel soll die Erfassung eines sinusförmigen Signals mit einer Genauigkeit von 10 Bit dienen:

$$u(t) = \hat{A} \cdot \sin \omega t$$

$$\hat{A} = 10 \text{ V, Umsetzzeit: } 25 \text{ } \mu\text{s}$$

$$1 \text{ LSB} = 10 \text{ mV}$$

$$\text{max. Änderung } 5 \text{ mV in } 25 \text{ } \mu\text{s}$$

$$\text{max. Steilheit im Nulldurchgang}$$

Damit ergibt sich

$$f_{\text{max}} \approx 7 \text{ Hz}$$

2.2. Aufbau und Funktion des C 570 D/C 571 D

Bild 2 zeigt den prinzipiellen Aufbau des C 570 D/C 571 D /3/. Die Teilschaltungen Komparator, Referenzspannungserzeugung, 10-Bit-D/A-Wandler mit Stromausgängen und die Tristate-Ausgangsstu-

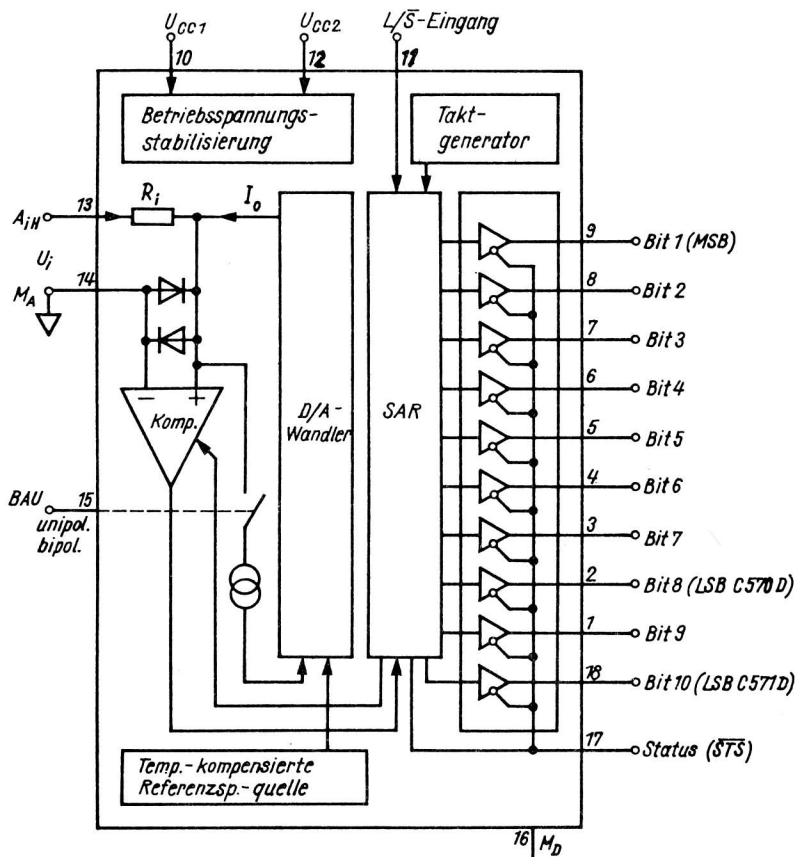


Bild 2: Blockschaltbild des C 570 D/C 571 D

fen sind in normaler analoger Bipolartechnik, die Takterzeugung und das sukzessive Approximationsregister in I^2L -Technik realisiert. Der D/A-Wandler, der Komparator und die Referenzspannungsquelle enthalten laserabgeglichene Dünnschichtwiderstände.

Eine Meßwertumsetzung erfolgt in ca. 20 ... 25 μ s, d.h., es sind Umsetzraten von 40 ... 50 kHz erreichbar. Im einfachsten Fall kann der Wandler ohne externe Bauelemente betrieben werden, da alle erforderlichen Baugruppen integriert sind. Die Referenzspannungsquelle wird durch eine vergrabene Z-Diode gebildet. Diese Referenzspannung ist stabilitätsbestimmend.

Im D/A-Wandler werden gewichtete Ströme mit einem Widerstands-Netzwerk erzeugt und umgesetzt. Der Komparator vergleicht diesen Referenzstrom mit dem Eingangsstrom, der durch die an R_1 (typ. 5 k Ω) anliegende Meßspannung erzeugt wird. Der Ausgang des Komparators ist direkt mit dem SAR verbunden. Zur Realisierung des bipolaren Eingangsspannungsbereiches von +5 V kann aus dem Stromknoten am positiven Eingang des Komparators ein Bipolaroffsetstrom von 1 mA = 1 MSB gezogen werden. Dazu wird die Betriebsartenumschaltung (BAU - Anschluß 15) auf Masse gelegt. Der im Blockschaltbild dargestellte Schalter wird über mehrere Schaltstufen vom Anschluß 15 aus angesteuert. Es besteht kein direkter Zugriff auf den Offsetstrom von 1 MSB.

In /1/ sind die verschiedenen Möglichkeiten des Abgleichs der Kennlinien im Bipolarbetrieb dargestellt (symmetrisch und unsymmetrisch um Null).

Die Digitalausgänge verfügen über eine interne Tristate-Steuerung, die von außen nur über den Starteingang beeinflusst werden kann. Das Taktdiagramm der Steuersignale und Ausgänge zeigt Bild 3.

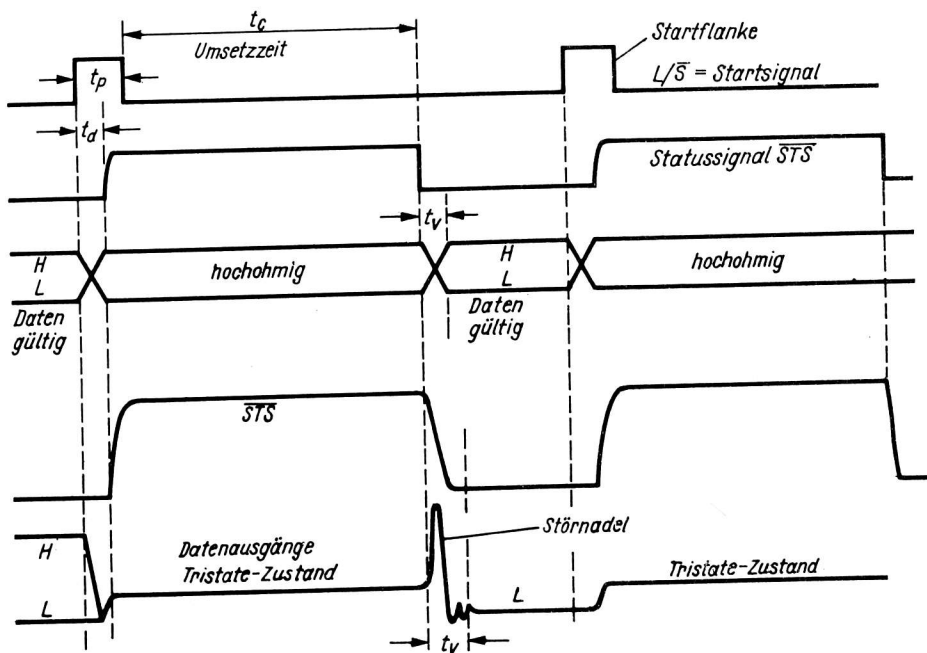


Bild 3: Taktdiagramm der Meßwertumsetzung

Mit der L/H-Flanke des Startimpulses am Eingang (L/\bar{S} ; Anschluß 11) werden - um t_d verzögert - die Datenausgänge hochohmig geschaltet und gleichzeitig das Statussignal (\overline{STS}) auf H gesetzt. Das versetzt die interne Schaltung in den Ausgangszustand zur Meßwertumsetzung. Mit der L/H-Flanke des Startimpulses beginnt die Umsetzung des Meßwertes. Nach der Umsetzzeit t_o wird das \overline{STS} -Signal auf L geschaltet. Gleichzeitig werden die Daten des SAR an die Ausgänge gelegt. Nach einer Beruhigungszeit t_v liegen die aktuellen Daten stabil an den Ausgängen an. Aus dem Steuerverhalten des Starteingangs lassen sich zwei Einsatzvarianten des C 570 D/C 571 D ableiten.

- separate Steuerung eines A/D-Wandlers
- Multiplexbetrieb mehrerer C 570 D/C 571 D auf einem Datenbus

Die in Bild 3 dargestellten Zeiten sind in Tabelle 4 erfaßt.

Die Tristate-Steuerung ermöglicht den einfachen Einsatz des C 570 D/C 571 D zur Meßwerterfassung in Mikrorechnersystemen, da die Ausgänge und der Starteingang TTL-kompatibel sind. Der Steuereingang (15) zur Wahl des Eingangsspannungsbereiches ist nicht TTL-kompatibel.

3. Kenngrößen und Abhängigkeiten

Für den C 570 D, C 571 D und C 571 D1 gilt TGL 43 269 /5/.

Die Bauelemente besitzen ein 18-poliges DIL-Gehäuse nach TGL 26 713.

3.1. Haupt- und Nebenkenngrößen (für $\lambda_a = 25^\circ\text{C} \pm 5\text{K}$; $U_{CC1} = 5\text{V} \pm 5\%$, $U_{CC2} = -15\text{V} \pm 5\%$)

Die Fehlergrenzen sind auf die Auflösung des jeweiligen Wandlers bezogen. Es werden Standard-TTL-Pegel verwendet.

Tabelle 2: Hauptkenngrößen C 570 D/C 571 D und C 571 D1

Kenngröße	Bedingungen	min. /5/	typ.	max. /5/	Einheit
Stromaufnahme	I_{CC1} $U_{11} = H$		2,4	5	mA
	$U_{11} = L$		4,9	10	mA
Stromaufnahme	I_{CC2} $U_{11} = L$	-15	-11		mA
Ausgangsspannung	U_{OL} $U_{13} = -1\text{V}$, $U_{14} = U_{15} = 0\text{V}$, $I_{OL} = 3,2\text{mA}$		0,15	0,4	V
Ausgangsspannung	U_{OH} $U_{13} = 11\text{V}$, $U_{14} = U_{15} = 0\text{V}$, $I_{OH} = -0,5\text{mA}$	2,4	3,0		V
Ausgangsleckstrom	I_{OQ} $U_{11} = H$, $U_{OQ} = 0\text{V}$ und $U_{OQ} = 5\text{V}$		0,2	40	μA
Linearitätsfehler $ F_{LIN} $	C 570 D			0,5	LSB
	C 571 D, C 571 D1		0,33	1	LSB

Tabelle 3: Nebenkenngrößen und Informationswerte

(für $\lambda_a = 0 \dots 70^\circ\text{C}$; $U_{CC1} = 5\text{V} \pm 5\%$, $U_{CC2} = -15\text{V} \pm 5\%$)

Nebenkenngrößen	Bedingungen	min. /5/	typ.	max. /5/	Einheit
Kenngröße					
Umsetzzeit	t_o				
		C 570 D,	15	21	40
	C 571 D, C 571 D1	15	21	30	μs
Steuerstrom	$ I_{I11} $ $0 \leq U_{11} \leq U_{CC1}$		0,5	40	μA
Linearitätsfehler	$ F_{LIN} $		0,33	1	LSB

Nebenkenngroßen Kenngroße	Bedingungen	min. /5/	typ.	max. /5/	Einheit
Endwert	FS				
C 570 D,	bei $\sqrt{I_a} = 25 \text{ }^\circ\text{C} - 5 \text{ K}$, $U_{15} = 0 \text{ V}$	9,83		10,03	V
C 571 D, C 571 D1		9,87	9,954	10,03	V
Offsetfehler	$ F_{U0} $				
C 570 D				1,5	LSB
C 571 D			0,1	3	LSB
C 571 D1				4	LSB
Nullpunktfehler	$ F_{ZP} $ Anschluß 15 offen				
C 570 D				1,5	LSB
C 571 D			0,4	3	LSB
C 571 D1				4	LSB

Informationswerte:

Gleichtakteingangsspannung $U_{CM \max} = \pm 1 \text{ V}$
 Eingangswiderstand (Anschluß 13) $R_I = (5 \pm 2) \text{ k}\Omega$

3.2. Dynamische Eigenschaften

Für die im Bild 3 dargestellten Zeiten gelten die Werte nach Tabelle 4.

Tabelle 4: Dynamische Eigenschaften

Kenngroße		min.	typ.	max.	Einheit
Umsetzzeit	t_o				
C 570 D		15	21	40	μs
C 571 D		15	21	30	μs
Startimpulsbreite	$t_p \text{ min}$	2		-	μs
Verzögerungszeit	t_d		1,1	1,5	μs
Verzögerungszeit	t_v		210	500	ns

Bei einer gemessenen Umsetzzeit von 17 ... 24 μs ergeben sich unter Berücksichtigung von $t_p \text{ min} = 2 \mu\text{s}$ und $t_v = 500 \text{ ns}$ Umsetzraten von 38 ... 51 kHz für 8- und 10-Bit-Wandler.

3.3. Abhängigkeiten

3.3.1. Betriebsspannungsunterdrückung (SVR; ohne Abgleichkomponenten)

Der Einfluß von $U_{CC1} = 5 \text{ V}$ auf die Kennlinie (Nullpunkt und Endwert) ist mit $U_{CC1} = 4 \dots 7 \text{ V}$ und $\text{SVR} > 60 \text{ dB}$ kaum nachweisbar.

Mißt man die Schaltschwellenverschiebung des Endwertes am Übergang (1020/1021) in Abhängigkeit von U_{CC2} , ergibt sich

$$U_{CC2} = 13 \dots 18 \text{ V: SVR} = 54 \dots 60 \text{ dB oder}$$

$$\text{C 571 D: SVR} \approx 0,1 \dots 0,2 \text{ LSB/V}$$

$$\text{C 570 D: SVR} \approx 0,025 \dots 0,05 \text{ LSB/V}$$

D.h., es ist kein erhöhter Aufwand für die Betriebsspannungsstabilisierung gegenüber anderen Schaltkreisen erforderlich.

3.3.2. Temperaturabhängigkeiten /6/

Bei einer Bezugstemperatur von 25 °C verschiebt sich der Endwert (FS) des C 571 D

bei 0 °C: -2,5 ... +0,5 LSB

bei 70 °C: -0,7 ... +4 LSB

Daraus ergibt sich ein TK (FS) von:

-0,017 ... +0,1 LSB/K oder

-0,17 ... +1 mV/K

Für den Nullpunktfehler F_{ZP} ergibt sich folgende Temperaturabhängigkeit (bezogen auf 25 °C)

0 °C: +0,2 ... -0,3 LSB

70 °C: +0,5 ... -0,3 LSB

Daraus ergibt sich ein TK (F_{ZP}) von:

-0,007 ... +0,014 LSB/K oder

-0,07 ... +0,14 mV/K

(C 571 D: 1 LSB \approx 10 mV bei $U_I = 10$ V)

Für den Offsetfehler F_{UO} ist die Temperaturabhängigkeit noch deutlich geringer.

Bei den hier angegebenen Abhängigkeiten handelt es sich um Angaben und Rückrechnungen aus dem Informationsblatt und damit um typische Werte.

3.3.3. Schaltschwellenbreite

Die Schaltschwellenbreite ist der Eingangsspannungsbereich, bei dem der Wandler stochastisch verteilt zwei benachbarte Digitalworte ausgibt. Für eine stabile Meßwerterfassung ist dieser Wert sehr wichtig. Bei entsprechend niederohmiger Ansteuerung beträgt die Schaltschwellenbreite etwa 3 ... 5 mV.

Das entspricht beim C 571 D: 0,3 ... 0,5 LSB

beim C 570 D: 0,1 ... 0,13 LSB

Die Bestimmung der Schaltschwellenbreite kann durch Oszillografieren (des LSB, 2 LSB, 4 LSB) oder durch die akustische Wiedergabe (des LSB, 2 LSB, 4 LSB) erfolgen. Ist die Schaltschwellenbreite $< \pm 1/2$ LSB, erfolgt die Messung am LSB. Ist die Schaltschwellenbreite $> \pm 1/2$ LSB, erfolgt die Erfassung an dem 2-LSB- oder 4-LSB-Ausgang. Bei der akustischen Wiedergabe ist innerhalb der Schaltschwellenbreite ein Prasseln im Lautsprecher zu hören.

Das in Bild 11 dargestellte Prinzip der dynamischen Prüfung des A/D-Wandlers zur Erfassung von Umsetzfehlern ist auch für die Schaltschwellenbreitebestimmung anwendbar. Für die A/D-Wandler ist eine maximale Gleichtaktspannung von $U_{CM} = \pm 1$ V zulässig. Die Rückwirkung auf den Nullpunkt ist kaum nachweisbar und beträgt am Endwert etwa 0,5 LSB bei $\Delta U_{CM} = 2$ V. Damit ergibt sich für den C 571 D:

$CMR \geq 52$ dB oder

$CMR \geq 0,25$ LSB/V

4. Applikative Hinweise zum Einsatz des C 570 D/C 571 D

- die Betriebsspannungen des C 570 D/C 571 D sind nahe am Schaltkreis mit 47 μ F parallel 47 nF (Scheiben-Kondensator) gegen die Digitalmasse M_D (16) abzublocken
- bei der Masseführung ist darauf zu achten, daß keine Ströme des Digitalteils über die Analogmasse M_A fließen
- der Gleichtaktbereich zwischen Analog- und Digitalmasse von $U_{CM \max} = \pm 1$ V ist unbedingt zu beachten; bei $U_{CM} = \pm 1,1$ V setzt die Funktion der Bauelemente aus
- wird ohne Gleichtaktspannung ($U_{CM} = 0$ V) gearbeitet, ist die Analog- mit der Digitalmasse zu verbinden

- der Anschluß 15 (Betriebsartenumschaltung) ist auf Analogmasse bzw. direkt auf Anschluß 14, wenn Nullpunktgleicherelemente enthalten sind, zu schalten; wird der Anschluß Betriebsartenumschaltung ($0 \dots 10 \text{ V} \pm 5 \text{ V}$) auf die Digitalmasse geschaltet, dann ist der mögliche Gleichtaktbereich eingeschränkt
- das Bauelement weist mit einem Eingangswiderstand von $5 \text{ k}\Omega \pm 2 \text{ k}\Omega$ eine relativ hohe Belastung der Signalquelle auf ($I_{1 \text{ max}} \approx 2 \text{ mA}$ bei $U_1 = 10 \text{ V}$); deshalb sind Quellen mit niederohmigem Ausgang bzw. Puffer-Operationsverstärker (OV) vor dem Meßeingang zu verwenden
- Betriebsartenwahl:
 - $U_1 = 0 \dots 10 \text{ V}$ - Kurzschluß zwischen den Anschlüssen 14 und 15
 - $U_1 = \pm 5 \text{ V}$ - Anschluß 15 bleibt unbeschaltet; dieser Eingang ist nicht TTL-kompatibel
- Nullpunktgleich:
 - er kann in der Regel entfallen, insbesondere beim C 570 D, da die Bauelemente einen sehr kleinen Nullpunktfehler aufweisen; ist er erforderlich, kann er aus U_{CC1} und U_{CC2} erfolgen, wenn der Abgleichbereich klein und die Betriebsspannungen stabil sind
- Endwertabgleich:
 - der Verstärkungsabgleich erfolgt mit einem zum internen Widerstand ($R_1 = 5 \text{ k}\Omega$) in Reihe liegenden Widerstand; der Abgleichbereich beträgt
 - C 570 D (8 Bit) : 20 Ω /LSB
 - C 571 D (10 Bit): 5 Ω /LSB,
 so daß mit einem 100- Ω -(50 Ω)Dickschicht-Regler (möglichst mit Spindelantrieb) sehr große Bereichsänderungen möglich sind
- der Abgleich auf $1023 = 10,23 \text{ V}$ - um 10 mV/LSB zu realisieren - ist möglich
- nach dem Zuschalten der Betriebsspannungen weisen die Bauelemente ein thermisches Einlaufen auf. Beim C 571 D ändert sich der Endwert um etwa 1 LSB. Der Nullpunkt ist stabil. Dieser Effekt ist beim C 570 D aufgrund seiner geringen Auflösung nicht nachweisbar. Die thermische Einlaufzeit liegt bei etwa $15 \dots 30 \text{ s}$
- bei der Meßwertübernahme ist die notwendige Verzögerungszeit von 500 ns zwischen der H/L-Flanke des STS-Signals bis die Daten an den Ausgängen stabil stehen, zu beachten
- wird während einer laufenden Umsetzung ein weiterer positiver Impuls an den Starteingang gelegt, wird die Umsetzung abgebrochen und eine neue Umsetzung gestartet.

5. Anwendungsbeispiele

5.1. Analogbeschaltung des Wandlers

Tabelle 5: Dimensionierung der Abgleichkomponenten

Wandler	R1	R2	R3	R4	R5
C 570 D	20 Ω	2,4 $\text{k}\Omega$	1,8 $\text{k}\Omega$	10 $\text{k}\Omega$	20 Ω /LSB
C 571 D	10 Ω	2,4 $\text{k}\Omega$	4,7 $\text{k}\Omega$	10 $\text{k}\Omega$	5 Ω /LSB

Bild 4 zeigt die Beschaltung des C 571 D mit allen erforderlichen Abgleichkomponenten für den Nullpunkt- und Endwertabgleich. Die Dimensionierung der Abgleichkomponenten für die 8- und 10-Bit-Variante enthält Tabelle 5. Für den Einsatz ohne erhöhte Anforderungen kann auf die Widerstände $R_1 \dots R_4$ für den Nullpunktgleich verzichtet werden. Die Widerstandskombination mit R_5 kann auch durch einen Festwiderstand von etwa $15 \text{ }\Omega$ ersetzt werden. Dadurch wird die Endwertspannung um etwa 30 mV angehoben.

Wird ohne Gleichtaktspannung gearbeitet, ist die Digitalmasse mit der Signal- bzw. der Analogmasse - falls keine Nullpunktgleichkomponenten verwendet werden - zu verbinden.

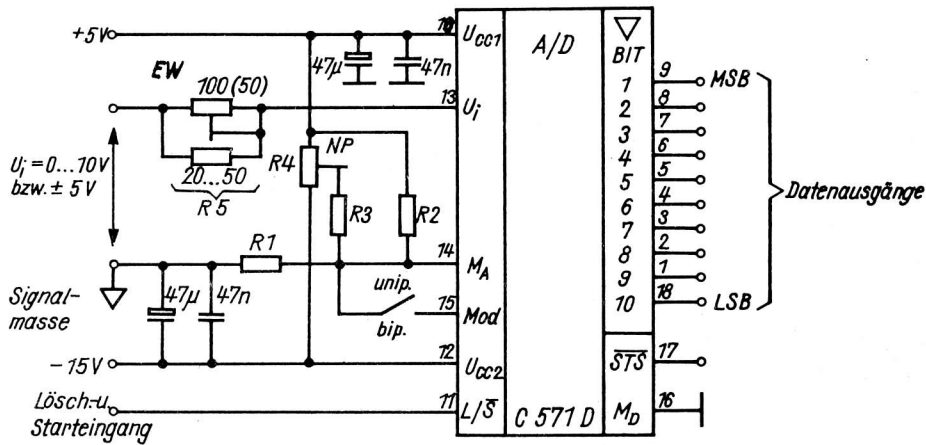


Bild 4: Einsatzschaltung des C 571 D mit Abgleichkomponenten

5.2. Operationsverstärkervorsatz

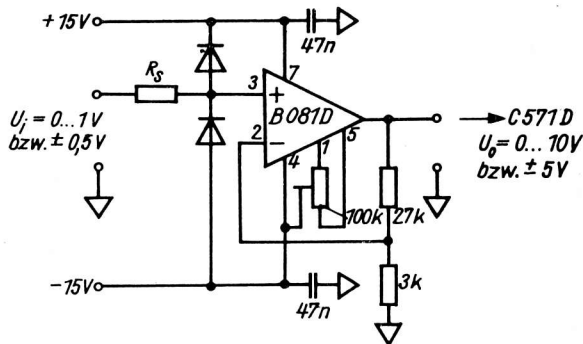


Bild 5: hochohmiger Vorsatz-OV mit Eingangsschutzschaltung

Bild 5 zeigt einen nichtinvertierenden OV (mit einer Verstärkung $V_U = 10$) in Elektrometerschaltung, um einen möglichst hohen Eingangswiderstand zu realisieren und damit die Messung an hochohmigen Signalquellen zu ermöglichen. Der Eingangsstrom der Schaltung wird vorrangig durch die Restströme der beiden Dioden bestimmt, die eventuell auftretende Spannungsspitzen auf $\pm U_{CC}$ (einschließlich der Diodenflußspannung) begrenzen. Der Widerstand R_S dient zur Strombegrenzung der Dioden. Mit der eingestellten Verstärkung $V_U = 10$ beträgt die Eingangsempfindlichkeit $0 \dots 1$ V bzw. $\pm 0,5$ V im Bipolarbetrieb, und damit die Auflösung etwa 1 mV/LSB beim C 571 D bzw. 4 mV/LSB beim C 570 D.

Mit dem Vorsatz-OV läßt sich sehr einfach der Abgleich des gesamten Wandlers vornehmen. Der Nullpunktgleich erfolgt mit dem Offsetregler (100 kOhm). Ersetzt man den 3-kOhm-Widerstand der Verstärkungseinstellung durch einen 2,7-kOhm-Festwiderstand und einen 500-Ohm-Regler, so können damit die Verstärkung bzw. der Endwert des Gesamtwandlers abgeglichen werden.

Der Einsatz mit einer Verstärkung $V_U = 100$ - um $100 \mu\text{V}/\text{LSB}$ bzw. $400 \mu\text{V}/\text{LSB}$ zu realisieren - empfiehlt sich nicht, da in diesem Fall die Offsetdrift des OV die Meßgenauigkeit beeinträchtigt und der dynamische Ausgangswiderstand des OV ansteigt. Dieses führt zu einer Schaltschwellenverbreiterung beim C 571 D. Für den C 570 D kann dieser Effekt je nach Anforderungen toleriert werden.

5.3. Sample-and-Hold-Vorsatz

Sollen schnelle A/D-Wandler für die Meßwerterfassung eingesetzt werden, so ist eine präzise Messung nur möglich, wenn sich die Signalspannung innerhalb der Wandlungszeit um $< 1/2$ LSB ändert. Nimmt man ein Sinussignal, das erfaßt werden soll und setzt voraus, daß sich dessen Momentanwert innerhalb von $25 \mu\text{s}$ selbst im Bereich der größten Steilheit (um den Nulldurchgang) nur um $< 0,05 \%$ ändert, heißt das, daß Signale nur mit einer Bandbreite von einigen Hertz umgesetzt werden können. Aus diesem Grund muß häufig vor den A/D-Wandler eine Abtast- und Halteschaltung gesetzt werden.

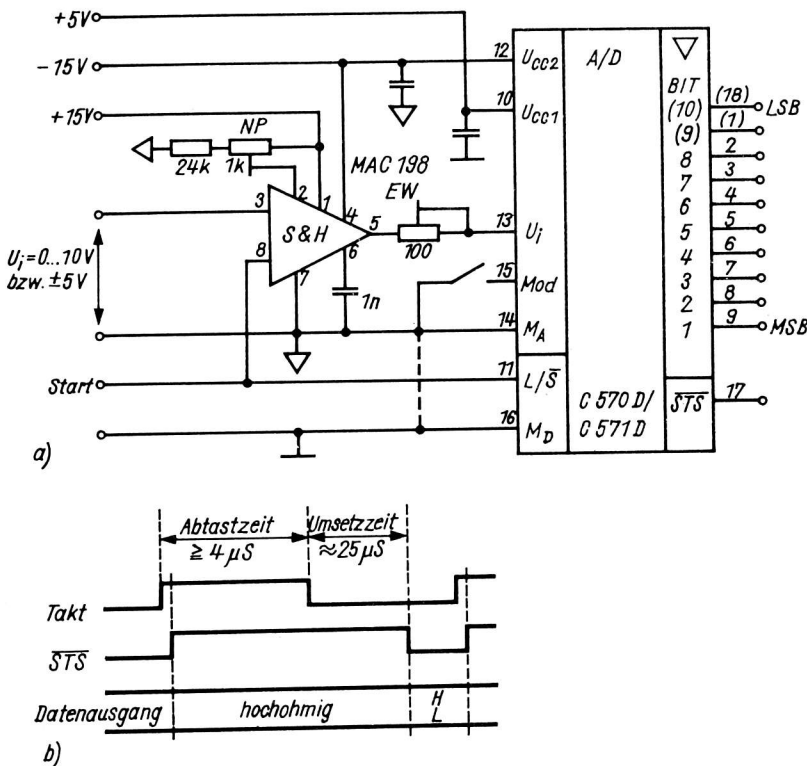


Bild 6: Signalabtastung und Digitalisierung

a) Schaltbild, b) Taktdiagramm

Im Schaltungsvorschlag (Bild 6a) wird der Schaltkreis MAC 198 (MAB 398) aus der ÖSSR verwendet. Er verarbeitet Signale von $\pm 10\text{V}$ bei $U_{CC} = \pm 15\text{V}$ und hat eine Erfassungszeit von etwa $4 \mu\text{s}$. Die erforderliche Abtastzeit richtet sich nach der gewünschten Genauigkeit und dem verwendeten Ladekondensator (z. B. 1nF).

Das Taktsignal weist ein unsymmetrisches Tastverhältnis auf (Bild 6b). Während der Abtastzeit ($\geq 4 \mu\text{s}$) wird das Signal vom Sample-and-Hold-Schaltkreis abgetastet. Gleichzeitig wird der Wandler zurückgesetzt, die Datenausgänge werden hochohmig und das $\overline{\text{STS}}$ -Signal hat H-Potential. Mit der H/L-Flanke des Taktsignals wird der MAC 198 in den Hold-Zustand geschaltet und die eigentliche Umsetzung gestartet. Nach etwa $25 \mu\text{s}$ wird das Meßergebnis automatisch an die Datenausgänge gelegt und das $\overline{\text{STS}}$ -Signal hat L-Potential. Läßt man z. B. $1 \mu\text{s}$ für die Datenübernahme in das verarbeitende System, so beträgt die gesamte Erfassungszeit $\{4 \mu\text{s} + [15 \dots 30 (40) \mu\text{s}] + 1 \mu\text{s}\}$ mindestens $20 \mu\text{s}$, typisch $30 \mu\text{s}$ und maximal $45 \mu\text{s}$. Damit ergeben sich Umsetzraten von $22,2 \dots 50 \text{ kHz}$ (typisch 33 kHz).

Eine geringfügige Geschwindigkeitssteigerung läßt sich erzielen, wenn der Sample-and-Hold-Schaltkreis während der Datenübernahme bereits den nächsten Meßwert abtastet und nach $4 \mu\text{s}$ in den Hold-Zustand geschaltet und gleichzeitig die Wandlung gestartet wird. Die Zeit für die Datenübernahme fällt dann mit der Abtastzeit zusammen.

5.4. Meßstellenabfrage

In vielen Bereichen der MSR-Technik ist eine größere Zahl von Meßstellen regelmäßig zu überwachen oder zu erfassen.

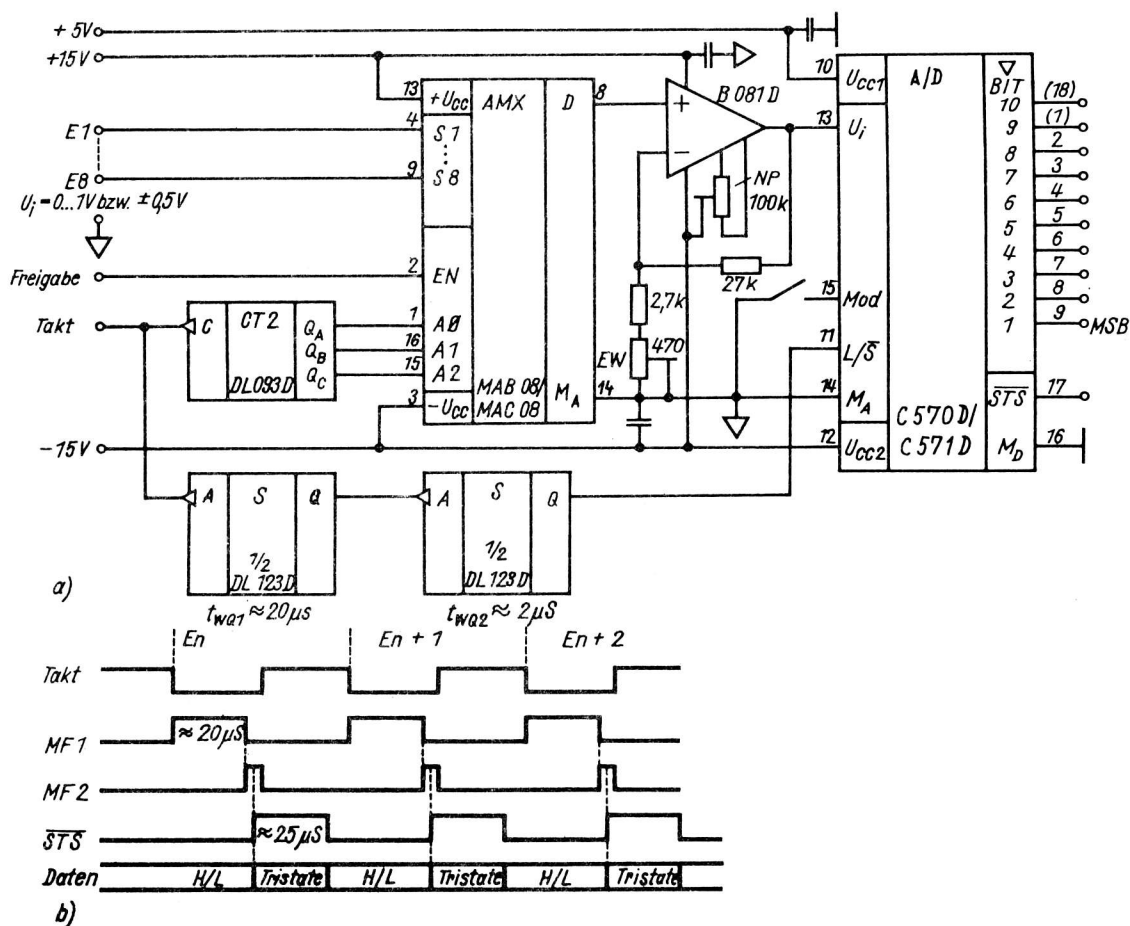


Bild 7: Zyklische Abfrage von acht Meßstellen
 a) Schaltbild, b) Taktdiagramm

Im Bild 7a wird eine Anordnung gezeigt, mit der bis zu acht Meßstellen - die alle einen gemeinsamen Massebezugspunkt besitzen - nacheinander abgefragt werden können. Zur Steuerung werden ein Zähler (DL 092 D/DL 093 D) und ein Doppelmonoflop (DL 123 D) benötigt. Das Taktsignal steuert den Zähler, dessen Ausgänge $Q_A \dots Q_C$ die Adreßeingänge des Analogmultiplexers MAB 08 oder MAC 08 (ČSSR) bilden. Je nach angelegter Adresse wird einer von acht Meßeingängen auf den Ausgang durchgeschaltet. Die Schaltzeit liegt etwa bei $1/\mu\text{s}$ und der Widerstand im durchgeschalteten Zustand beträgt ungefähr 250 ... 400 Ohm. Die Bauelemente verarbeiten Signale bis zu ± 10 V. Um das Meßsignal entsprechend niederohmig für den A/D-Wandler bereitzustellen, muß dem Analogmultiplexer ein OV nachgeschaltet werden. Im dargestellten Fall arbeitet er mit der Verstärkung $V_U = 10$. Der Abgleich des Systems erfolgt am OV. Mit dem Offsetregler (100 kOhm) werden der Nullpunkt und mit dem 470-Ohm-Regler der Endwert bzw. die Verstärkung eingestellt. Diese Schaltung verarbeitet Eingangssignale von 0 ... 1 V bzw. $\pm 0,5$ V.

Mit jeder Umschaltung auf einen anderen Kanal muß eine Einschwing- oder Beruhigungszeit für den Multiplexer und besonders für den OV berücksichtigt werden. Diese Zeit wurde mit einem Monoflop (MF 1) auf $20/\mu\text{s}$ eingestellt (Bild 7b). Nach dieser Zeit erzeugt ein zweiter Monoflop (MF 2) einen Startimpuls von $\geq 2/\mu\text{s}$ für den A/D-Wandler. Nach weiteren 15 ... $40/\mu\text{s}$ (typ. $25/\mu\text{s}$) werden die Meßdaten an die Ausgänge des Wandlers gelegt. Damit ergeben sich die Werte nach Tabelle 6.

Tabelle 6: Werte für zyklische Abfrage von acht Meßstellen

Kenngröße	min.	typ.	max.	Einheit
Umsetzzeit je Kanal	37	47	62	μs
Umsetzrate	16	21	27	kHz
Wiederholrate je Kanal (bei 8 Kanälen)	2	2,6	3,3	kHz

Mit der vorliegenden Schaltung können im wesentlichen nur Signale verarbeitet werden, deren Momentanwert sich nur langsam ändert, wie es z. B. in der Temperaturmeßtechnik der Fall ist.

Sollen Signale erfaßt werden, die sich schnell ändern, dann ist auch hier die Verwendung einer Sample-and-Hold-Schaltung erforderlich. Wird statt des B 081 D eine Sample-and-Hold-Schaltung wie in Bild 6 eingesetzt, hat das den weiteren Vorteil, daß die Beruhigungszeit von $20/\mu\text{s}$ auf etwa $5/\mu\text{s}$ verkürzt werden kann. Mit MF 1 wird dann die Abtastzeit festgelegt. Allerdings läßt sich in diesem Fall mit der Abtastschaltung eine Verstärkung von $V_U = 10$ nicht realisieren. Sie liegt fest mit $V_U = 1$. Damit würde der Eingangsspannungsbereich bei $U_1 = 0 \dots 10$ V bzw. ± 5 V liegen.

5.5. Mikrorechneranpassung

Die A/D-Wandler C 570 D/C 571 D können mit einem Minimum an zusätzlichen Bauelementen von einem Standard-Mikroprozessor gesteuert bzw. an dessen Datenbus angepaßt werden. Für die Zusammenarbeit der Wandler mit einer CPU des Mikroprozessorsystems U 880 zeigen die Bilder 8 und 9 Schaltungsvorschläge.

Der Umsetzvorgang wird gestartet, wenn die Steuerleitungen $\overline{\text{IORQ}}$ und $\overline{\text{WR}}$ L-Potential und der Ausgang des Adreßdekoders ADR 1 H-Potential führen (E/A-Schreiben).

Ein monostabiler Multivibrator sichert die notwendige Startimpulsbreite von $t_p \geq 2/\mu\text{s}$. Nach Ablauf des Umsetzvorganges werden die Datenausgänge des Wandlers aktiv; der $\overline{\text{STS}}$ -Ausgang nimmt L-Potential an. Durch Freigabe der Bustreiberanschlüsse können die Datenausgänge des Wandlers bei Bedarf an den Datenbus geschaltet werden. Wenn die Steuerleitungen $\overline{\text{IORQ}}$ und $\overline{\text{RD}}$ auf Low und der Ausgang des Adreßdekoders ADR 2 auf High liegen, werden Bit 1 ... 8 an den Datenbus geschaltet (E/A-Lesen). Kommt ein 10-Bit-Wandler (C 571 D) zur Anwendung, werden Bit 9 und 10 über einen weiteren Bustreiber bei $\overline{\text{IORQ}}$ und $\overline{\text{RD}} = \text{Low}$ und ADR 3 = High an den Datenbus geschaltet. Zusätzlich kann über diesen Treiber der $\overline{\text{STS}}$ -Ausgang des Wandlers abgefragt werden (Polling).

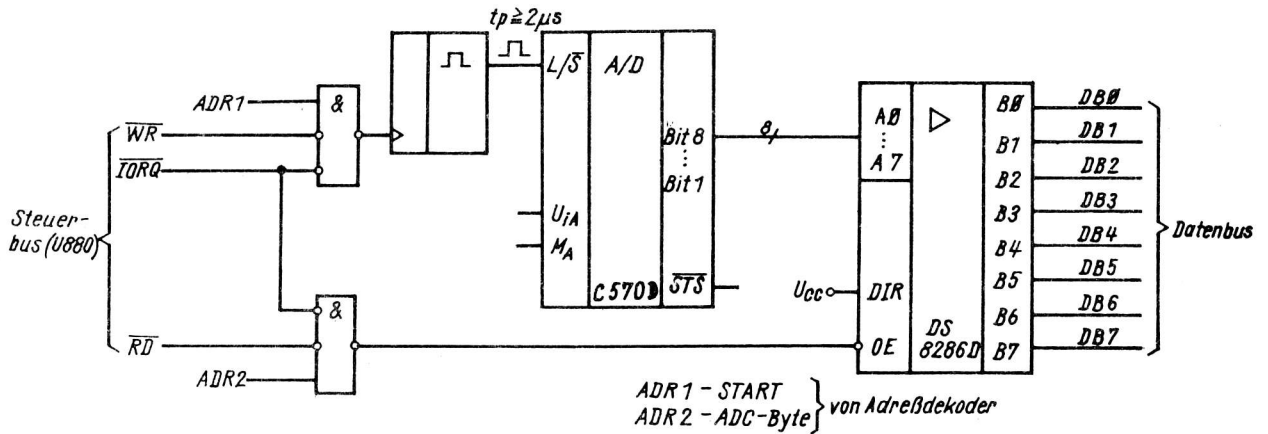


Bild 8: Mikrorechneranpassung (8-Bit-Datenbus)

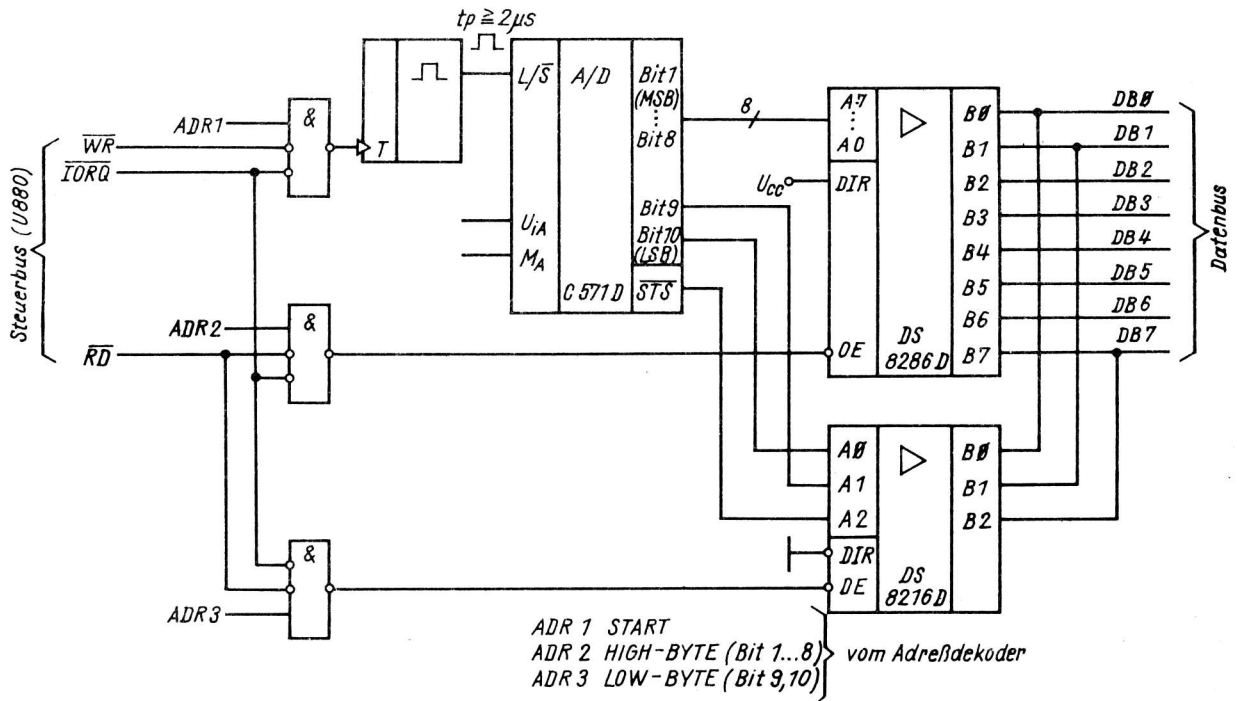


Bild 9: Mikrorechneranpassung (8-Bit-Datenbus)

Eine weitere Variante zur Anschaltung eines A/D-Wandlers an den Datenbus eines Mikroprozessors besteht in der Verwendung spezieller Interface-Schaltkreise, z. B. der PIO U 855 D.

Bild 10 zeigt einen Schaltungsvorschlag zur Anwendung von maximal acht Wandlern C 570 D im Multiplexbetrieb.

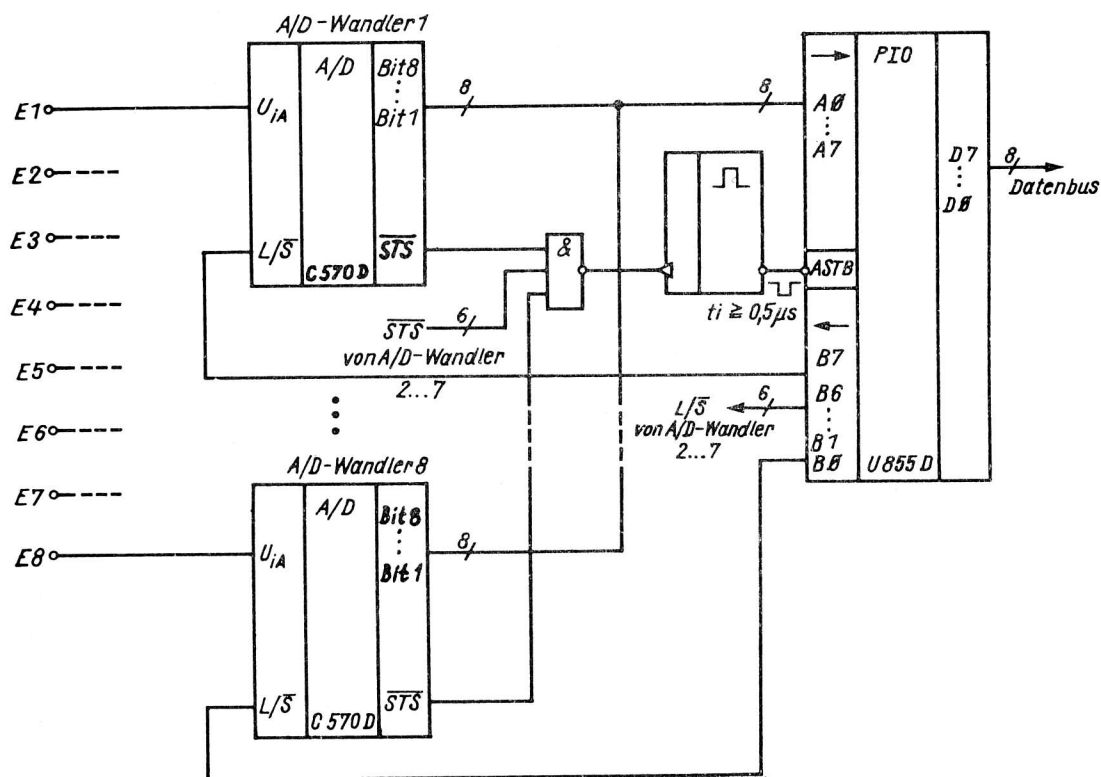


Bild 10: Mikrorechneranpassung von acht A/D-Wandlern C 570 D (multiplex) mittels PIO U 855 D

Die Tristate-Datenausgänge des C 570 D erlauben es, die Wandler ausgangsseitig parallel zu schalten. Ein 8-Bit-Datenwort eines Wandlers kann über Kanal A der PIO eingelesen werden (Byte-Eingabe). Über Kanal B der PIO und die L/\bar{S} -Eingänge werden die Wandler gesteuert (Byte-Ausgabe).

Haben alle L/\bar{S} -Eingänge H-Potential, so sind die Datenausgänge aller Wandler hochohmig. Der Umsetzvorgang nur eines Wandlers wird durch L-Potential am jeweiligen L/\bar{S} -Eingang gestartet. Nach der Umsetzung werden die Ausgänge dieses Wandlers aktiviert. Die Daten können nach einer notwendigen Verzögerung ($t_d > 500$ ns) vom Prozessor gelesen werden. Das Ende des Umsetzvorganges wird durch L-Potential am $\bar{S}T\bar{S}$ -Ausgang signalisiert. Der Übergang auf L-Potential an einem der $\bar{S}T\bar{S}$ -Ausgänge der verschiedenen Wandler bewirkt das Triggern eines monostabilen Multivibrators, der die Datenübernahme am Kanal A der PIO steuert und im folgenden einen Interrupt auslöst. Mit Hilfe eines Bedienprogrammes kann das Datenwort in die CPU übernommen und der nächste Wandler gestartet werden.

6. Dynamische Prüfung von ADU

Eine der möglichen Anordnungen zur schnellen Überprüfung der dynamischen Eigenschaften von schnelleren A/D-Wandlern zeigt Bild 11. Mit diesem Aufbau können die Kennlinienfehler bestimmt werden.

Der Prüfling setzt mit einer vorgegebenen Taktrate entweder eine Gleichspannung oder ein Testsignal - das durch den Funktionsgenerator bereitgestellt wird - in entsprechende Digitalsignale um. Mit dem $\bar{S}T\bar{S}$ -Signal, das genau genommen noch um 500 ns verzögert werden müßte, werden die Daten in einen Zwischenspeicher geladen. Er ist erforderlich, da sonst während der Umsetzzeit von $25 \mu s$ der Referenz-D/A-Wandler offene Eingänge erkennt und das Ausgangssignal entsprechend auf den Nullpunkt bzw. auf den negativen Endwert bei Bipolarbetrieb setzt. Die Ausgänge des Speichers steuern einen Referenz-D/A-Wandler, der gegenüber dem zu prüfenden A/D-Wandler eine deutlich höhere Auflösung und Kennliniengenauigkeit aufweisen muß. Für die Prüfung eines C 570 D (8 Bit)

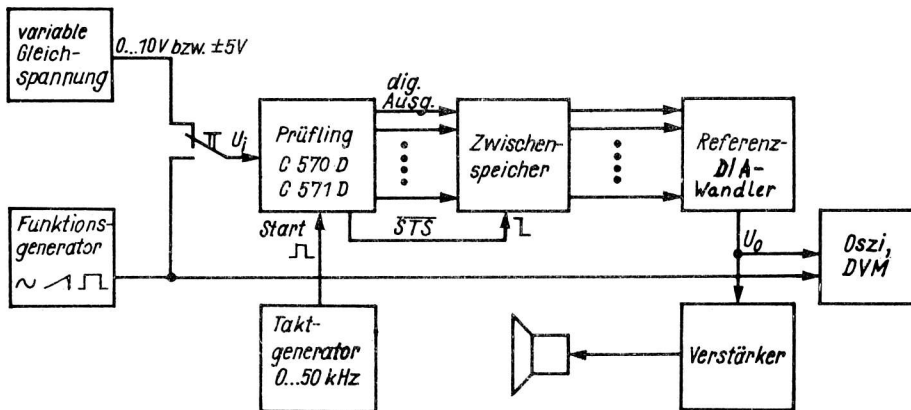


Bild 11: Prinzip der dynamischen Prüfung eines C 570 D bzw. C 571 D

kann in jedem Fall ein C 565 D (12 Bit) verwendet werden. Soll ein C 571 D (10 Bit) geprüft werden, so weist der C 565 D zwar nur eine um den Faktor 4 höhere Auflösung auf, besitzt aber einen Linearitätsfehler von nur $\pm 0,5$ LSB, so daß er trotzdem eingesetzt werden kann.

Am Oszillografen kann das Eingangssignal U_1 mit dem Ausgangssignal U_0 des D/A-Wandlers verglichen werden und grobe Kennlinienfehler bzw. Fehlumsetzungen erkannt werden. Da es relativ schwierig ist, mit dem Sichtvergleich stochastisch auftretende Einzelfehler zu erkennen, kann bei der Umsetzung von z. B. einem Sinussignal die akustische Wiedergabe über einen Lautsprecher erfolgen. Dabei ist fast jeder Umsetzfehler als "Knackgeräusch" erkennbar. Die Schaltschwellenbreite kann mit einer langsam ansteigenden Eingangsspannung im Lautsprecher hörbar gemacht werden. Ist die Schaltschwellenbreite kleiner $\pm 0,5$ LSB, so wechseln sich bei der Wiedergabe absolut rauschfreie und verrauschte Bereiche ab, die an der Eingangsspannung gemessen werden können.

Außerdem ist mit dieser Anordnung einfach die maximale Umsetzrate bestimmbar, da der D/A-Wandler wesentlich schneller als der A/D-Wandler ist.

Literatur

- /1/ Kahl, B.: C 520 D 3-Digit-Analog/Digital-Wandler
Frankfurt/O.: VEB Halbleiterwerk Frankfurt/O. - KDT Vorstand d. BV, o. J.
(Mikroelektronik Information Applikation Heft 14)
- /2/ Kahl, B.: A/D-Wandlersystem C 500 D, C 501 D, C 502 D, C 504 D
Applikative Inf., Berlin 7(1986)2, S. 32 ... 55
- /3/ Datenblattsammlung "Elektronische Bauelemente"
Ausgabe 1/85: "Neue und weiterentwickelte Bauelemente"
Berlin: VEB Applikationszentrum Elektronik Berlin 1985
- /4/ Dietrich, J.; Kahl, B.: 10- und 8-Bit-AD-Wandlerschaltkreise C 571 D und C 570 D
11. Mikroelektronik-Bauelemente-Symposium 1985 in Frankfurt/O., Referate, Bd. 2,
S. 341 ... 348
- /5/ TGL 43 269 Integrierte Halbleiterschaltkreise; 10-Bit-Analog-Digital-Wandler-
Schaltkreise C 571 D, C 571 D1 und 8-Bit-Analog-Digital-Wandlerschaltkreis
C 570 D; Technische Bedingungen. - 1986.
- /6/ Dieben, A.; Heymel, G.; Unger, H.: Schneller Analog-Digital-Wandler für Testzwecke
Radio fernsehen Elektronik, Berlin 28(1979)10, S. 621 ... 623
- /7/ Bobe, W.: Ein schneller 8-Bit-Analog-Digital-Umsetzer
Radio Fernsehen Elektronik, Berlin 28(1979)1, S. 22 ... 23
- /8/ 10-Bit-Analog-Digital-Wandlerschaltkreis C 571 D (Informationsblatt) Ausg. 10/85
VEB Halbleiterwerk Frankfurt/O.
- /9/ TGL 38 393 (E) Integrierte Halbleiterschaltkreise; Begriffe, Kurzzeichen und De-
finitionen für Wandler-Bauelemente. - 1985.

Dipl.-Wirtsch. Wolfgang Matzke

VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf
im VEB Kombinat Mikroelektronik

Leistungselektronik in der Schriftenreihe „Mikroelektronik Information/Applikation“

In Zusammenarbeit zwischen der Kammer der Technik, Vorstand des Bezirksverbandes Frankfurt/Oder, dem VEB Halbleiterwerk Frankfurt/Oder, Betrieb im VEB Kombinat Mikroelektronik und dem VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf, Betrieb im VEB Kombinat Mikroelektronik wird seit Jahren die Schriftenreihe - "Mikroelektronik Information/Applikation" - herausgegeben.

Die Beiträge der Autoren des VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf (MLS) behandeln das Gebiet der Leistungselektronik. Diese Hefte der Schriftenreihe beinhalten jeweils eine ausführliche Beschreibung des Bauelementes bzw. der Bauelemente und geben Hinweise des Herstellers hinsichtlich der Einsatzgebiete und -möglichkeiten der Bauelemente. Diese technischen Hinweise sind für den Schaltungsentwickler und Anwender, sowie für Amateure, ausgelegt. Die angegebenen Daten und Einsatzgebiete dienen lediglich der Information und geben keine Auskunft über Liefermöglichkeiten. Änderungen, die durch den technischen Fortschritt bedingt sind, behält sich der Hersteller vor. Spezielle Anfragen sind an den Hersteller

VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf
im VEB Kombinat Mikroelektronik
Ruhlsdorfer Weg
Stahnsdorf
1533
Telefon: 680 Telex: 015 220

zu richten.

In der Schriftenreihe "Mikroelektronik Information/Applikation" sind für das Gebiet der Leistungselektronik bisher nachstehende Hefte veröffentlicht worden:

- Heft 13 Leistungselektronik 1: Bauelemente der Leistungselektronik - Grundlagen
- Heft 16 Leistungselektronik 2: Bauelemente-Sortiment der DDR - Teil 1: Dioden
- Heft 17 Leistungselektronik 4: Die sicheren Arbeitsbereiche Leistungssohalttransistoren
- Heft 18 Bauelemente der Leistungselektronik 3: Leistungstransistoren DDR
- Heft 34 Leistungselektronik 5: Halbleiterventile und Leistungselektronik - Einführung und Übersicht

Schriftliche Bebestellungen für Versand nur an:
Kammer der Technik
Vorstand des Bezirksverbandes Frankfurt/Oder
Ebertusstr. 2
Frankfurt/Oder
1200

Direktverkauf:
Ingenieurbetrieb für die Anwendung der
Mikroelektronik (IfAM) Frankfurt/Oder
Ernst-Thälmann-Str. 37
Frankfurt/Oder
1200
Telefon: 32 71 71

AI 8(1987) H. 2

Der Umfang je Heft beträgt ca. 100 Seiten

Preis: 4,00 M.

Im weiteren wird auf den Inhalt der einzelnen Hefte näher eingegangen.

- Kunert, M.: Bauelemente der Leistungselektronik - Grundlagen
VEB Halbleiterwerk Frankfurt/O. - KDT Vorstand d. BV Frankfurt/O.
(Mikroelektronik Information Applikation Leistungselektronik 1 Heft 13)
Redaktionsschluß: 30. 6. 1982

Mit diesem Heft wird das Gebiet der Leistungselektronik aufgegriffen. Es ist deshalb verständlich, daß der Autor zunächst das Wechselverhältnis zwischen Mikroelektronik und Leistungselektronik erläutert. Anschließend folgt eine umfassende theoretische Übersicht der zur Leistungselektronik gehörenden Halbleiterbauelemente.

Der Hauptteil des Heftes behandelt die allgemein gültigen Kenngrößen für Halbleiterbauelemente der Leistungselektronik (Begriffe, Definitionen, Kurzzeichen) wie sie z. B. bei den wesentlichen Grenz- und Kennwerten für Gleichrichterdiolen, Thyristoren, bipolare Schalttransistoren und unipolare Schalttransistoren benutzt werden. Im Anschluß daran werden Kennlinien und Diagramme zu Halbleiterbauelementen der Leistungselektronik zur Verdeutlichung der Zusammenhänge und Funktionen wiedergegeben. Eine kleine Literaturübersicht schließt das Heft ab.

- Schwerdt, E.; Ehrhardt, L.: Bauelemente-Sortiment der DDR - Teil 1: Dioden
VEB Halbleiterwerk Frankfurt/O.; VEB Gleichrichterwerk Stahnsdorf - KDT Vorstand
d. BV Frankfurt/O.
(Mikroelektronik Information Applikation Leistungs-Elektronik II Heft 16)
Redaktionsschluß: 16. 11. 1982

In diesem Heft wird das Gleichrichterdiolen- und Kühlkörper-Sortiment der DDR sowie eine Leistungs-Z-Diode vorgestellt.

Einleitend werden u. a. allgemeine Anwendungshinweise, Einbau- und Lötvorschriften, Wartung und einschlägige Standards behandelt.

Der Hauptteil enthält die technischen Eigenschaften der Gleichrichterdiolen und der Kühlkörper. Dazu gehören zu jedem Bauelement die Grenz- und Kennwerte, die Kennlinien, die Gehäuseformen und -abmessungen.

Das Sortiment umfaßt die Gleichrichterdiolen SY 360, SY 320, SY 351, SY 170/171, SY 180 A, SY 180, die schnellen Gleichrichterdiolen SY 330, SY 345, SY 356, SY 185, die Leistungs-Z-Diode SZ 600, Kühlkörper und Kühlkörperprofile.

- Kunert, M.: Die sicheren Arbeitsbereiche Leistungsschalttransistoren
VEB Halbleiterwerk Frankfurt/O.; VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf -
KDT Vorstand d. BV Frankfurt /O.
(Mikroelektronik Information Applikation Leistungselektronik 4 Heft 17)
Redaktionsschluß: 15. 1. 1985

Der Autor bringt die Definition des sicheren Arbeitsbereiches (SOA) sowie die Arten der Bereiche im Normalbetrieb und im Störfall.

Im Normalbetrieb geht es um den Arbeitsbereich

- für das Einschalten und das untypische Ausschalten des Transistors bei leitender Basis-Emitter-Strecke (FBSOA)
- für das Ausschalten des Transistors bei gesperrter Basis-Emitter-Strecke (RBSOA)
- für den Gleichstrom- und Impulsbetrieb im aktiven Bereich; er ist für Leistungs-Schalttransistoren zweitrangig.

Bei einigen Transistortypen werden sog. E_{SB} -Werte angegeben, die sich auf das Ausschalten des Transistors ohne Spannungsklemmung bei gesperrter Basis-Emitter-Strecke beziehen.

Für den Störfall, d. h. für das Abschalten des Kurzschlußstromes durch den Transistor, werden sichere Arbeitsbereiche bei leitender (FBAQA) und bei gesperrter (RBAQA) Basis-Emitter-Strecke angegeben.

Die sicheren Arbeitsbereiche werden im Hauptteil ausführlich behandelt und durch verschiedene Beispiele, Diagramme und Kennlinien veranschaulicht.

Ergänzt wird das Heft durch eine Zusammenstellung der zutreffenden Formelzeichen und eine Erzeugnisübersicht des VEB Mikroelektronik "Karl Liebknecht", Stahnsdorf.

Mit 77 Literaturhinweisen soll ein tieferes Eindringen in das Gebiet der Leistungselektronik unterstützt werden.

● Ehrhardt, L.: Leistungstransistoren DDR

VEB Halbleiterwerk Frankfurt/O.; VEB Gleichrichterwerk Stahnsdorf - KDT Vorstand d. BV Frankfurt/O.

(Mikroelektronik Informations- und Applikationsheft 18 Bauelemente der Leistungselektronik 3)

Redaktionsschluß: 30. 3. 1983

In diesem Heft wird das Leistungstransistoren-Sortiment der DDR vorgestellt.

Nach einer kurzen Einleitung folgen technische Erläuterungen, wie Begriffe, allgemeine Anwendungshinweise (betreffend Grenzwerte, höchstzulässigen Arbeitsbereich, Kenngrößen und ihre Meßbedingungen), Einbau-, Löt- und Waschvorschriften, Wärmeableitung und Wartung. Zwecke einer sicheren und ökonomischen Projektierung des Einsatzes der Leistungstransistoren werden zusätzlich zu den genannten Erzeugnis- und Werkstandards "Ergänzende Standards" erwähnt.

Für die Leistungsschalttransistoren SU 160, SU 161, SU 165, SU 167/169, SU 178/179, SU 180 und die Leistungstransistoren SD 168, SD 600 ... 602, SD 802 und SD 812 werden die Grenz- und Kennwerte beschrieben. Die Funktionen und Anwendungsbereiche werden durch mehrere Diagramme anschaulich dargestellt.

● Kunert, M.: Halbleiterventile und Leistungselektronik - Einführung und Übersicht

VEB Halbleiterwerk Frankfurt/O.; VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf - KDT Vorstand d. BV Frankfurt/O.

(Mikroelektronik Information Applikation Leistungselektronik 5 Heft 34)

Redaktionsschluß: 30. 6. 1985

Aus dem Inhalt: Halbleiterventile (nicht steuerbare, steuerbare, nicht abschaltbare, abschaltbare), Halbleitermodule, Gleichrichter, Wechselrichter, Steller (Wechsel- und Drehstromsteller, Gleichstromsteller), Umrichter (Wechselstromumrichter, Gleichstromumrichter).
Dieses Heft wird mit mehr als 50 Literaturhinweisen ergänzt.

Weitere Hefte zur Leistungselektronik werden in dieser Schriftenreihe folgen.

Mit Rücksicht darauf, daß seit dem Zeitpunkt der redaktionellen Bearbeitung und Veröffentlichung der oben vorgestellten Informations/Applikations-Hefte neue und weiterentwickelte Halbleiterbauelemente der Leistungselektronik produziert werden, verweisen wir auf nachstehende Informationsleistungen:

- ▶ Datenblattsammlung "Elektronische Bauelemente"
- ▶ "Aktive elektronische Bauelemente" (Taschenbuch) und "Aktive elektronische Bauelemente Neuheiten/Weiterentwicklungen (kurzübersicht)"

Bezugsmöglichkeit:

VEB Applikationszentrum Elektronik Berlin
Abt. DA
Mainzer Straße 25
Berlin
1035

In der folgenden Literatur werden Bauelemente der Leistungselektronik und ihre Applikation behandelt.

Literatur

- /1/ Conrad, H.; Güldner, H.; Friechmann, W.: Mikroelektronik in der Leistungselektronik
Elektrie, Berlin 38 (1984)5, S. 166 ... 169
- /2/ Hildebrandt, B.; Kunert, M.: Beitrag zur Ermittlung der maximalen Schaltfrequenz und Verlustleistung in Leistungstransistoren
Elektrie, Berlin 38(1984)5, S. 170 ... 172
- /3/ Hildebrandt, B.; Ehrhardt, L.: Si-Leistungsschalttransistoren
Elektrie, Berlin 33(1979)9, S. 492
- /4/ Hildebrandt, B.: Die Hochspannungstransistoren SU 161, SU 165 und SD 168
8. Halbleiterbauelemente Symposium vom 11. - 13. Oktober 1977 in Frankfurt/Oder
Vorträge Teil 1, S. IV/1 ... IV/13
- /5/ Schwerdt, E.: Die Gleichrichterdiode SY 181 - ein neuentwickeltes schnellschal-
tendes Leistungselement.
8. Halbleiterbauelemente Symposium vom 11. - 13. Oktober 1977 in Frankfurt/Oder
Ausgewählte Vorträge, S. 147 ... 154
- /6/ Welzel, H.-J.; Spindler, D.: Ergebnisse des Einsatzes des Hochspannungs-
transistors SU 161 und SD 168 in voll mit Halbleitern bestückten Schwarz/
Weiß-Fernsehern des VEB Fernsehgerätekombi Staßfurt.
8. Halbleiterbauelemente-Symposium vom 11. - 13. Oktober 1977 in Frankfurt/O.
Vorträge Teil 1, S. V/1 ... V/16
- /7/ Schuster, W.: Ergebnis der Applikation des Hochspannungstransistors SU 165
in Schaltnetzteilen.
8. Halbleiterbauelemente-Symposium vom 11. - 13. Oktober 1977 in Frankfurt/O.
Teil 1, S. VI/1 ... VI/16
- /8/ Hildebrandt, B.: Anwendung der Leistungsschalttransistoren SU 167 und SU 169.
10. Halbleiterbauelemente-Symposium 1983 in Frankfurt/Oder
Referate Band 3, S. 462 ... 477
- /9/ Ehrhardt, L.: Energie sparen mit Leistungshalbleitern
10. Halbleiterbauelemente-Symposium 1983 in Frankfurt/Oder
Referate Band 3, S. 455 ... 461
- /10/ Kronberg, M.: Einführung in die Beschreibung leistungselektronischer
Schaltungen und Geräte mittels Zustandsgraphen.
Elektrie, Berlin 38(1984)5, S. 173 ... 174.

Pat.-Ing. Inge Janke

VEB Applikationszentrum Elektronik Berlin
im VEB Kombinat Mikroelektronik

2. Zentrale Erfinderkonferenz des VEB Kombinat Mikroelektronik 1986

Am 10.4.1986 fand in der Betriebsgaststätte "Restaurant am Brühl" des VEB Mikroelektronik "Karl Marx" Erfurt die 2. Zentrale Erfinderkonferenz des VEB Kombinat Mikroelektronik statt.

Ziel der Konferenz war es, in Vorbereitung des XI. Parteitages der SED die Leistungen der Erfinder in den Betrieben des VEB Kombinat Mikroelektronik der vergangenen fünf Jahre abzurechnen, hervorragende Leistungen der in den Betrieben des Kombinates tätigen Erfinder und Förderer der Erfinderbewegung zu würdigen sowie die Aufgaben und Zielstellungen des erfinderischen Schaffens bei der Lösung der wissenschaftlich-technischen Aufgaben des Kombinates bis 1990 zu beraten.

An der Konferenz nahmen verdienstvolle Erfinder und Förderer der Erfindertätigkeit, Betriebsdirektoren, Direktoren für Forschung und Technologie sowie Leiter aus diesen Bereichen teil. Als Gäste konnten Vertreter des Amtes für Erfindungs- und Patentwesen der DDR, Vertreter des Ministeriums für Elektrotechnik und Elektronik, sowie Wissenschaftler aus Forschungsinstituten der Akademie der Wissenschaften der DDR und aus Einrichtungen des Ministeriums für Hoch- und Fachschulwesen der DDR begrüßt werden.

Das Hauptreferat der Konferenz hielt der Stellvertreter des Generaldirektors und Direktor für Forschung und Technologie des VEB Kombinat Mikroelektronik, Genosse Dr. Pohl.

Er legte über die im vergangenen Fünfjahrplanzeitraum im VEB Kombinat Mikroelektronik erreichten Ergebnisse des erfinderischen Schaffens Rechenschaft ab und stellte fest, daß in den Betrieben des Kombinates die Erfinderbewegung heute einen hohen Stellenwert bei der Lösung der Aufgaben der Pläne Wissenschaft und Technik besitzt. Die Erfindungsergiebigkeit der Arbeit der Hoch- und Fachschulkader auf dem Gebiet Forschung und Entwicklung hat sich seit 1981 mehr als verdoppelt, und im Erfinderwettbewerb der Jugend haben viele junge Kader gute erfinderische Leistungen hervorgebracht.

Jetzt gilt es, den eingeschlagenen Weg zielstrebig fortzusetzen; auch im Zeitraum 1986 bis 1990 mit schöpferischen Ideen, Lösungen und Patenten zur weiteren Entwicklung und Produktion neuer Bauelemente der Mikroelektronik, moderner Technologien und Verfahren mit Spitzenniveau beizutragen.

Das Niveau der zum Patent angemeldeten Erfindungen ist in den kommenden Jahren insbesondere durch folgende Maßnahmen zu erhöhen:

- Intensivierung und Weiterentwicklung des Schöpferturns der Jugend insbesondere durch Übertragung von anspruchsvollen und erfinderisch zu lösenden Aufgaben an Jugendforscherkollektive
- konsequente Planung von erfinderischen und außenwirtschaftlichen Zielstellungen in den Pflichtenheften
- Verallgemeinerung der vorliegenden positiven Ergebnisse, insbesondere aus den Betrieben VEB Werk für Fernsehlektronik Berlin (WFB) und VEB Halbleiterwerk Frankfurt/Oder (HWF) sowie Qualifizierung des Leistungsvergleiches zwischen den Betrieben.

Es gilt, bis 1990 den Nutzungsgrad der zum Patent angemeldeten Erfindungen auf mindestens 55 % zu erhöhen. Die Erfindungsergiebigkeit ist in allen Betrieben des Kombinates mit jährlich mehr als zehn Erfindungen je einhundert Hoch- und Fachschulkader auf dem Gebiet Forschung und Entwicklung zu einem echten Qualitätskriterium der wissenschaftlich-technischen Arbeit zu entwickeln.

An der anschließenden Diskussion beteiligten sich zahlreiche Diskussionsredner. Sie brachten Beiträge zur Aktivierung des Schöpferturns, zur Verbesserung der Planungs- und Leitungstätigkeit sowie

der Pflichtenheftarbeit, zur Arbeit der Jugendforscherkollektive "Musterbau" im VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf und "Wandlerschaltkreis" im VEB Halbleiterwerk Frankfurt/Oder, zu Erfahrungen auf dem Gebiet der Erfindertätigkeit mit Kooperationspartnern und zur Unerläßlichkeit der Patenlliteraturrecherche bei der Bearbeitung von wissenschaftlich-technischen Aufgabenstellungen. Besonderes Interesse fand der Diskussionsbeitrag von Kollegen Munte zu den Erfinderschulen im VEB WFB.

Abgeschlossen wurde die Diskussion durch Genossen Kuhn, der den Konferenzteilnehmern die Grüße des Präsidenten des Amtes für Erfindungs- und Patentwesen der DDR überbrachte. Er unterstrich den Rang und das politische Gewicht des erfinderischen Schaffens und erinnerte daran, daß "Erfinden" Dienstaufgabe eines jeden F/E-Kaders ist; der Nutzen aus Erfindungen muß bedeutend gesteigert werden, insbesondere durch grundlegende neue Lösungen und durch Auseinandersetzung der Jugendforscherkollektive mit Schlüsseltechnologien.

Im Anschluß an die Diskussion verabschiedeten die Teilnehmer der Konferenz eine EntschlieÙung, in der u. a. alle wissenschaftlich-technischen und Rationalisierungsaufgaben bearbeitenden Kader aufgerufen werden, mit Kreativität und Schöpfertum die vom XI. Parteitag der SED gestellten hohen Aufgaben im Interesse der weiteren Entwicklung der sozialistischen Gesellschaft und der Sicherung des Friedens zu erfüllen.

Mit dem Ehrenpreis des Generaldirektors für den besten Erfinder des Kombirates wurde Prof. Dr. Waldman, VEB WFB, Inhaber bzw. Miterfinder an 73 Patentanmeldungen in der DDR, ausgezeichnet. Kollege Munte, VEB WFB, erhielt die Ehrenurkunde des Generaldirektors für den besten Förderer der Erfinderbewegung im Kombinat. Die Ehrenurkunde des Generaldirektors für das erfolgreichste Jugendforscherkollektiv nahm Jugendfreund Mario Motz als Leiter des Kollektivs "Wandler-Schaltkreis" des VEB HWF entgegen.

Patentinformation

Ansteuerung und Schutz von Leistungs-MOSFETs

Die vorgeschlagene Schaltungsanordnung zur Ansteuerung und zum Schutz von Leistungs-MOS-Feldeffekttransistoren /1/ wird im wesentlichen durch zwei CMOS-Schaltkreise realisiert. Besonders geeignet sind der U 40098 D als Treiberschaltkreis und der U 4093 D als Schmitt-Trigger mit NAND-Eingängen (Bild 1).

Die Schaltung gewährleistet bei geringem schaltungstechnischen Aufwand ein für die allgemeine Anwendung ausreichend schnelles Schalten des Leistungs-MOSFETs und gleichzeitig seinen Schutz vor strommäßiger Überlastung im Fehlerfall. Mit der Schaltung wird die Betriebssicherheit von Leistungs-MOSFETs im Schalterbetrieb, insbesondere bei hohen zu schaltenden Spannungen vergrößert.

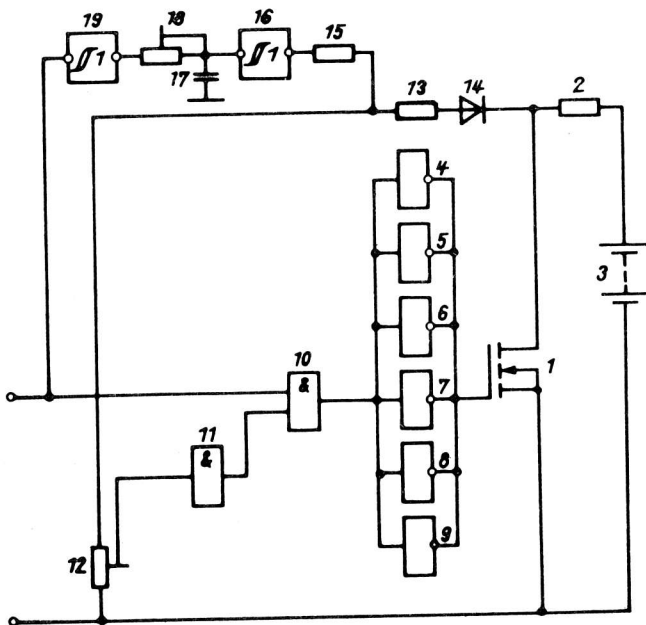


Bild 1: Schaltungsanordnung zur Ansteuerung und zum Schutz von Leistungs-MOSFETs

1 - Leistungs-MOSFET, 2 - Lastwiderstand, 3 - Spannungsquelle, 4 ... 9 - Stufen des CMOS-Treiber-schaltkreises, 10 und 11 - NAND-Gatter, 12 - Spannungsteiler, 13 und 15 - Widerstände, 14 - Diode, 16 - Schmitt-Trigger, 17 - Kondensator, 18 - Regelwiderstand, 19 - Schmitt-Trigger

Die Ansteuerungsfunktion für den Leistungs-MOSFET wird durch einen CMOS-Treiberschaltkreis realisiert. Der Treiberschaltkreis enthält invertierende Treiberstufen mit Tristate-Ausgängen. Die Ansteuerschaltung wird durch einen Schmitt-Trigger-Schaltkreis mit NAND-Eingängen erweitert, der eine Logikfunktion zum Schutz des Leistungs-MOSFETs übernimmt. Seine besondere Funktion liegt in der Überwachung des Spannungsabfalls über dem im Anlaufbereich weitgehend linearen Einschaltwiderstand $R_{DS(on)}$ des Leistungs-MOSFETs als Maß für den fließenden Strom.

Beim Erreichen eines extern einstellbaren Schwellwertes der Drain-Source-Spannung wird der Leistungs-MOSFET abgeschaltet.

Bei abgeschaltetem Leistungs-MOSFET ist die Schutzlogik über eine Diode entkoppelt. Nach dem Einschalten wird die Schutzschaltung erst nach einer Verzögerungszeit aktiviert, die durch eine Reihenschaltung eines Widerstandes, des Schmitt-Triggers, eines Regelwiderstandes mit einer Kapazität (die an Masse liegt), sowie einen weiteren Schmitt-Trigger erzeugt wird. Im Fehlerfall liegt an einem der beiden Eingänge des NAND-Gatters des Schmitt-Trigger-Schaltkreises eine Spannung an, die größer ist als die obere Triggerschwelle.

Eine weitere Schaltung /2/ für die Ansteuerung und den Schutz von Leistungs-MOSFETs sieht den Einsatz eines Timer-Schaltkreises (z. B. des B 555 D) vor, der als Eingangsgröße für die Überwachung im wesentlichen die am Leistungs-MOSFET abfallende Spannung ausnutzt. Last- und Überwachungskreis sind durch eine Diode entkoppelt. Im Ansteuerkreis der Schaltung befinden sich vier Negatoren, z. B. der CMOS-Schaltkreis V 4011 D.

Literatur

- /1/ WP 234971 DD Schaltungsanordnung zur Ansteuerung und zum Schutz von Leistungs-MOS-Feldeffekttransistoren
Anmelder: VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf
- /2/ WP 234972 DD Ansteuerungs- und Schutzschaltung
Anmelder: VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf

Wicht

Standards

Wir möchten unsere Leser auf folgende Standards aufmerksam machen:

TGL	Titel	Verbindlich- keit	Ersatz für TGL/Ausgabe
38 015 5.86	Halbleiterbauelemente; Diskrete Halbleiterbauelemente und integrierte Halbleiterschaltkreise; Bildung der Typbezeichnung und Gestaltung der Typkennzeichnung	1. 4.87	38 015 4.80
43 354/12 (ST RGW 4757-84) 4.86	-; Bipolare Transistoren; Verfahren zur Messung von Schaltzeiten	1. 4.87	200-8317/26 11.72
43 354/13 (ST RGW 4758-84) 4.86	-; -; Verfahren zur Messung von Wärmewiderständen	1. 4.87	200-8317/25 11.72
42 779 3.86	-; Silicium-npn-Darlington-Leistungstransistor SU 111; Technische Bedingungen	1. 2.87	
29 268 (ST RGW 1817-79) 7.86	Integrierte Halbleiterschaltkreise; Termini, Definitionen und Kurzzeichen elektrischer Kenngrößen	1. 3.87	29 268 3.82
38 979 3.86	-; Operationsverstärker-Schaltkreise B 176 D und B 177 D; Technische Bedingungen	1. 2.87	
42 232 10.85	-; Statische Schreib-Lese-Speicher U 214 D45, U 214 D30 und U 214 D20; Technische Bedingungen	1. 4.87	
43 380 3.86	Piezoelektrische Bauelemente; Mikroprozessor-Schwingquarze Reihe MQ 3000 bis 17000 kHz; Technische Bedingungen	1. 1.87	
33 576 3.86	-; Biegungsschwinger Q 01 bis Q 06, 1 bis 40 kHz; Technische Bedingungen	1. 1.87	33 576 11.79
33 577/01 3.86	-; Längsschwinger Q 12 bis Q 16, 40 bis 150 kHz; Technische Bedingungen	1. 1.87	33 577/01 12.79
33 578 3.86	-; Längsschwinger Q 21, 80 bis 150 kHz; Technische Bedingungen	1. 1.87	33 578 12.79
33 579 3.86	-; Flächenscherschwinger Q 31, 200 bis 600 kHz; Technische Bedingungen	1. 1.87	33 579 12.79
33 591 3.86	-; Flächenscherschwinger Q 32, 300 bis 600 kHz; Technische Bedingungen	1. 1.87	33 591 12.79
33 581 3.86	-; Dickenscherschwinger Q 41 und Q 42, 800 bis 6500 kHz; Technische Bedingungen	1. 2.87	33 581 3.82

Fortsetzung

TGL	Titel	Verbindlich- keit	Ersatz für TGL/Ausgabe
33 582 3.86	-; Dickenserschwinger Q 43, > 6500 bis 20000 kHz; Technische Bedingungen	1. 2.87	33 582 9.79
33 583 3.86	-; Dickenserschwinger Q 44 bis Q 46, 20 bis 125 MHz; Technische Bedingungen	1. 2.87	33 583 9.79
14 281/03 3.86	Thermistoren; Heißleiter; Heiß- leiter für Kompensationszwecke mit Drahtanschluß, Technische Bedingungen	1. 1.87	14 281/03 11.76
16 008/02 2.86	Einheitliches System der Kon- struktionsdokumentation; Schaltzeichen für Widerstände; Darstellung der Nennverlust- leistung	1. 1.87	16 008/02 10.69
43 847 (ST RGW 1076-78) 4.86	Festwiderstände und Festkonden- satoren; Reihen der Widerstands- und Kapazitätsnennwerte	1. 2.87	
38 929 1. Änd. 4.82	Feste und mechanisch veränder- bare Widerstände: Feste Schicht- widerstände mit definiertem Frequenzverhalten Baureihen 17 und 27; Technische Bedingungen	1. 3.87	
9100 11.85	-; veränderbare Schichtwider- stände der Baureihe 635, 675 und 685; Technische Bedingungen <u>Nenngröße 675.168.2, 685.127.2, 685.4416.1, 685.4416.2 und 685.4416.5 für Neu- und Weiter- entwicklung von Geräten nicht zu- gelassen</u>	1. 3.87	9100 12.78
11 886 9.85	-; Veränderbare Schichtwider- stände Baureihe 585 und 595; Technische Bedingungen <u>Nenngröße 585.2219 und 595.2219 nur für Ersatzbedarf Nenngröße 585.1815.2 und 595.1815.2 für Neuentwicklung von Geräten nicht zugelassen</u>	1. 3.87	11 886 3.82
11 902 9.85	-; Veränderbare Schichtwiderstände Baureihe 655 und 705; Technische Bedingungen <u>Nenngröße 705.1213.2 für Neu- und Weiterentwicklung von Geräten nicht zugelassen</u>	1. 3.87	11 902 12.81
43 199 6.86	Festkondensatoren; Metall- sierte Polyester-Kondensatoren MKT, zylindrisch, geschützt; Technische Bedingungen	1. 3. 87	10 793/01 9.76 31 680/01 12.77
7198 3.86	-; Aluminium-Elektrolyt-Kondensa- toren, zylindrisch, axiale An- schlußdrähte, Niedervolt, Typ IIA; Technische Bedingungen	1. 3.87	7198 12.75

Fortsetzung

TGL	Titel	Verbindlich- keit	Ersatz für TGL/Ausgabe
200-8519 2.86	-; Tantal-Festkörper-Kondensatoren zylindrisch, hermetisch dicht; Technische Bedingungen	1. 3.87	200-8519 4.77
200-8511 3.86	Kontaktbauelemente; Steckverbinder 13/60; Technische Bedingungen	1. 2.87	200-8511 12.67
10 010 12.85	-; Drehschalter 4 A bis 11 Kontakte; Technische Bedingungen	1. 11.86	10 010 9.61
10 011 12.85	-; Drehschalter 6 A bis 7 Kontakte; Technische Bedingungen	1. 11.86	10 011 9.61
10 012 12.85	-; Drehschalter 10 A bis 7 Kontakte; Technische Bedingungen	1. 11.86	10 012 9.61
10 013 12.85	-; Drehschalter 4 A bis 36 Kontakte; Technische Bedingungen	1. 11.86	10 013 9.61
10 014 12.85	-; Drehschalter 6 A bis 24 Kontakte; Technische Bedingungen	1. 11.86	10 014 9.61
10 015 12.85	-; Drehschalter 10 A bis 24 Kontakte; Technische Bedingungen	1. 11.86	10 015 9.61
10 016 12.85	-; Drehschalter 4 A bis 57 Kontakte; Technische Bedingungen	1. 11.86	10 016 9.61
10 017 12.85	-; Drehschalter 6 A bis 37 Kontakte; Technische Bedingungen	1. 11.86	10 017 9.61
10 018 12.85	-; Drehschalter 10 A bis 37 Kontakte; Technische Bedingungen	1. 11.86	10 018 9.61
4559 2.86	Elektroinstallationserzeugnisse; Zweipolige Gerätesteckdosen; Mit Schutzkontakt 10 A 250 V _~	1. 2.87	4559 12.75

Zurückziehungen von Standards ohne Ersatz

TGL	Ausgabe	Titel	nicht mehr anzuwenden ab
25 916	11.72	Halbleiterbauelemente; Silizium-npn-Hochfrequenztransistor SF 150	1. 5.86
29 959	12.76	-; Thyristor ST 108	1. 5.86
32 677	7.77	-; Thermoelektrische Kühlbatterien; Technische Forderungen, Prüfung, Kennzeichnung, Verpackung, Transport, Lagerung	1. 5.86
31 457	9.77	Integrierte Halbleiterschaltkreise; Monolithischer bipolarer RGB-Matrix-Schaltkreis A 230 D; Technische Bedingungen	1. 5.86
31 458	9.77	-; Monolithischer bipolarer Secam-Dekoder-Schaltkreis A 295 D; Technische Bedingungen	1. 5.86
32 534	10.78	-; Schwellwert-Schaltkreis A 902 D; Technische Bedingungen	1. 3.86
32 535	10.78	-; Kamera-Schalt-Kreis A 910 C und A 910 D; Technische Bedingungen	1. 3.86
10 583	1.62	Elektronenröhren; Subminiaturröhren; Technische Bedingungen	1. 5.86



**veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik**

DDR-1035 Berlin, Mainzer Straße 25
Telefon: 5 80 05 21, Telex: 011 2981; 011 3055