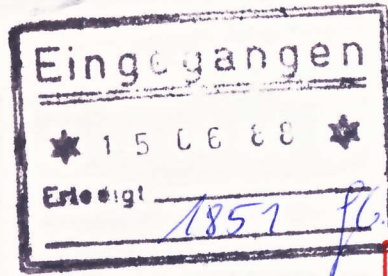


# mikroelektronik



## elektronik-bauelemente



### APPLIKATIVE INFORMATION

IWT

3/1988

# APPLIKATIVE INFORMATION

– für Anwender der Mikroelektronik –

## h i n w e i s e

1. Alle Beiträge in den Heften der "Applikativen Information" dienen der Anregung bei Schaltungs- und Geräteentwicklungen bzw. beim Finden von Rationalisierungslösungen und vor allem dem Erfahrungsaustausch. Es können keine Verbindlichkeiten des VEB Applikationszentrum Elektronik Berlin zur Bereitstellung der in den Beiträgen vorgestellten elektronischen Bauelemente abgeleitet werden.

Grundlage dafür sind die Listen für elektronische Bauelemente und Bausteine, die über die Bauelemente-Verantwortlichen der Betriebe beim VEB Applikationszentrum Elektronik Berlin angefordert werden können.

2. Reproduktionen in irgendeiner Form durch Druck, Kopienherstellung, Microfiche u. a. sind nur nach vorheriger schriftlicher Zustimmung des Herausgebers gestattet. Auszüge, Referate und Besprechungen müssen die volle Quellenangabe enthalten.



inhalt ai

03/88

Anwenderspezifische integrierte Schaltkreise, Teil 1

	Seite
Vorwort	3
Anwenderspezifische integrierte Schaltkreise	5
Integrierte Schaltungsanordnungen aus dem VEB Halbleiterwerk Frankfurt/Oder	18
Anwenderspezifische Schaltkreise - Methoden zur ökonomischen Bewertung	24
ISA-Schaltkreis AK 317 D, Eigenschaften und Anwendung	33



# INSTITUT FÜR ANWENDETELEKTRONIK

an der Akademie der Wissenschaften  
der DDR

herausgeber

veb applikationszentrum elektronik berlin  
im veb kombinat mikroelektronik

- abt. applikative information mikroelektronik -

mainzer str. 25

berlin

1 0 3 5



## Vorwort

Die Mikroelektronik hat sich weltweit zu einem revolutionären Element des wissenschaftlich-technischen Fortschritts entwickelt. Ihre gesellschaftliche Bedeutung ergibt sich aus den großen, in ihr vorhandenen Potenzen zur Intensivierung der Volkswirtschaft wie

- Einsparung menschlicher Arbeitskraft und effektivere Nutzung des verfügbaren gesellschaftlichen Arbeitsvermögens
- sparsamere Verwendung von Energie, Material und Rohstoffen
- Erhöhung der Zuverlässigkeit großer, komplexer Produktionsanlagen
- entscheidende Verbesserung der Kommunikationssysteme
- Schaffung leistungsfähiger Informationsverarbeitungssysteme.

Die Mikroelektronik durchdringt somit zunehmend die ganze Volkswirtschaft und wird zu einem bestimmenden Faktor für das Niveau der verschiedensten Erzeugnisse und Verfahren. Vor allem deshalb müssen leistungsbestimmende Baugruppen mehr und mehr von den Finalproduzenten selbst hergestellt werden - wie Genosse Erich Honecker auf dem XI. Parteitag der SED feststellte. Zulieferungen, die den Gebrauchswert eines Erzeugnisses bestimmen, müssen Bestandteil der Fertigungspalette der Anwender werden, um den Erneuerungsprozeß im notwendig hohen Tempo und der erforderlichen Qualität zu beherrschen.

Die anhaltenden Entwicklungstendenzen der Mikroelektronik, die sich voll und ganz mit den volkswirtschaftlichen Erfordernissen decken, werden durch solche Faktoren charakterisiert wie

- steigender Integrationsgrad und zunehmende Komplexität der integrierten elektronischen Funktionen bei sinkenden Kosten
- wachsende Geschwindigkeit bei der Verarbeitung elektrischer Signale (Daten)
- sinkender Energie- und Materialaufwand pro elektronisches Funktionselement.

Entwicklung der Mikroelektronik bedeutet aber auch, daß der Entwurf und die Produktionsvorbereitung eines hochintegrierten Schaltkreises mit zunehmendem Integrationsgrad immer aufwendiger wird. Dieser wachsende Aufwand ist volkswirtschaftlich nur vertretbar, wenn auch große Mengen der entwickelten Schaltkreise produziert werden.

Darüber hinaus besteht ein wichtiger Zusammenhang zwischen der Komplexität eines technischen Systems und der möglichen Nutzung. Je komplexer ein System ist, um so geringer ist die Zahl der möglichen Anwendungen, die genau von diesem System realisiert werden können. Je höher also der Integrationsgrad und die Komplexität eines konkreten Chips sind, um so geringer ist die Anwendungsbreite der auf diesem Chip integrierten Schaltung.

Die Lösung dieses "Widerspruchs" der Mikroelektronik erfordert, die notwendige Anpassung eines integrierten Schaltkreises an ein zu lösendes technisches Problem mit solchen Mitteln zu erreichen, die vom Anwender mitbestimmt und weitestgehend selbst, entsprechend den konkret vorliegenden individuellen Erfordernissen, verwirklicht werden können.

Eine solche "Individualisierung" der technischen Problemanpassung der Mikroelektronik mit "standardisierten" und in großen Stückzahlen produzierten mikroelektronischen Bauelementen läßt sich sowohl durch unspezifische Hardware mittels Speicherprogrammierung (softwaregesteuerte Mikroprozessoren) als auch durch anwenderspezifische Schaltkreise realisieren.

Eine wesentliche Voraussetzung für die breite Nutzung von anwenderspezifischen Schaltkreisen ist die jetzt verfügbare rechnergestützte Entwurfstechnik einschließlich der notwendigen technologischen Grundlagen (CAD/CAM-Systeme).

Die effektive Nutzung dieses Weges, der es auch Anwendern mit kleinen Bauelemente-Stückzahlen ermöglicht, die Vorteile der Mikroelektronik auszuschöpfen, erfordert allerdings vom Anwender ein tiefes Eindringen und Beherrschen der schaltungstechnischen Gesamtlösung, die Beherrschung der Entwurfstechnologie und -normative u. a. bis zur Entwicklung des integrationsfähigen Gesamtkonzepts.

Gleichzeitig ergeben sich völlig neue Anforderungen an die Gestaltung der Verantwortungsabgrenzung zwischen dem Bauelementehersteller und -anwender für den Schaltungsentwurf und Fertigungsprozeß.

Inzwischen wurden erste produktionswirksame Ergebnisse bei dieser sich neu herausbildenden Arbeitsteilung zwischen Bauelementeherstellerbetrieben und Anwenderkombinaten erzielt. Sie kommen der kostengünstigen und schnellen Realisierung von anwenderspezifischen Schaltkreisen zugute. Damit wurde ein Prozeß eingeleitet, der die Effektivität vieler Anwenderlösungen, zum Beispiel auf dem Gebiet der Steuerungen und Regelungseinrichtungen für viele technologische Prozesse, Be- und Verarbeitungsmaschinen u. a. steigert. Anwenderspezifische Schaltkreise werden damit mehr und mehr zum Ausgangspunkt einer grundlegenden Erneuerung vieler Erzeugnisse, bestimmen zu einem wesentlichen Teil das Niveau und die Absatzfähigkeit der Warenproduktion in den Anwenderkombinaten und beeinflussen entscheidend die Dynamik des Wachstums unserer Volkswirtschaft.

Mit den nachfolgenden Beiträgen in diesem und folgenden Heften wird ein Überblick über anwenderspezifische Schaltkreise wie

- ISA-Schaltkreise
- Gate-Arrays
- Standardzellen-Schaltkreise

in der DDR gegeben.

Die Vermittlung der bei der Entwicklung, Einsatzvorbereitung und Anwendung gesammelten Erfahrungen, insbesondere auch für Anwender der Mikroelektronik in Klein- und Mittelbetrieben, wird dazu beitragen, die Vorzüge der Mikroelektronik zunehmend auch in diesem Bereich zu nutzen.



Dr. Heise

Betriebsdirektor  
des VEB Applikationszentrum  
Elektronik Berlin

Ing., Dipl.-Ök. Erhard Haupt  
Dipl.-Ing., Dr. oec. Heinrich Heise

VEB Applikationszentrum Elektronik Berlin  
im VEB Kombinat Mikroelektronik

## Anwenderspezifische integrierte Schaltkreise

Es wird eine Gesamtübersicht über den Stand der Einführung von anwenderspezifischen integrierten Schaltkreisen (ASIC = application specific integrated circuits) und ihrer Anwendung in der Volkswirtschaft gegeben. Der Artikel beinhaltet nicht spezielle technische Bewertungen der durch die Bauelementehersteller bereitzustellenden Systeme, da dies bereits ausführlich in der Fachliteratur erfolgte bzw. durch die nachfolgenden Fachartikel geschehen wird. Die folgenden Ausführungen sollen insbesondere diejenigen Interessenten ansprechen, die als Erstanwender von ASIC in Frage kommen und mit diesem Beitrag eine Orientierung zum Gesamtprozeß ASIC erhalten.

### 1. Anwendung, Einteilung und Merkmale anwenderspezifischer Schaltkreise

Mit dem weiteren Vordringen der Mikroelektronik und insbesondere der Mikrorechentechnik in breitere volkswirtschaftliche Bereiche - dabei ist nur an solche Industriezweige wie den Textil- und Werkzeugmaschinenbau zu denken - wachsen die Anforderungen an die Flexibilität und Problemanpaßbarkeit mikroelektronischer Bauelemente. Mit dem vorhandenen Standardsortiment an Mikroprozessoren, Speichern und Logikschaltkreisen können dabei ca. 90 ... 95 % der Anwenderforderungen abgedeckt werden. Die restlichen 5 ... 10 % betreffen individuelle Schaltungslösungen, die neben den speziellen technischen Forderungen auch noch durch kleine Stückzahlen zwischen 1 000 und 10 000 Stück gekennzeichnet sind.

Der erreichte Stand der Produktionstechnologie der Bauelementehersteller und in der Methodik des Schaltkreisentwurfs einschließlich der stürmischen Entwicklung entsprechender Entwurfsrechentechnik (CAD/CAM) führte dazu, daß für diese Anwendungsfälle ein Schaltkreisangebot in Form der anwenderspezifischen Schaltkreise, durch die Bauelementehersteller international seit den 80er Jahren bereitgestellt wird. Durch große volkswirtschaftliche Effekte, wie Senkung des Material- und Arbeitszeitaufwandes, Erhöhung der Zuverlässigkeit und erhebliche Reduzierung der Entwicklungszeit und der Entwicklungskosten gewinnen ASIC eine ständig zunehmende Bedeutung.

International wird eingeschätzt, daß ASIC in den 90er Jahren auf dem kapitalistischen Weltmarkt den gleichen Marktanteil wie Standardschaltkreise haben werden. Dabei werden sich innerhalb der anwenderspezifischen Schaltkreise die Produktionsanteile, wie in Tabelle 1 dargestellt, entwickeln.

Tabelle 1: Entwicklung der Produktionsanteile von ASIC (in %) /10/

ASIC	1984	1988	1990
Vollkunden-Schaltkreise	47	25	20
Standardzellen-Schaltkreise	6	25	35
Gate-Arrays	32	30	30
PLD	15	15	15

Als bestimmende Technologie setzt sich dabei die CMOS-Technologie mit folgenden Vorteilen durch:

- geringer Leistungsverbrauch
- gute Logikpegel und damit Reduzierung der Schnittstellenprobleme
- hohe Zuverlässigkeit
- geringe Störanfälligkeit.

Die Einteilung der ASIC ist im Bild 1 enthalten.

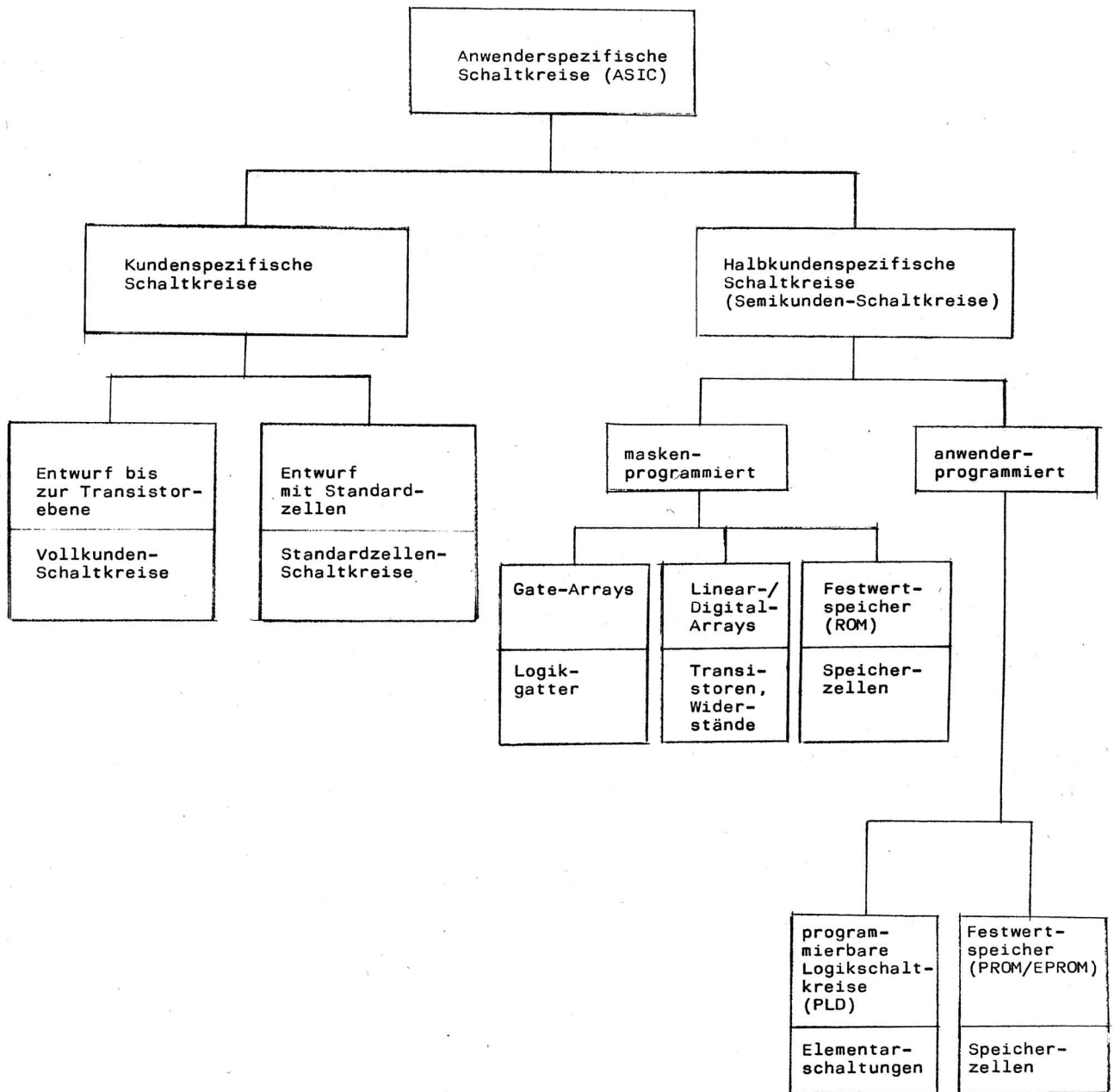


Bild 1: Übersicht über die verschiedenen Kategorien anwenderspezifischer Schaltkreise (ASIC)

### 1.1. Vollkunden-Schaltkreise

Vollkunden-Schaltkreise werden in allen Entwurfsschritten individuell nach den speziellen Kundenforderungen durch den Bauelementehersteller entwickelt und produziert. Es erfolgt eine Optimierung der gesamten Entwurfs- und Herstellungsprozesse hinsichtlich des Aufbaus und der Anordnung der einzelnen Funktionselemente.

Kennzeichnend ist eine hohe Ausnutzung der Chipfläche, ein hoher Integrationsgrad, große Stückzahlen bei zeit- und kostenaufwendigen Entwicklungsprozessen.

### 1.2. Standardzellen-Schaltkreise

Standardzellen-Schaltkreise gehen von einem Zellenkatalog aus, der bereits entworfene und erprobte Grundsaltungen (Standardzellen) enthält, die nach dem Baukastenprinzip kombiniert werden können.

In der Zellenbibliothek befinden sich die Daten für das funktionelle Verhalten (Logik), die schaltungstechnischen Parameter und die konstruktiven Eigenschaften von einfachen Logikschaltungen bis zu größeren Logikkomplexen. Nach einem Softwareprogramm entwirft der Anwender auf der Basis dieser Zellenbibliothek seine Schaltung, einschließlich Platzierung und Verdrahtung der einzelnen Standardzellen auf dem Chip.

Im Herstellungsprozeß müssen beim Bauelementehersteller alle technologischen Einzelschritte einschließlich der dazugehörigen Schablonenfertigung durchlaufen werden. Dies erhöht die Aufwendungen und Kosten und amortisiert sich erst bei höheren Stückzahlen. Kennzeichnend ist eine Verminderung des Entwicklungsrisikos, da mit fehlerfreien Standardzellen entwickelt wird, sowie eine hohe Ausnutzung und Optimierung der Chipfläche.

### 1.3. Gate-Arrays

Gate-Arrays sind Schaltkreise, bei denen auf einem einheitlichen vorgefertigten Schaltkreisuntergrund (Master) eine oder mehrere Verdrahtungsebenen nach spezifischer Anforderung durch den Anwender realisiert werden können. Der Anwender entwirft seine spezifische funktionelle Schaltung auf der Grundlage eines durch den Bauelementehersteller vorgegebenen Makrokatalogs, der die logischen Grundelemente enthält. Die anwenderspezifische Lösung erfolgt mit den freiprogrammierbaren Verdrahtungsebenen auf der Grundlage der leistungsfähigen Entwurfssoftware.

Das CAD-System übernimmt dabei die Platzierung der Makros, verdrahtet sie (Trassierung) und führt den Layoutentwurf der anwenderspezifischen Ebene aus.

Am Ende des Entwurfsprozesses des Bauelementeanwenders werden die Magnetbänder für die Schablonenherstellung der anwenderspezifischen Ebene (Patterngenerator), für den Plotter und den Tester ausgegeben. Damit sind die Voraussetzungen gegeben, im Produktionsbereich des Bauelementeherstellers im Zyklus J dem Anwenderentwurf entsprechende Schaltkreise zu präparieren.

Diese Technik gestattet damit - auf einem bereits im Scheibenverband mit großen Stückzahlen vorgefertigten Chip - die individuelle kurzfristige Anpassung. Um den Schaltkreis zu fertigen, müssen nur die anwenderspezifischen Ebenen bei Bereitstellung der entsprechenden Schablonen gefertigt werden.

### 1.4. Programmierbare Logikschaltkreise

Programmierbare Logikschaltkreise (PLD) sind vom Bauelementehersteller vorgefertigte Schaltkreise die vom Anwender programmiert werden. Sie stellen den schnellsten Weg zur Realisierung individueller Lösungen dar, die jedoch im Einsatz durch die Höhe des Integrationsgrades und die Komplexität begrenzt sind. Die vom Hersteller gelieferten programmierbaren Logikschaltkreise enthalten in Matrixform angeordnete gleichartige Schaltungen, die durch rechnergesteuertes Ausbrennen der Leitungsverbindungen anwenderspezifisch angepaßt werden. Damit ist eine Unabhängigkeit von technologischen Prozessen des Bauelementeherstellers z. B. Maskenherstellung gegeben.

Tabelle 2: Merkmale verschiedener Realisierungsmöglichkeiten eines Anwenderproblems mittels integrierter Schaltkreise

Merkmals	Einheit	Logikschaltkreise (Standard-schaltkreise)	Vollkunden-Schaltkreise	Standardzellen-Schaltkreise	Gate-Arrays	Programmierbare Logikschaltkreise (Schmelzprogrammierbare Logik-Arrays)
- Entwicklungskosten	Faktor	1	1,5	0,3 ... 0,4	0,1 ... 0,2	0,1
- Entwicklungsdauer bis zum Prototyp		1 ... 3 a	1 ... 3 a	2 ... 6 Mon.	1 ... 3 Mon.	(<1 Mon.) (bzw. einige h)
- Umfang des Schaltungs-entwurfes durch den Anwender	%	100	100	70	20	10
- Vorfertigung beim Bauelementehersteller	%	100	0	0	80 ... 90	100
- kundenspezifische Masken <sup>1</sup>	Anzahl	-	8 ... 12	8 ... 12	1 ... 3	-
- Chipfläche	Faktor	1	1	1,2 ... 1,5	1,7 ... 2,2	2
- Ausnutzung der Chipfläche	%	100	100	80 ... 90	60 ... 70	50
- ökon. Mindestmenge	T Stück	500	75 ... 100	10 ... 30	1 ... 10	ab 1 St.
- Komplexität (typische durchschnittliche Gatterzahl)		bis 25 000	bis 50 000	bis 80 000	bis 10 000	100
- Flexibilität der Schaltkreise		gering	sehr hoch	hoch	mittel ... hoch	gering ... mittel
- Änderungsfreundlichkeit des Gerätekonzeptes		mittel	gering	gering	mittel	hoch
- Kosten bei Geräteänderungen		mittel	sehr hoch	hoch	hoch	gering

Anm.: 1 abhängig von der gewählten Technologie



Die Anwendung von PLD gewinnt damit für Anwender mit kleinen Stückzahlen zunehmend an Bedeutung.

Unabhängig von der Architektur gliedern sich die PLD in die Gruppen der

- einmalig programmierbaren PLD
- mehrmalig oder auch löschbaren PLD, den sogenannten EPLD

Die verschiedenen Realisierungsmöglichkeiten mit ihren Vor- und Nachteilen lassen sich, wie in Tabelle 2 dargestellt, bewerten.

## 2. Anwenderspezifische Schaltkreise der DDR

Ableitend aus dem internationalen Trend wurden in der DDR Entscheidungen getroffen, um eigene Systemlösungen zu entwickeln und parallel dazu beim Anwender personelle und materielle Entwerferkapazitäten aufzubauen.

Für die Anwenderindustrie steht folgendes Angebot an erprobten anwenderspezifischen Schaltkreisen bereit.

### 2.1. ISA-System

Als bipolare integrierte Schaltungsanordnungen stehen vier digitale bzw. digital/analoge Grundchips ID 40 ... ID 70 zur Verfügung.

Der weitestgehend automatisierte Schaltungsentwurf wird mit Hilfe des Entwurfssystems "ISA CAD" realisiert.

Hauptanwendungsgebiete des ISA-Systems: Nachrichtenelektronik, optischer und wissenschaftlicher Gerätebau.

### 2.2. Gate-Array-System

Das System U 5200 bietet Schaltkreise für digitale Anwendungen (Gatterverzögerungszeit 5 ns).

Für den Schaltungsentwurf steht das Entwurfssystem "Archimedes" zur Verfügung.

Hauptanwendungsgebiete des Systems U 5200: Rechentechnik, wissenschaftlicher Gerätebau, Nachrichtenelektronik, Geräte der Audio-/Videotechnik, Prozeßautomatisierung, Werkzeugmaschinenbau.

### 2.3. Standardzellen-System

Das System Ü 1500/U 1520 bietet Schaltkreise für digitale Anwendungen (Gatterverzögerungszeit 6 ns).

Für den Schaltungsentwurf dienen automatische Verfahren.

Hauptanwendungsgebiete des Systems U 1500/U 1520: Rechentechnik, Nachrichtenelektronik, Werkzeugmaschinenbau.

### 2.4. Realisierte Schaltkreise

Anhand der technisch-ökonomischen Parameter (Tabelle 3) und des derzeitigen Anwendungsstandes ist zu erkennen, daß das Gate-Array-System für die DDR das derzeitig bestimmende System ist, mit dem kurzfristig die vielfältigsten Schaltungslösungen realisiert werden können.

Auf der Grundlage der genannten ASIC-Systeme steht zur Zeit ein Sortiment (Schaltkreise mit Produktionsfreigabe) von

- 16 ISA-Schaltkreise
- 10 Gate-Arrays (U 5200)
- 7 Standardzellen-Schaltkreise (U 1500/U 1520)

bereit.

Im Jahr 1987 wurden darüber hinaus 51 Schaltkreisentwürfe (davon 38 Gate-Arrays und zehn Standardzellen-Schaltkreise) realisiert, von denen 28 Schaltkreise (davon 23 Gate-Arrays und drei Standardzellen-Schaltkreise) als Prototypen präpariert werden und das ASIC-Sortiment 1988/89 erweitern. Aus diesen Zahlen wird eine für die kurze Zeit nach der Produktionseinführung hohe Dynamik der Anwendung von Gate-Arrays und Standardzellen-Schaltkreisen sichtbar.

Tabelle 3: Vergleich der Systeme anwenderspezifischer Schaltkreise der DDR

Merkmal	ISA-System	Gate-Array-System U 5200	Standardzellen-System U 1500/U 1520
Technologie	bipolar/I <sup>2</sup> L	CMOS/CSGT 2	CMOS/CSGT 2
Schaltungsart	analog/digital	digital	digital
Integrationsgrad (Transistoren/Chip)	10 <sup>3</sup> (analoge Anw.) 10 <sup>4</sup> (bipolare Anw.)	12 000	max. 13 000
Layout	feste Elementeanordnung und variable Verbindungsmuster	für jeweiliges Grundmaster festgelegt	kundenspezifisch
Bereitstellungszeitraum für Musterpräparation (Prototyp) (in Monaten)	3	≤ 3	≤ 6
ökonomische Mindestmenge pro Jahr (TStck)	max. 10	1 ... 10	10 ... 30
Gehäuse	DIL 16 und DIL 18	QCP 68	QCP 68 und DIP 16 ... 40
Aufwandsverhältnis bezüglich Entwicklungszeit und Kosten	1,5	1	2
Einsparung von SSI-/MSI-Schaltkreisen pro eingesetzten ASIC	10	20 ... 50	bis 50
Durchschnittliche Einsparung in M pro eingesetzten ASIC	300,--	1 600,--	2 000,--
Chipfläche (mm <sup>2</sup> )	15,6 ... 24	52,5	13 ... 56

Eine Sortimentsübersicht der wichtigsten bisher mit Produktionsfreigabe realisierten anwenderspezifischen Schaltkreise der DDR ist in Tabelle 4 enthalten.

Tabelle 4: Sortimentsübersicht anwenderspezifischer Schaltkreise der DDR 1987  
(Arbeitsstand 9/87)

Typ	Funktionsbeschreibung	Einsatzgebiet
<b><u>1.1. ISA-Schaltkreise</u></b>		
KA 601 D	PCM-IS	Nachrichtentechnik
KA 602 D	PCM-IS	Nachrichtentechnik
KA 605 D	Zweitonkanal-IS	Fernsehrundfunkempfänger
KA 305 D	Zweitonkanal-IS	Fernsehrundfunkempfänger
KA 610 D	V 10-Schnittstellen-IS	Nachrichtenelektronik
KA 615 X	Stromquellen-IS	Nachrichtenelektronik
KA 620 D	IS für Lichtleiterübertragung	Nachrichtenelektronik
KA 621 D	IS für Lichtleiterübertragung	Automatisierungstechnik
KA 625 G	Kamera-IS	Kameras
KA 628 D	Kamera-IS	Kameras
KA 630 D	ZF-IS	Nachrichtenelektronik
KD 310 D	Steuer-IS	Nachrichtenelektronik
KD 311 D	Steuer-IS	Nachrichtenelektronik
KD 320 D	Fehlerortungs-IS	Nachrichtenelektronik
IA 338 D	Funktionsgenerator	Nachrichtenelektronik
ID 170 D	Teiler-/Zähler-IS	Nachrichtenelektronik
<b><u>1.2. Gate-Arrays</u></b>		
U 5201 PC-103	IEC-Bus-Controller	Wissenschaftlicher Gerätebau
U 5201 PC-105	Messelektronik-IS	Automatisierungstechnik
U 5201 PC-107	Fernsehimpulsgeber	Nachrichtenelektronik
U 5201 PC-108	Fernsehimpulsgeber	Nachrichtenelektronik
U 5201 PC-111	Floppy-Steuerung	Rechentechnik
U 5201 PC-112	D/A-Wandler	Textilmaschinenbau
U 5201 PC-114	Treiber/Sensor	wissenschaftlicher Gerätebau
U 5201 PC-115	Taxibordcomputer	Verkehrswesen
U 5201 PC-301	Belichtungsautomatik	Kameras
U 5201 PC-302	Seriellles Interface	wissenschaftlicher Gerätebau
<b><u>1.3. Standardzellen-Schaltkreise</u></b>		
U 1500 PC-001	PCM-Sender	Nachrichtenelektronik
U 1500 PC-002	PCM-Empfänger	Nachrichtenelektronik
U 1500 PC-003	IS für Lichtleiterübertragung	Nachrichtenelektronik
U 1500 PC-004	Steuerwerk-IS	Werkzeugmaschinenbau
U 1500 PC-050	Teilnehmer-IS	Nachrichtenelektronik
U 1520-PC-002	IS für KC 90	Rechentechnik
U 1520 PC-003	IS für KC 90	Rechentechnik

### 3. Arbeitsteilige Zusammenarbeit zwischen Bauelementherstellern und -anwendern

Wie bereits die Begriffsbestimmungen und Einteilung der ASIC-Schaltkreise zeigen, ist eine neue Qualität der Zusammenarbeit zwischen Bauelementhersteller und -anwender bei der Entwicklung von ASIC-Schaltkreisen dahingehend erforderlich, daß der Anwender Mitwirkungsleistungen bei der Entwicklung von Bauelementen realisieren muß. Der Einsatz anwenderspezifischer Schaltkreise wird eine wichtige Anwendungsrichtung der Mikroelektronik und die damit verbundene Schaltkreisentwicklung ein Kernstück der jeweiligen Applikationstätigkeit des Bauelementeanwenders. Damit werden sich folgende Arbeitsteilungen künftig herausbilden:

- von den Bauelementeherstellern werden Technologien, Standardschaltkreise sowie Schaltkreise mit komplizierten technologischen Randbedingungen einschließlich der ASIC-Systeme mit ihrer Entwurfssoftware entwickelt
- die Geräteindustrie übernimmt auf der Basis gesicherter Technologien bei Anwendung entsprechender materieller eigener bzw. genutzter Entwurfstechnik und durch die Bauelementehersteller bereitgestellter Entwurfssoftware die Eigenentwicklung von ASIC.

Durch den Bauelementeanwender sind auf der Grundlage der bereitstehenden ASIC-Systemunterlagen folgende grundlegenden Arbeitsschritte am Beispiel der Gate-Array-Systems durchzuführen:

- ableitend aus der Gerätesystementwicklung erfolgt der Systementwurf mit den technisch-ökonomischen Forderungen für die Schaltkreisentwicklung und mit der Festlegung der Wahl der ASIC-Variante
- auf der Grundlage der Entwurfssoftware mit den festgelegten Entwurfsregeln, des Makrokatalogs und der bereitstehenden Master erfolgt ein erster Logik-Entwurf
- es erfolgt die Umsetzung des Logikentwurfs in eine rechnerspezifische Sprache (Netzwerk-Beschreibungs-Sprache NBS) als Voraussetzung für die Nutzung des Gate-Array-CAD-Systems. Mit Hilfe dieses Systems erfolgt über die Platzierung, Trassierung der Makros und entsprechender Simulationsprogramme der Layoutentwurf; ein spezielles Programmsystem erzeugt automatisch die Testfolgen für den Tester
- die erzeugten Magnetbanddaten für den Plotter und den Patterngenerator sind die Voraussetzung für die Maskenherstellung und die folgende Präparation der Master beim Bauelementehersteller.

Dieser Arbeitsablauf mit den daraus entstehenden Kooperationsbeziehungen und der Arbeitsteilung zwischen Bauelementehersteller und -anwender wird im Bild 2 verdeutlicht.

Zur Umsetzung der sich aus dieser Arbeitsteilung ergebenden neuen wissenschaftlich-technischen Anforderungen zu eigenständigen Schaltkreisentwurfsarbeiten waren umfangreiche materielle und personelle Voraussetzungen in der Anwenderindustrie zu schaffen. Die Qualifizierung der Kader erfolgte dabei durch aktive Unterstützung der Bauelementehersteller, zum Großteil wurden Kader zielgerichtet in den Entwurfsbereichen der Bauelementehersteller qualifiziert.

Heute ist festzustellen, daß im Bereich der Elektrotechnik/Elektronik alle Hauptanwender der Mikroelektronik leistungsfähige Entwurfsbereiche aufgebaut haben. Darüber hinaus sind auch in solchen Bereichen wie Textilmaschinenbau, Werkzeugmaschinenbau, Schwermaschinen- und Anlagenbau, Allgemeiner Maschinenbau und Metallurgie die Voraussetzungen zu eigenen Entwurfsleistungen für ASIC-Schaltkreise erfüllt. Damit bestehen in den Kombinat- und Betrieben der Volkswirtschaft außerhalb der Bauelementehersteller mehr als zehn arbeitsfähige Entwurfszentren. 1990 können mit diesen Kapazitäten 120 ... 150 ASIC-Entwürfe realisiert werden, die mindestens zu 70 ... 80 produktionswirksamen Bauelementelösungen führen werden. Ergänzt werden diese Kapazitäten durch eigenständige Entwurfsleistungen in den Einrichtungen der Akademie der Wissenschaften der DDR sowie den Universitäten und Hochschulen, die sowohl für die studentische Qualifizierung wie auch für Forschungsleistungen von großer Bedeutung sind. Die Anwendung der Mikroelektronik und der Einsatz von ASIC wird über die sich derzeit profilierenden Kombinate und Industriebereiche hinausgehen. Deshalb kommt den bestehenden Entwurfszentren für die Qualifizierung, Verallgemeinerung von Erfahrungen und als Kooperationspartner eine besondere Bedeutung im Rahmen ihres Territoriums zu. Beispiel dafür ist das Schaltkreiszentrum im VEB Textilmalektronik Karl-Marx-Stadt, das vorrangig alle interessierten Anwender des Territoriums im Rahmen einer Nutzergemeinschaft zur Einführung und Anwendung von ASIC erfaßt hat. Damit wird das Schaltkreiszentrum wissenschaftlicher und technischer Kooperationspartner für einen breiten Anwenderbereich, der neben der Anwendungsberatung, auftragsbezogen die Realisierung von Entwurfsarbeiten übernimmt und sich künftig auch auf die Übernahme von arbeitsteiligen Fertigungsprozessen aus der Bauelementeindustrie vorbereitet.

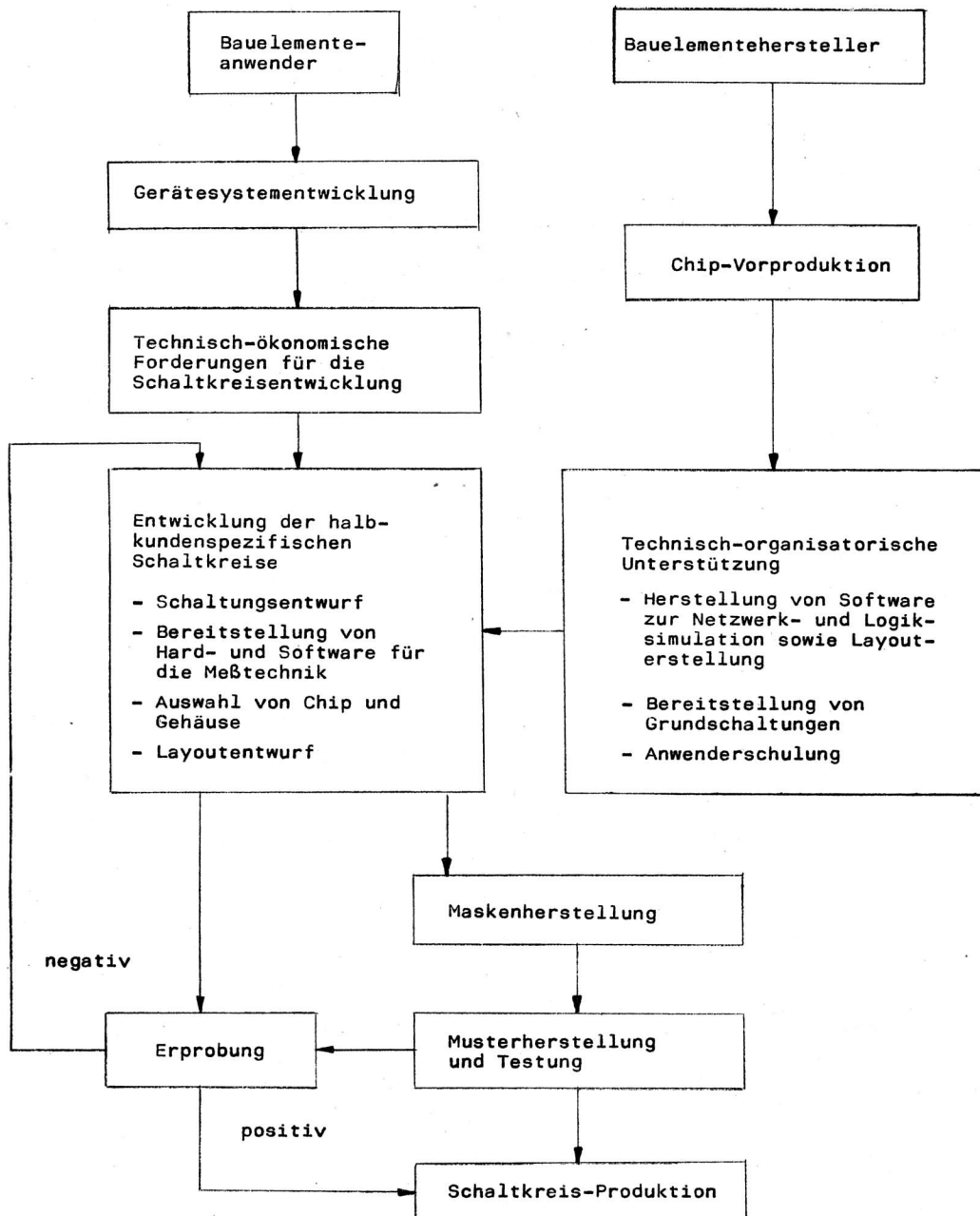


Bild 2: Kooperationsbeziehungen zwischen Bauelementehersteller und -anwender bei der Entwicklung und Produktion von halbkundenspezifischen Schaltkreisen (am Beispiel von Gate-Arrays)

Da sich die Realisierung von kleinen Stückzahlen in speziellen Anwendungsgebieten auch gerade für Klein- und Mittelbetriebe anbietet, sind auch die Ingenieurbetriebe für die Anwendung der Mikroelektronik (IfAM) in den Beratungs- und Applikationsprozeß zur Anwendung von ASIC einbezogen. Die in allen Bezirken tätigen IfAM stehen in diesem Rahmen als Konsultationspartner für die ASIC-Anwendung zur Verfügung; für spezielle Applikationsunterstützung für Gate-Array-Schaltkreise hat sich der IfAM Dresden im VEB Forschungszentrum Mikroelektronik Dresden, Betrieb des Kombinates VEB Carl Zeiss Jena und für ISA-Schaltkreise der IfAM Frankfurt (Oder) profiliert.

#### 4. Erfahrungen bei der Zusammenarbeit von Bauelementeherstellern und -anwendern

Sowohl die potentiellen Anwender der Mikroelektronik wie auch neue Industriebereiche orientierten sich rechtzeitig auf den Einsatz von ASIC. So konnten bereits nach einem Jahr nach Produktionseinführung des Gate-Array- und Standardzellen-Systems in diesen Kombinaten und Betrieben eigene Entwurfs- und Applikationsleistungen erfolgreich realisiert werden.

Folgende Erfahrungen sind für Kombinate und Betriebe abzuleiten, die vor dem Einstieg in die Anwendung von ASIC stehen bzw. die einen breiteren und forcierten ASIC-Einsatz vorbereiten:

- Analysen des internationalen Standes des Einsatzes der Mikroelektronik, und insbesondere des Anteils von ASIC verbunden mit langfristigen Systemkonzepten für die Gerätelösungen sind Voraussetzung zur Profilierung konkreter ASIC-Anforderungen; die planwirksame Ausarbeitung von Studien zum langfristigen Mikroelektronik- und ASIC-Einsatz für den Erzeugnisvorlauf sollten somit wesentliche Voraussetzungen der ASIC-Anwendungsvorbereitung sein.
- Die Qualifizierung und Orientierung zum ASIC-Einsatz ist bei den H/F-Kadern in F/E-Bereichen der Geräteindustrie effektiver durchzusetzen; derzeit wird der ASIC-Einsatz vorrangig und noch zu einseitig durch die Entwurfszentren getragen und nicht in Arbeitsteilung mit den Themenkollektiven beim Gerätehersteller. Ein Teil der Entwürfe und Prototypen werden nicht zur Produktionsreife geführt, da sie nicht zeitgleich mit den Geräteentwicklungen liegen. Es ist erforderlich, die Themenkollektive im Rahmen der Bearbeitung der Pflichtenhefte und Erzeugnispaße zum ASIC-Einsatz zu bewerten. Im Pflichtenheft/Erzeugnispaß sind Aussagen zum ASIC-Einsatz in vergleichbaren internationalen Erzeugnislinien zu treffen und die Zielstellung zur eigenen Entwicklung abzuleiten.
- Die Heranführung geeigneter Kader ist in den Entwicklungsbereichen der Geräteindustrie an arbeitsteilige Entwurfsschritte - als Kooperationspartner für die Entwurfszentren - weiterzuführen. Damit wird in den F/E-Kollektiven eine "Angstschwelle", die die aktive Mitarbeit und fachliche Forderung des Entwurfszentrums eingrenzt, abgebaut. Hier besteht die Aufgabe, die in den Entwurfszentren gesammelten Erfahrungen zielgerichtet für die Qualifizierung von Geräteentwicklern in den Finalbereichen zu nutzen. Das ist ein prinzipielles Erfordernis, da sich leistungsfähige Entwurfszentren als Kooperations- und Applikationspartner dienstleistungsbezogen anbieten, vom Finalproduzenten jedoch eine elektronisch aufbereitete Systemlösung und -logik erwartet wird.
- Die zielgerichtete Qualifizierung und Verallgemeinerung von Erfahrungen durch die Entwurfszentren muß immer mehr im Rahmen von Nutzergemeinschaften unter Leitung eines leistungsfähigen Entwurfszentrums erfolgen; diese Nutzergemeinschaften sollen sowohl die Breite der Kombinate und Betriebe des Industriebereichs erfassen, wie auch innerhalb des Territoriums künftige Anwender zum ASIC-Einsatz befähigen. Dies bedeutet sowohl die Heranführung von Erstanwendern wie auch die Schaffung effektiver Arbeits- und Kooperationsbeziehungen zwischen den beteiligten Entwurfszentren und potentiellen Nutzern. Damit nehmen die Nutzergemeinschaften unmittelbaren Einfluß auf die Anwendungsgeschwindigkeit von ASIC und sind eine entsprechende Organisationsform für die Realisierung der Leitfunktion der Entwurfszentren.



## 5. Ökonomische Effekte beim Einsatz anwenderspezifischer Schaltkreise

Der ökonomische Nutzen des Einsatzes von ISA-Schaltkreisen, Gate-Arrays und Standardzellen-Schaltkreisen gegenüber Vollkunden-Schaltkreisen setzt sich aus mehreren Nutzenseffekten zusammen.

Direkt nachweisbare Effekte ergeben sich:

- bei der Entwicklung von ASIC durch Einsparung von Entwicklungsaufwendungen um mehr als 50 % und in der Verkürzung der Entwicklungszeit von ca. 2 Jahren auf 1/2 ... 3/4 Jahre
- bei der Anwendung von ASIC durch Einsparung von Grundmaterialien (insbesondere aktiven und passiven Bauelementen und Leiterplattenmaterial) und Arbeitszeiteinsparungen an Bestückungs-, Test- und Prüfzeiten.

Darüber hinaus treten folgende ökonomische Effekte auf, die sich in der Gesamtkonomie der Geräteentwicklung und der Geräteanwendung niederschlagen:

- Einsparung des Energiebedarfs um 30 ... 40 % durch Reduzierung des Bauelementeumfangs und Einsatzes der leistungsschwachen CMOS-Technologie und damit Reduzierung des Aufwandes für die Stromversorgung und Kühlung
- Reduzierung der Geräteabmessungen (Volumen) und Einsparungen im mechanischen Aufwand
- bis zu 20 % höhere Zuverlässigkeit auf Grund der Reduzierung von Lötstellen, Kontaktbauelementen und des Gesamtumfangs von aktiven und passiven Bauelementen, damit verbunden ist die Reduzierung des Wartungs-, Reparatur- und Serviceaufwandes.

## 6. Weiterentwicklung anwenderspezifischer Schaltkreise in der DDR

Die konzipierten Anwendungen von ASIC sind nicht allein auf die traditionellen Bereiche der Elektrotechnik/Elektronik beschränkt sondern eröffnen insgesamt für die Volkswirtschaft der DDR folgende perspektivischen Anwendungsschwerpunkte:

- wissenschaftlich-technischer Gerätebau, technologische Spezialausrüstungen und Fototechnik
- Schreib-, Druck- und Speichertechnik, Rechen- und Meßtechnik
- Automatisierungsanlagen, Steuerungstechnik, spezielle Interface-Schaltkreise, Signal- und Sicherungstechnik, Elektroenergieanlagen, elektronische Schutztechnik, Medizintechnik
- Steuerungen für die Textilindustrie und für den Werkzeugmaschinenbau, Robotersteuerungen, Antriebstechnik, Automatisierungsbaugruppen der flexiblen Automatisierung
- digitale Vermittlungs- und Übertragungstechnik, Endgerätechnik, Funktechnik
- digitale Signalverarbeitung in Hör- und Fernsehgrundfunkempfängern, Satellitenempfangstechnik, Tonspeichertechnik
- Sicherheitstechnik, Qualitätssicherungssysteme (Meßcomputer), Videotechnik, CCD-Technik, Bordrechner für Einsatz in Fahrzeugen und für Militärtechnik
- Klimaschränke, Industrieöfen, Verseilmaschinen, Aufzüge, Gurtbandförderer, Werkzeugmaschinen, Dieselmotore, Baumaschinen

Aufgrund der großen Breite o. a. Einsatzentwicklung werden sich die ASIC-Stückzahlen und das Sortiment - wie im Bild 3 dargestellt - in unserer Volkswirtschaft im Perspektivzeitraum planmäßig entwickeln. Dies bedeutet insgesamt eine Steigerung des Gesamtaufkommens um 266 % in den betrachteten Fünfjahrzeitraum.

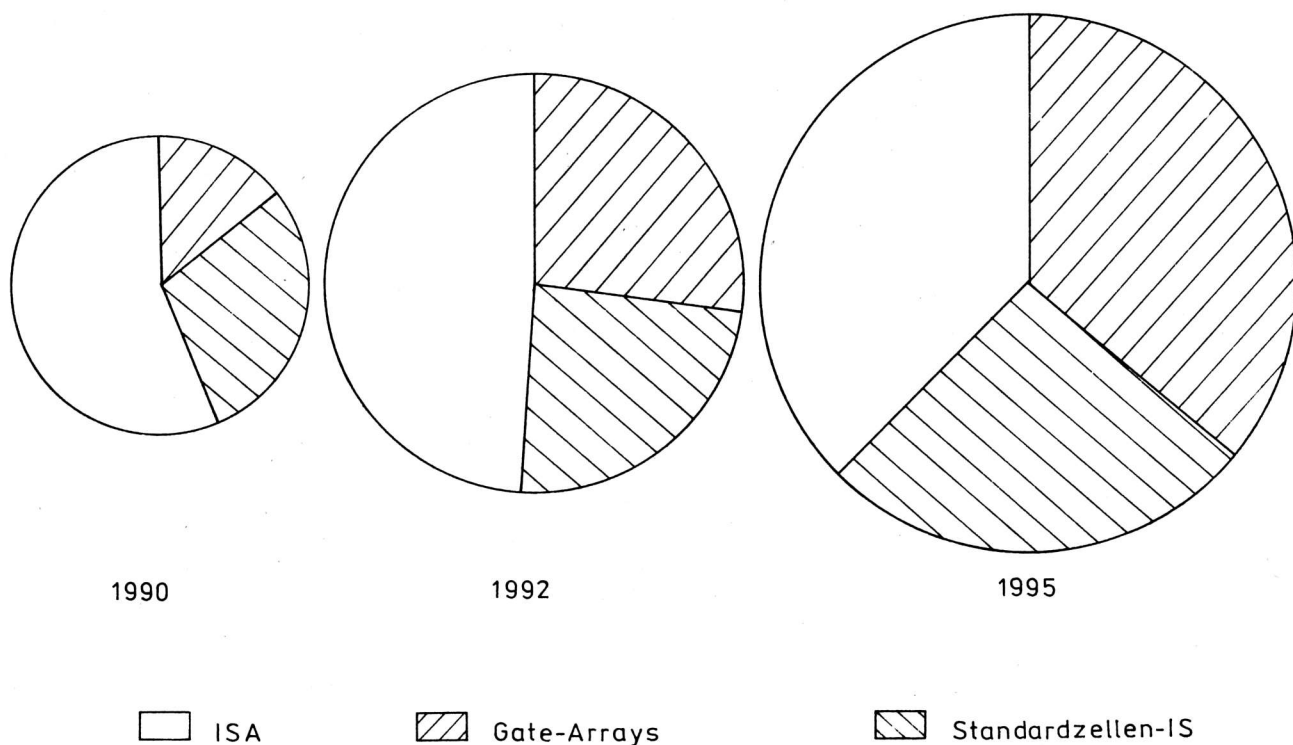


Bild 3: Perspektivische Entwicklung des ASIC-Bedarfs in der DDR

Die Weiterentwicklung von ASIC-Grundstrukturen wird in der DDR wie folgt erfolgen:

- Ausbau und Verbesserung der vorhandenen Systeme durch Verfeinerung von Entwurf und Technologie, Erhöhung des Integrationsgrades, Erweiterung der Zellenbibliothek und der Mastervarianten (z. B. Funktionsblöcke, analoge Funktionen)
- Entwicklung von programmierbaren Logikschaltkreisen (PLD)
- Bereitstellung von ergänzenden Bauelementelinien aus dem RGW im Rahmen der sozialistischen ökonomischen Integration

## 7. Zusammenfassung

Es kann eingeschätzt werden, daß mit den durch die Bauelementehersteller der DDR bereitgestellten ASIC-Lösungen eine moderne Ergänzung im Rahmen des Sortimentsangebots elektronischer Bauelemente bereitsteht.

Mit den drei ASIC-Technologievarianten ISA-Schaltkreise, Gate-Arrays und Standardzellen-Schaltkreise werden die überwiegenden Anforderungen abgedeckt und es kommt insbesondere darauf an, die

wissenschaftlich-technischen Lösungsvarianten durch eine effektive Entwurfs- und Applikationsarbeit auszunutzen.

Hohe ökonomische Effekte sind bei den Beispielen des ASIC-Einsatzes in der Volkswirtschaft nachgewiesen. Die weitere Profilierung der installierten Entwurfszentren als Wissensvermittler und Kooperationspartner im Rahmen ihrer Kombinate, Industriebereiche und Territorien ist fortzuführen und ein breiter Kreis von Erstanwendern weiter an den ASIC-Einsatz heranzuführen. Dies schließt auch ein, daß die genannten Anwendungsprobleme schnell und wirksam überwunden werden. Unter dieser Zielstellung werden die gestellten Anforderungen zum erweiterten Einsatz von Schlüsseltechnologien wie der Mikroelektronik in breitesten Bereichen der Anwenderindustrie erfüllt werden können und es wird ein wirksamer Beitrag zur Erhöhung der Leistungsfähigkeit unserer Volkswirtschaft geleistet.

#### Literatur

- /1/ Auer, L.: Semi-Kundenschaltkreise in Forschung/Entwicklung und Technologie der Nachrichtentechnik  
INT-Mitt., Berlin 8 (1986)1, S. 3 ... 5
- /2/ Fischer, W.-J. u. a.: CMOS-Gate-Array System U 5200  
Nachrichtentechnik Elektronik, Berlin 36 (1986)1, S. 21 ... 23
- /3/ Tüngler, V.; Warning, D.; Hamann, O.: Realisierung von nachrichtenspezifischen Schaltkreisen mit Hilfe von Halbkundentechniken der Bipolartechnologie  
Nachrichtentechnik Elektronik, Berlin 36 (1986)1, S. 24 ... 26
- /4/ Buchelt, A.: Meßtechnik nachrichtenspezifischer Schaltkreise  
INT-Mitt., Berlin 8 (1986)4, S. 7 ... 12
- /5/ Knobloch, J.; Fischer, W.-J.: Mikroelektronische Chips - maßgeschneidert:  
CMOS-Gate-Array-Schaltkreise  
Wiss. und Fortschritt, Berlin 36 (1986)4, S. 94 ... 97
- /6/ Schröter, K.; Pritzke, B.: Anwendungsspezifische integrierte Schaltung U 1504 D in Standardzellententechnik  
Radio Fernsehen Elektronik, Berlin 35 (1986)5, S. 280 ... 281
- /7/ Heidgen, F.: Entwicklung einer Zuverlässigkeitsprüfeinrichtung für nachrichtentechnische Kundenschaltkreise  
Nachrichtentechnik Elektronik, Berlin 36 (1986)10, S. 394 ... 396
- /8/ Sorst, M; Gieseler, M; Fischer, W.-J.: CMOS-Gate-Array-System U 5200  
Mikroprozessortechnik, Berlin 1 (1987)1, S. 4 ... 8
- /9/ Groß, W.: ISACAD-Entwurfssystem für Gate-Array-Schaltkreise  
Mikroprozessortechnik, Berlin 1 (1987)4, S. 104 ... 108
- /10/ Biebler, K.: Allgemeine Tendenzen in der Entwicklung neuer mikroelektronischer Bauelemente  
Nachrichtentechnik Elektronik, Berlin 37 (1987)4, S. 122 ... 129
- /11/ Lehmann, K.; Koppehel, W.-G.: Test applikationsspezifischer digitaler Schaltkreise  
Nachrichtentechnik Elektronik, Berlin 37 (1987)8, S. 301 ... 302
- /12/ Samsonov, N. S.: Sowjetisches Gate-Array K 1520 XM 2  
Radio Fernsehen Elektronik, Berlin 36 (1987)11, S. 695 ... 696

Dipl.-Ing. Gerhard Neugebauer

VEB Halbleiterwerk Frankfurt/Oder  
im VEB Kombinat Mikroelektronik

## Integrierte Schaltungsanordnungen aus dem VEB Halbleiterwerk Frankfurt/Oder

Es wird ein Entwurfssystem für anwenderspezifische Schaltkreise erläutert. Der zukünftige Anwender gestaltet selbst den Entwurf seines integrierten Schaltkreises (IS) und die spezifische Meßtechnik. Der Bauelementehersteller bietet ihm als IS-Entwurfshilfen Verfahren des rechnergestützten Entwurfs (ISACAD).

### 1. Ziele

International hat die Herstellung und Anwendung von anwenderspezifischen Schaltkreisen in den letzten Jahren überdurchschnittlich an Bedeutung gewonnen. Diesem Trend entsprechend wurde vom VEB Halbleiterwerk Frankfurt/Oder (HWF) ein neues Array-System entwickelt, das den Entwurf und die Realisierung von anwenderspezifischen Schaltkreisen zum Ziel hat.

Die Systembezeichnung "ISA" steht für integrierte Schaltungsanordnungen.

Die mehrjährigen Kundenerfahrungen des VEB HWF mit dem System IA 10 bis IA 60 und ID 10 bis ID 30 ordnen sich auf Grund der erzielbaren Effekte in die verstärkten internationalen Erkenntnisse zur Entwicklung anwenderspezifischer Schaltkreise ein. Der Einsatz von anwenderspezifischen Schaltkreisen trägt in hohem Maße zur Strukturveränderung in allen Zweigen der Geräteindustrie bei.

Wesentliche Merkmale dieser Entwicklung sind:

- Schaffung völlig neuer Generationen von Gerätesystemen durch Nutzung der Vorteile der Mikroelektronik, wie höhere Schaltungskomplexität, geringere Verarbeitungszeiten, geringere Leistungsaufnahme, höhere Zuverlässigkeit
- Einsparung von Material und Verarbeitungsenergie in der Anwenderindustrie
- Erschließung des Systementwurfspotentials der Anwenderindustrie für die breite und direkte Nutzung der Mikroelektronik.

### 2. Systemkonzept

Anwenderspezifische Schaltkreise sind ein weiterer Schritt zu einfacheren Herstellungs- und Entwicklungsverfahren von IS. Im Gegensatz zu einem Vollkunden-Schaltkreis, bei dem alle Prozeßschritte auf das Einzelprodukt abgestimmt sind, wird bei einem ISA-Schaltkreis die vom Bauelementehersteller vorgegebene Chip-Bauteilestruktur (d. h. einzelne Transistoren, Gatter, Widerstände und Kapazitäten) nach Anwenderspezifikation über die Metallisierungsebene verdrahtet.

Anwenderspezifische Schaltkreise werden somit nur in den letzten Fertigungsschritten anwenderspezifisch gestaltet und die Bezeichnung ISA-Schaltkreise bezieht sich somit nur auf den Fertigungsablauf, das Endprodukt jedoch ist ein vollwertiger IS.

Durch dieses Verfahrensprinzip werden folgende Vorteile wirksam:

- Reduzierung der Entwicklungszeit für den speziellen Schaltkreis durch den ständigen Zugriff auf vorgefertigte Scheiben mit der vom Bauelementehersteller vorgegebenen Chip-Bauteilestruktur
- Verringerung des Risikos der IS-Entwicklung, da die Entwicklung der ISA-Arrays durch den Bauelementehersteller zu Beginn der Entwicklung eines anwenderspezifischen Schaltkreises bereits abgeschlossen ist, die Herstellungstechnologie reproduzierbar beherrscht wird und ähnlich wie bei Standardschaltkreisen abläuft.

Um die verschiedenen Anwenderforderungen rationell und schnell zu lösen, ist es notwendig, in derartigen Systemen mehrere Arrays, im weiteren als Grundchip bezeichnet, zur Verfügung zu haben.

Das HWF-ISA-System bietet diese Grundchips in verschiedener Größe, Einzelstrukturanordnung und Grundtechnologie an. Bei der Konstruktion eines ISA-Schaltkreises wird vom Anwender somit derjenige Chip ausgewählt, der seinen spezifischen Anforderungen am besten genügt und ein Leitbahnmuster entworfen, das die auf dem Chip angeordneten Einzelstrukturen gemäß der geforderten elektrischen Funktionen verbindet. Nicht benutzte Einzelstrukturen bleiben unbeschaltet. Da alle Einzelstrukturen frei zugänglich sind, gibt es eine sehr große Anzahl von Möglichkeiten, die auf den Grundchips angeordneten Einzelstrukturen durch ein entsprechendes Leitbahnmuster zu verbinden.

### 3. ISA-Grundchips

Für den ISACAD-Entwurf stehen vier bipolare Grundchips ID 40, ID 50, ID 60 und ID 70 zur Verfügung. Die Grundchips zeichnen sich durch identischen Aufbau, einheitlichen Verdrahtungsraster und Bibliothekfähigkeit aus. Die Grundchips sind für Betriebsspannungen bis 20 V und für das im HWF verfügbare Gehäusesortiment zugelassen (Tabellen 1 und 2). Der prinzipielle Aufbau der Grundchips ist am Beispiel ID 60 erläutert.

Auf dem ID 60 sind enthalten (Bild 1):

- 12  $I^2L$ -Transistorzellen, die durch Injektoren in 24 Halbzellen mit je 18 Transistoren getrennt werden
- 14 Interfacezellen mit je zwei Bondinseln und ca. 10 Transistoren.

Die Verbindung zwischen den  $I^2L$ -Zellen erfolgt an Kreuzungspunkten über niederohmige Unterführungskanäle. Die Konstruktionspunkte der Kontakt- und Leitbahnebene liegen in einem vorgegebenen Raster. Mit dieser Maßgabe werden weitgehend gerade Leitbahnführungen in allen Chipteilen möglich.

### 4. ISACAD

Das Programmsystem ISACAD dient der Entwicklung digitaler und analoger ISA-Schaltkreise.

Mit dem Einsatz des ISACAD bei ISA-Schaltkreisentwicklungen erhält jeder Kunde datenmäßig die Unterstützung, die er je nach Erfahrungs- und Kenntnisstand für seine spezielle Schaltkreisentwicklung benötigt. Die Entwurfssoftware ISACAD ermöglicht es für die Grundchips ID 40 bis 70,

die Verdrahtungsebenen weitgehend automatisch von der Schaltung bis zum Layout zu entwerfen. Die mit ISACAD angebotene Entwurfshilfe betrifft den Schaltungsentwurf, die Schaltungssimulation, die automatische Verdrahtung der Grundchips gemäß Schaltungsvorlage, die Kontrolldurchläufe zur Einhaltung der Entwurfsvorgaben von ISA-Schaltkreisen und natürlich die vollständige Erstellung der Steuerdaten zur Maskenherstellung.

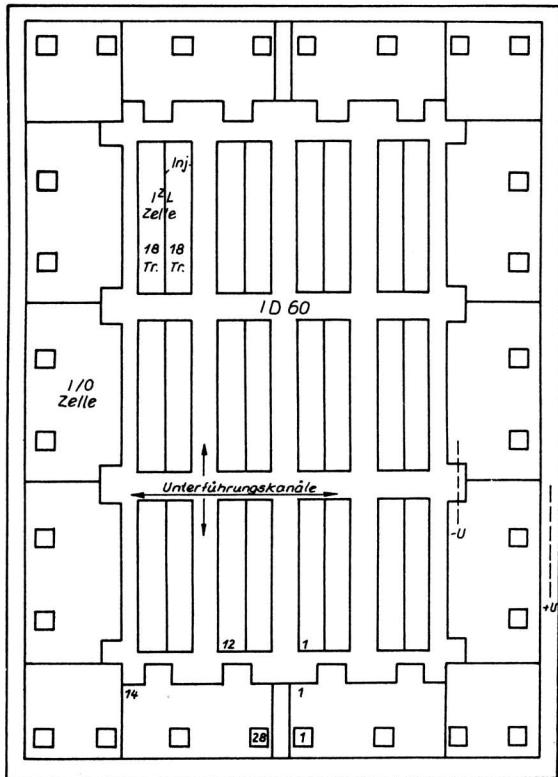


Bild 1: Prinzipieller Aufbau des Grundchips ID 60 aus dem ISA-System

Die Schritte, die der Anwender mit dem Programmsystem ISACAD durchführen muß, um von der Schaltung zum Layout zu gelangen, sind

- . Schaltungseingabe
- . Schaltungssimulation und
- . Sybollayouterzeugung.

##### 5. Entwicklungsablauf

Die Entwicklung von ISA-Schaltkreisen erfolgt in zwei Etappen. Die erste Etappe dient der Layoutfindung und endet mit der Herstellung funktionstüchtiger Muster. In einer zweiten Etappe, der Überleitungs- etappe, erfolgt die Produktionseinführung des neuen IS-Erzeugnisses, um die Voraussetzungen für eine bedarfs- und qualitätsgerechte Herstellung zu schaffen.

Die Schnittstellen zwischen Anwender und Bauelementhersteller in der ersten Etappe resultieren aus der arbeitsteiligen Aufgabenstellung und sind in Bild 2 zusammenfassend schematisiert.



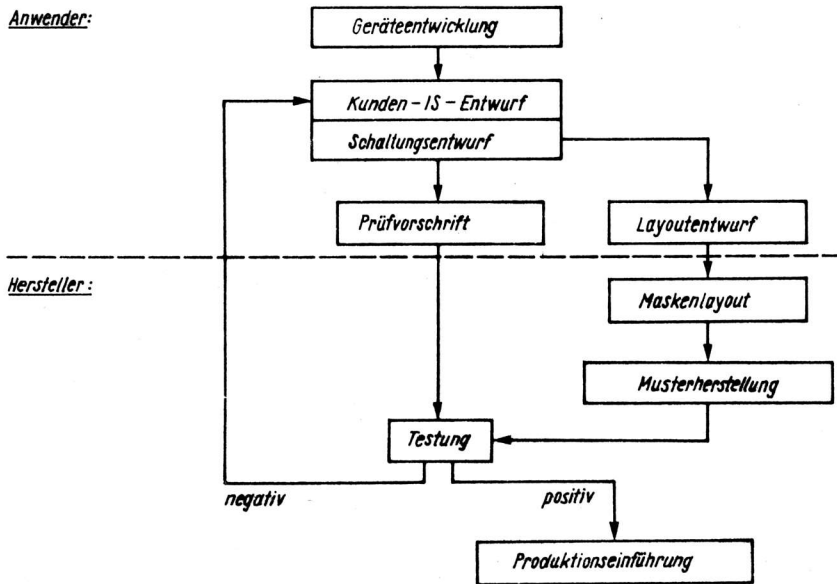


Bild 2: Schnittstellen zwischen Anwender und Bauelementehersteller aufgrund der arbeitsteiligen Aufgabenstellung in der ersten Etappe der Entwicklung von ISA-Schaltkreisen

Die Realisierung von ISA-Schaltkreisen erfordert eine neue Form der Arbeitsteilung zwischen Anwender und Bauelementehersteller. Das Problem, das der Anwender und Bauelementehersteller zu lösen haben, besteht darin, das Gerätekonzept mit der Technologie der Anwender-Bausteine in Einklang zu bringen, also für den unverdrahteten Chip die richtige Verdrahtung im Sinne der Anwendung zu finden. Der ISA-Anwender hat eigenverantwortlich und in Abstimmung mit dem Bauelementehersteller

- den IS-Entwurf (Schaltung, Layout, Gehäuse)
- und den IS-Meßtechnik-Bau

durchzuführen. Dabei kann er Kooperationsleistungen für Schaltungs-, Meßtechnik- und Layoutentwurf der vorhandenen Entwurfszentren in Anspruch nehmen.

Tabelle 1: Bipolare Grundchips ID 40 bis ID 70 für ISACAD-Entwurf

Grundchip	ID 40	ID 50	ID 60	ID 70
Betriebsspannung in V	max. 20	max. 20	max. 20	max. 20
Einsatzgebiete: digital	x		x	
linear/digital		x		x
Diodinseln	40	40	28	40

Fortsetzung Tabelle 1

Grundchip	ID 40	ID 50	ID 60	ID 70
Gehäuse: DIP 18	-	-	x	-
DIP 28	x	x	x	x
DIP 40	x	x	-	x
QFP 48	x	x	-	x
<b>I<sup>2</sup>L-Gatter (je 4 Ausgänge)</b>	<b>864</b>	<b>216</b>	<b>432</b>	<b>432</b>
npn-Transistoren	170	303	<b>120</b>	<b>231</b>
pnp-Transistoren	38	129	34	91
Transistoren insgesamt	208	432	154	322
Gesamtwiderstand in MOhm	1,732	1,886	1,292	1,610
Gesamtkapazität in pF	-	62	-	44

Tabelle 2: Elektrische Eigenschaften der 20-V-I<sup>2</sup>L-Grundchips ID 40 bis ID 70npn-Transistoren

Arbeitsbereich I <sub>C</sub> in mA	10 <sup>-3</sup> ... 50 <sup>1)</sup>
U <sub>C</sub> in V	ca. 1 ... 20
Stromverstärkung h <sub>21E</sub>	50 ... 200
Grenzfrequenz f <sub>T</sub> in MHz	300

pnp-Transistoren

Arbeitsbereich I <sub>C</sub> in mA	10 <sup>-4</sup> ... 0,5
U <sub>C</sub> in V	1 ... 20
Stromverstärkung h <sub>21E</sub>	5 ... 50
Grenzfrequenz f <sub>T</sub> in MHz	5

Anm.: 1) je nach npn-Typ

Fortsetzung Tabelle 2

I<sup>2</sup>L-Transistoren

Arbeitsbereich $I_{inj}$ in $\mu A$	0,1 ... 100
$U_{BR}$ in V	2,5
Stromverstärkung $B_{eff}$	2,5
Taktfrequenz (D-FF bei 100 $\mu A$ ) in MHz	2

Widerstände

Nominalwerte in kOhm	0,5; 1; 2,5; 0,1 ... 1 variabel 10; 20
----------------------	---

Oxidkapazitäten

Nominalwerte in pF	1,5; 3; 6
--------------------	-----------

Dr.-Ing., Dr. oec. Werner Jöstel  
Dipl.-Ing. ök. Ina Suchant

TU Dresden, Sektion Sozialistische Betriebswirtschaft  
WB Betriebsplanung/-abrechnung/-analyse

## Anwenderspezifische Schaltkreise - Methoden zur ökonomischen Bewertung

### 0. Einleitung

Die Realisierung der vom XI. Parteitag beschlossenen ökonomischen Strategie basiert auf einer breiten Anwendung der Schlüsseltechnologien in allen Bereichen der Volkswirtschaft. Dieser Prozeß ist durch die Entwicklung mikroelektronischer Bauelemente, die die Ökonomie von Entwickler, Bauelementehersteller und Anwender vereinen, nachhaltig zu beschleunigen.

In diesem Zusammenhang erlangen anwenderspezifische Schaltkreise zunehmende Bedeutung. In der Direktive zum Volkswirtschaftsplan der DDR für die Jahre 1986 bis 1990 ist deshalb die Aufgabe gestellt, die Entwicklung und Produktion von anwenderspezifischen Schaltkreisen zu verstärken und dazu mikroelektronische Produktionskapazitäten in den Kombinat der verarbeitenden Industrie aufzubauen /1/.

Aufgrund der unterschiedlichen Realisierungsmöglichkeiten von anwenderspezifischen Schaltkreisen ist für jeden komplexen Anwendungsfall die Zusammenarbeit von Technikern und Ökonomen erforderlich. Ökonomische Bewertungsmethoden können dabei den Prozeß der Einsatzvorbereitung wesentlich unterstützen.

### 1. Anwenderspezifische Schaltkreise

Für die Vollkunden-Schaltkreise ist charakteristisch, daß alle Prozeßschritte auf das Endprodukt abgestimmt sind, vom Schaltkreisentwurf bis zum fertig getesteten Schaltkreis. Der Aufbau, die Auswahl und die Anordnung der einzelnen Funktionsgruppen auf dem Chip erfolgt entsprechend den individuellen Wünschen des Kunden.

Standardzellen-Schaltkreise bestehen aus fertig entwickelten logischen Grundelementen. Auf der Grundlage der vom Bauelementehersteller vorgegebenen Funktionsgruppen stellt der Anwender den Entwurf selbst her. Die Erstellung aller notwendigen Masken für die Schaltkreisstrukturierung erfolgt anwenderspezifisch.

Gate-Arrays besitzen vorgefertigte Masterchips mit hochgradig regelmäßigen Belegungen durch logische Elementargatter oder verwandte Vorstrukturen. Die individuellen Kundenfunktionen werden simuliert und nachfolgend dazugehörige Verdrahtungsmuster gefertigt.

### 2. Ökonomische Bewertungsmethoden für anwenderspezifische Schaltkreise

Das Ziel der ökonomischen Bewertung von Vollkunden- und Standardzellen-Schaltkreisen sowie von Gate-Arrays besteht im Erkennen der effektivsten Entwicklungs- und Produktionsvariante für einen vorgegebenen Anwendungsfall. Für die Durchführung der ökonomischen Bewertung im Entscheidungsprozeß stehen vielfältige Methoden zur Verfügung. Der Auswahl geeigneter Bewertungsmethoden sollten

folgende Prämissen zugrunde gelegt werden:

- Einbeziehung aussagekräftiger ökonomischer Bewertungskriterien
- Kompensation technischer und technologischer Unterschiede der anwenderspezifischen Schaltkreise
- Verbindung der Bewertungskriterien unter Berücksichtigung der Betrachtungsebenen Volkswirtschaft - Bauelementehersteller - Anwender.

Unter Berücksichtigung dieser Kriterien kommen für die ökonomische Bewertung anwenderspezifischer Schaltkreise folgende Methoden in Betracht:

1. Ökonomischer Objektvergleich
2. Gebrauchswert-Kosten-Analyse
3. Ermittlung der Rentabilitätsschwelle
4. Technologischer Variantenvergleich
5. Methodischer Zielbaum

### 2.1. Ökonomischer Objektvergleich

Grundlage für einen ökonomischen Objektvergleich bilden Aufwands-, Ergebnis- und Effektivitätskennziffern.

Vergleiche sind möglich bezüglich:

- einer Basisvariante (Standardschaltkreise),
- dem wissenschaftlich-technischen Höchststand,
- der Zielstellung.

Die Wahl der Vergleichsbasis und die Vergleichbarkeit der Kennziffern spielen eine sehr wichtige Rolle bei der Anwendung dieser Methode. Darüber hinaus muß auf der Grundlage eines einheitlichen Maßstabes die Gegenüberstellung inhaltlich und ökonomisch sinnvoll sein.

Aufgrund dieser Tatsache, daß die anwenderspezifischen Schaltkreise technische und technologische Unterschiede aufweisen (s. Tabelle 1), führt der globale Vergleich von Kennziffern zu unsicheren Bewertungen, da die Kompensation der genannten Unterschiede praktisch schwer realisierbar ist.

Tabelle 1: Gegenüberstellung technischer und technologischer Daten anwenderspezifischer Schaltkreise

IS-Typ	Technologie	Niveau	Chipgröße in mm x mm	Scheiben- durchmesser in mm	Gehäuse	Chips/ Scheibe	Ebenen
U 115 I (Vollkunden- Schaltkreis)	CSGT 1	I	2,90 x 3,30	76	Keramik	367	10
V 1506 C (Standard- zellen- Schaltkreis)	CSGT 2	II	4,00 x 5,00	100	Plast	268	10
U 5201 RC (Gate-Array)	CSGT 2	II	7,04 x 7,46	100	Keramik	100	12

## 2.2. Gebrauchswert-Kosten-Analyse

Ausgangspunkt für die Durchführung der Gebrauchswert-Kosten-Analyse (GKA) sind gebrauchswertmäßige Vorgaben für die neuen Schaltkreis-Typen, die in entsprechenden technischen und ökonomischen Kennziffern ausgedrückt werden. Das Ziel der Analyse besteht in dem Finden der Variante mit dem günstigsten Verhältnis von Gebrauchswert und Kosten mit Hilfe des Gebrauchswert-Kosten-Index und des direkten Vergleichs /2/.

$$\text{Gebrauchswertindex (G)} = \frac{G_{\text{neu}}}{G_{\text{alt}}} \quad (1)$$

$$\text{Kostenindex (Ko)} = \frac{Ko_{\text{alt}}}{Ko_{\text{neu}}} \quad (2)$$

$$\begin{aligned} \text{Gebrauchswert-Kosten-Index (GK)} &= \frac{G_{\text{neu}}}{G_{\text{alt}}} \times \frac{Ko_{\text{alt}}}{Ko_{\text{neu}}} \quad (3) \\ &= G \times Ko > 1 \end{aligned}$$

$$\text{direkter Vergleich: } \frac{G_{\text{alt}}}{Ko_{\text{alt}}} < \frac{G_{\text{neu}}}{Ko_{\text{neu}}} \quad (4)$$

Die Anwendungsmöglichkeit dieser Methode für eine ökonomische Bewertung anwenderspezifischer Schaltkreise ist durch die auftretenden Probleme bei der exakten Erfassung der Abhängigkeiten zwischen Funktionen, Parametern und dem entsprechenden Kostenvolumen begrenzt. Als Basisvarianten können die Standardschaltkreise bzw. die jeweiligen anwenderspezifischen IS-Lösungen fungieren.

Nachteilig bei dieser Methode ist, daß für eine komplexe Bewertung anwenderspezifischer Lösungen die einbezogenen Kriterien Gebrauchswert und Kosten nicht ausreichen.

## 2.3. Berechnung der Rentabilitätsschwelle

Die Ermittlung der Rentabilitätsschwelle (Rs) dient der Darstellung des Schnittpunktes zwischen der Kostenkurve und der Produktions- bzw. Erlöskurve. Bei Unterstellung einer konstanten Kapazität (Produktionsanlagen, Produktionsarbeiter) erhöht sich ab diesem Schnittpunkt der Gewinn bei zunehmender Leistungsmenge.

Das Grundprinzip besteht darin, zu ermitteln, welches Leistungsvolumen für die Deckung der konstanten Kosten und für die Gewinnerwirtschaftung erforderlich ist.

Grundlegende Voraussetzung für die Ermittlung von Rs ist die Erfassung der leistungsproportionalen Kosten (Grundmaterial, Stücklohnkosten u. a.) und der leistungsabhängigen konstanten Kosten (Abschreibungen, Zeitlöhne u. a.). Bild 1 zeigt den Zusammenhang zwischen Kosten und Gewinn zur Darstellung von Rs.



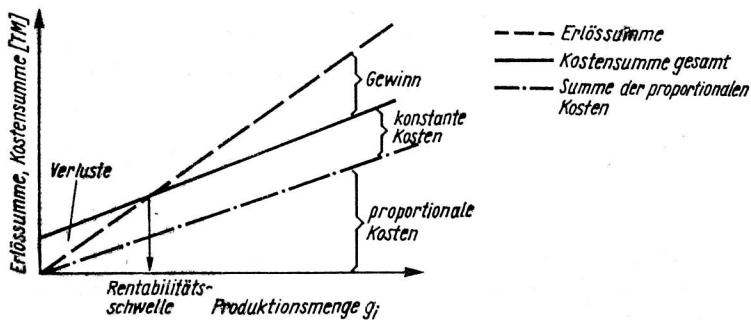


Bild 1: Darstellung der Rentabilitätsschwelle

Aufgrund des komplizierten Herstellungsprozesses von mikroelektronischen Bauelementen ist die exakte Kostenerfassung und die direkte bzw. indirekte Kostenverrechnung auf die entsprechenden Erzeugnisse sehr aufwendig, liefert jedoch dem Bauelementehersteller wichtige Informationen über die Effektivität des Entwicklungs- und Fertigungsprozesses anwenderspezifischer Schaltkreise.

#### 2.4. Technologischer Variantenvergleich

Der technologische Variantenvergleich ist eine Methode, mit der aus mehreren im Betrieb vorhandenen technologischen Varianten bei einer festgelegten Produktionsmenge die Variante mit dem Kostenminimum ausgewählt wird. Der technologische Variantenvergleich stellt einen Teilkostenvergleich dar, da nur die durch den technologischen Prozeß beeinflussten Kosten einbezogen sind. Es gibt zwei Methoden des technologischen Variantenvergleiches:

- a) Ermittlung der Grenzstückzahl und
- b) Ermittlung der Grenzlosanzahl.

Aufgrund der Losfertigung im Zyklus I bei der Herstellung mikroelektronischer Bauelemente empfiehlt sich die Methode der Grenzlosanzahl. Sie liefert für den Hersteller anwenderspezifischer Schaltkreise wesentliche Aussagen zu ökonomischen Stückzahlbereichen und Losgrößen.

Der methodische Ansatz geht von einer Aufteilung der technologischen Kosten in los- und stückzahlabhängige Kosten aus:

$$K_t = (L \times k_l) + (Q \times k_s) \quad (5)$$

$K_t$ -Gesamtkosten

$L$  - Losanzahl in Losen/a

$k_l$  - losabhängige Kosten in M/Los

$Q$  - Stück/a

$k_s$  - stückabhängige Kosten in M/Stück

Die Grenzlosanzahl (LG), d. h. die Losgröße bei der entsprechend Gl. (5) Kostengleichheit zwischen einer Basisvariante (I) und einer alternativen Lösung (II) besteht, trennt die Wirtschaftlichkeitsbereiche zwischen den Varianten I und II.

Entsprechend Gl. (5) berechnet sich LG aus der Beziehung:

$$LG = \frac{k_s \text{ II} - k_s \text{ I}}{k_l \text{ I} - k_l \text{ II}} \times Q \quad (6)$$

Als Basisvarianten können sowohl Standardschaltkreise als auch die jeweiligen Typen anwenderspezifischer Schaltkreise angewendet werden.

Die Durchführung des technologischen Variantenvergleiches setzt aber, ebenso wie bei der Berechnung der Rentabilitätsschwelle, eine exakte Erfassung und Verrechnung der einzubeziehenden Kostenbestandteile voraus.

### 2.5. Methodischer Zielbaum

Gegenüber den bisher betrachteten eingegrenzten Bewertungsmethoden zeichnet sich der methodische Zielbaum durch eine größere Komplexität, wie sie für anwenderspezifische Schaltkreise unbedingt erforderlich ist, aus.

Die wesentlichen Vorteile dieser Methode bestehen darin, daß Bewertungskriterien der Betrachtungsebenen Volkswirtschaft - Bauelementehersteller - Anwender integriert sowie technologische Unterschiede der Varianten durch entsprechende Bewertung kompensierbar sind. Da die Wichtung und Bewertung subjektive Momente beinhalten, ist eine Eingrenzung durch umfangreiche Expertenbefragungen in den bauelementeherstellenden und Anwenderbetrieben unerlässlich. Für die Anwendung der Zielbaummethode ist das Festlegen von Haupt- und Nebenkriterien, deren Wichtung und eine Bewertung der Varianten (Gate-Arrays, Vollkunden- und Standardzellen-Schaltkreise) notwendig.

### 2.6. Kriterien und Bewertung

Bei der Auswahl von Bewertungskriterien sind grundsätzlich die Ebenen Volkswirtschaft - Bauelementehersteller - Anwender zu berücksichtigen. Es kann davon ausgegangen werden, daß eine volkswirtschaftlich günstige Lösung für den Bauelementehersteller und auch für den Anwender ökonomisch vorteilhaft sein muß.

Unter diesem Gesichtspunkt sind z. B.:

- Stückzahl der Schaltkreise
- Gesamtselbstkosten
- Entwicklungszeit
- ökonomischer Anwendernutzen
- Effektivitätskriterien
- Zuverlässigkeit der Schaltkreis-Typen

wichtige Kriterien für die ökonomische Bewertung anwenderspezifischer Schaltkreise. Das Kriterium "Produktionsvolumen" ist insbesondere für den Bauelementehersteller von Interesse. Er ist bestrebt, mit dem jeweiligen Entwicklungsaufwand einen hohen Produktionsausstoß der spezifischen IS-Lösungen zu realisieren. Ein hohes Produktionsvolumen führt bei den Bauelementeherstellern zu:

- einem geringeren Aufwand für Umrüstungen der technischen Anlagen
- einer Senkung des Arbeitszeitaufwandes für die einzelnen Prozeßschritte in der Fertigung durch die fast routinemäßige Tätigkeit der Werk tätigen
- einer effektiveren Auslastung der modernen Grundmittel
- einer bedeutenden Verringerung des organisatorischen Aufwandes.

Letztendlich richtet sich jedoch das Produktionsvolumen nach dem Bedarf der Kunden. Aus diesem Grund ist es wichtig zu ermitteln, in welchem Stückzahlbereich die Entwicklung der spezifischen IS-Lösungen ökonomisch vertretbar ist (z. B. mit Hilfe der Methode zur Ermittlung der Grenzlosanzahl).

Die Herstellungskosten lassen sich aus der folgenden Beziehung berechnen /3/:

$$K_{ic} = K_I + K_M + K_{II} + \frac{K_E}{S} + \frac{K_L}{S_{ges}} \quad (7)$$

$K_{ic}$  - Kosten für Herstellung eines Schaltkreises

$K_M$  - Siliziumkosten

$K_I$  - Kosten Scheibenprozeß

$K_{II}$  - Montage- und Endmeßkosten

$K_E$  - Entwurfskosten (Bauelementehersteller und Anwender)

$S$  - Anzahl Schaltkreise eines Typs

$K_L$  - Entwurfskosten einer Basistechnologie

$S_{ges}$  - Anzahl aller mit der betreffenden Basistechnologie hergestellten Schaltkreise

Dabei sind bei der ökonomischen Bewertung besonders die beträchtlichen Niveauunterschiede in den Entwicklungs- und Schablonenkosten zwischen Gate-Arrays, Vollkunden- und Standardzellen-Schaltkreisen zu beachten.

Eine tendenzielle Aussage zu ökonomischen Einsatzbereichen von anwenderspezifischen Schaltkreisen in Abhängigkeit von der Komplexität der Anwenderlösungen zeigt Bild 2.

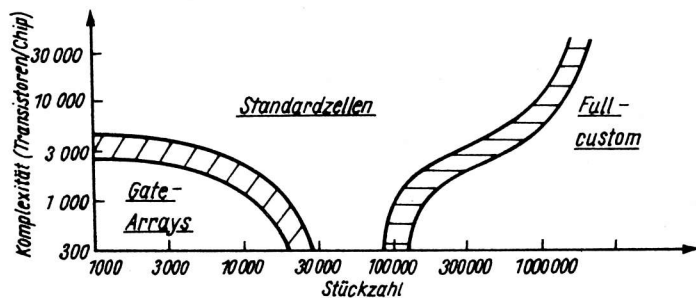


Bild 2: Komplexitäts-/Stückzahlverhalten von anwenderspezifischen IS-Lösungen /4/

Die Entwicklungszeiten für die Erarbeitung des Entwurfes und der Erprobung stellen sowohl für den Bauelementehersteller als auch für den Anwender wichtige Bewertungskriterien dar. Kürzere Entwicklungszeiten für Gate-Arrays gegenüber den Standardzellen-Schaltkreisen resultieren aus der Vorfertigung des Grundmasters und der geringen Anzahl anwenderspezifischer Ebenen. Für Vollkunden-Schaltkreise ist die längste Entwicklungszeit zu verzeichnen.

Eine Einschätzung des ökonomischen Anwendernutzens kann primär durch die Substitution einer entsprechenden Anzahl von herkömmlichen Bauelementen, die für eine alternative Realisierung der Aufgabenstellung erforderlich sind, erfolgen.

Eine differenzierte Bewertung des Anwendernutzens ist anhand folgender Kennziffern vorzunehmen:

1. Einsparung an Material
  - . Standardschaltkreise
  - . Leiterplatten
  - . Lötzinn
  - . Steckverbinder
  - . weitere Materialien
2. Arbeitszeiteinsparung in der Fertigung des Finalerzeugnisses
  - . Verkürzung der Montagezeit bei den Leiterplatten
  - . Einsparung von Produktionskapazitäten - arbeitskräfte- und anlagenbezogen
3. Entwicklung der Reparaturen der Finalerzeugnisse
  - . Arbeitszeiteinsparung bei der Fehlersuche und Reparatur
4. Verbesserung der Gebrauchseigenschaften
  - . Erhöhung der Zuverlässigkeit des Finalerzeugnisses
  - . Volumenreduzierung und Senkung des Energiebedarfes bei den Finalerzeugnissen
5. Vergleich einer Lösung mittels Standard- und anwenderspezifischer Schaltkreise in bezug auf:
  - . Forschungs- und Entwicklungsaufwand
  - . Entwicklungszeit.

Der Ausweis der ökonomischen Effektivität ist vor allem für den Hersteller anwenderspezifischer Schaltkreise ein wichtiges Kriterium für die Wirtschaftlichkeit. Als wesentliche Kennziffern sind die kostenbezogene Rentabilitätsrate (kRT) und die Arbeitsproduktivität (Ap) der Bewertung zugrunde zu legen.

Die kostenbezogene Rentabilitätsrate (kRT) drückt die Effektivität des laufenden Aufwandes aus. Ihre Berechnung erfolgt nach der Beziehung:

$$kRT = \frac{\text{Gewinn}}{\text{Selbstkosten der realisierten Warenproduktion}} \quad (8)$$

Die Berechnung des Niveaus der Arbeitsproduktivität (Ap) für Gate-Arrays, Standardzellen- und Vollkunden-Schaltkreise kann mit Hilfe der Preissummenmethode erfolgen:

$$Ap = \frac{Q_i \times P_i}{T} \quad (10)$$

$Q_i$  - Produktionsmenge in Stück der einzelnen Erzeugnisarten i

$P_i$  - konstanter Planpreis der einzelnen Erzeugnisarten i

T - Aufwand an lebendiger Arbeit

Als Aufwandsgröße T ist der benötigte Arbeitszeitaufwand für die Herstellung der einzelnen anwenderspezifischen Schaltkreise anzusetzen. Er umfaßt den Aufwand für den Zyklus I, Zyklus II und die Meßtechnik. Dabei ist eine einheitliche Basisgröße (z. B. 1 000 gute Chips oder 1 000 Bauelemente) zu verwenden.

Auf der Grundlage der genannten Kriterien ist mit Hilfe des methodischen Zielbaumes eine relativ komplexe Bewertung anwenderspezifischer Schaltkreise möglich. Die festzulegenden Haupt- und Nebenkriterien können zum Teil mit Hilfe der Methoden zur Berechnung der Grenzstückzahl, Grenzlosanzahl, Rentabilitätsschwelle und der Gebrauchswert-Kosten-Analyse ermittelt werden und objektivieren als wichtige Bewertungsbasen die Einschätzung der Gate-Arrays, Standardzellen- und Vollkunden-Schaltkreise.

In Tabelle 2 ist ein Zielbaum für die Bewertung der anwenderspezifischen Lösungen als Beispiel dargestellt, wobei die verwendeten Wichtungs- und Bewertungsfaktoren Schätzwerten entsprechen.

Tabelle 2: Methodischer Zielbaum für die ökonomische Bewertung anwenderspezifischer Lösungen

Hauptfaktor	Wichtung	Nebenkriterium	Wichtung	Bewertung <sup>1</sup>		
				Gate-Array	Standardzellen-Schaltkreise	Vollkunden-Schaltkreise
Produktionsvolumen	0,22	-	-	4	4	2
				0,88	0,88	0,44
Herstellung- und Entwicklungskosten	0,28	Entwicklungskosten	0,3	3	4	1
		Schablonenkosten	0,4	4	3	2
		Grundlohnkosten	0,3	4	4	3
				0,25	0,34	0,08
				0,45	0,34	0,22
				0,34	0,34	0,25
Entwicklungszeit	0,17	Präparation	0,6	5	3	2
		Meßtechnik	0,4	5	3	2
				0,51	0,30	0,20
				0,34	0,20	0,14
Effektivität	0,18	Ap	0,6	4	4	2
		kRT	0,4	3	4	3
				0,43	0,43	0,21
				0,22	0,29	0,22
Zuverlässigkeit	0,15	-	-	3	3	4
				0,45	0,45	0,60
Summe	1			3,87	3,57	2,36
Rangfolge				1.	2.	3.

Anm.: 1 Punktzahl 1 ... 5

## 2.7. Bemerkungen zum Zielbaum

Die Summe der Wichtungsfaktoren der Haupt- und Nebenkriterien muß "1" betragen.

Berechnung der Punktbewertung:  $(\text{Wichtungsfaktor } 1) \times (\text{Wichtungsfaktor } 2) \times [\text{Punktzahl } (1 \dots 5)]$ .

Zusammenfassend sollte die ökonomische Bewertung von anwenderspezifischen Schaltkreisen in folgenden Schritten erfolgen:

1. Ermittlung des Bedarfes der Anwender an anwenderspezifischen Schaltkreisen und der technologischen Möglichkeiten des Bauelementeherstellers
  - . Analyse der Bedarfsentwicklung
  - . Festlegung der Anforderungen an anwenderspezifische Schaltkreise
  - . Realisierungsmöglichkeiten im bauelementeherstellenden Betrieb
2. Ermittlung der möglichen Varianten anwenderspezifischer Schaltkreise
  - . technische Daten der Gate-Arrays, Vollkunden- und Standardzellen-Schaltkreise (u. a. Ausnutzung der Siliziumfläche, Ausbeute)
  - . Grobbilanzierung des Arbeitskräftebedarfes, des Arbeitszeitaufwandes, der Entwicklungskosten, der laufenden Kosten,
  - . Grobschätzung der Entwicklungszeiten
  - . Festlegung der Schnittstelle Bauelementehersteller - Anwender
3. Auswahl der Bewertungskriterien
  - . Produktionsvolumen
  - . Höhe der Selbstkosten (Schablonen-, Entwicklungs- und Grundlohnkosten)
  - . Effektivitätskriterien ( $A_p$ ,  $k_{RT}$ ,  $R_s$ , ökonomischer Anwendernutzen)
  - . Entwicklungszeit
  - . Zuverlässigkeit
4. Durchführung des Variantenvergleiches mit Hilfe der Zielbaummethode
  - . Festlegung der Haupt- und Nebenkriterien und deren Wichtung
  - . Bewertung einzelnen Varianten
  - . Ermittlung der effektivsten Variante.

## Literatur

- /1/ Direktive des XI. Parteitages der SED zum Fünfjahrplan für die Entwicklung der Volkswirtschaft der DDR in den Jahren 1986 - 1990  
Berlin: Dietz 1986. S. 13
- /2/ Autorenkollektiv: Sozialistische Betriebswirtschaft  
Berlin: Die Wirtschaft, 1980. S. 448
- /3/ Autorenkollektiv: Mikroelektronik - Stand und Entwicklung  
Berlin: Akademie Verl. 1981. S. 159
- /4/ Percival, R.: Silicon-Compiler - der Weg zum kostengünstigen Wunsch-Chip  
Techn. Rdsch., Bern 75(1983)9, S. 25, 27

Dipl.-Ing. Horst Jüngling

VEB Halbleiterwerk Frankfurt/Oder  
im VEB Kombinat Mikroelektronik

## ISA-Schaltkreis AK 317 D. Eigenschaften und Anwendung

Mit dem ISA-Schaltkreis AK 317 D (Zweifach-OTA) lassen sich eine Vielzahl von Schaltungen für den allgemeinen Einsatz günstig realisieren bzw. es werden spezielle Applikationen durch den Gegentaktstromausgang überhaupt erst möglich. Die erreichbaren Parameter werden dabei von den "verfügbaren" Eigenschaften der analogen Grundchipsreihe des ISA-Systems wesentlich bestimmt. Der Einsatzfrequenzbereich geht bis etwa 200 kHz, wobei in Sonderfällen, wie schneller Spannungsfolger und im Schaltbetrieb wesentlich höhere Frequenzen möglich sind. Ein weiteres großes Einsatzgebiet ist die Musikelektronik, wobei die gesamte Signalformung im Frequenz-, Zeit- und Amplitudenbereich über die elektronische Steuerung der Systemparameter möglich ist.

### 1. Einleitung

Ein Bauelement des ISA-Systems ist der auf dem analogen Grundchip /3/ IA 30 integrierte Zweifach-OTA (Operational Transconductance Amplifier) mit der Bezeichnung AK 317 D (Bild 1).

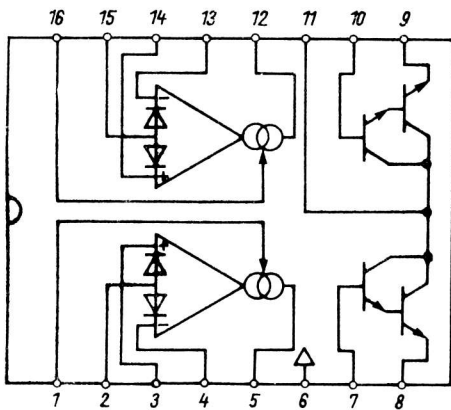


Bild 1: Blockschaltbild des AK 317 D

Dieses vom VEB Halbleiterwerk Frankfurt/Oder (HWF) zur allgemeinen Anwendung angebotene Bauelement kann in seinen Eigenschaften durch einen programmierbaren bzw. variablen Steuerstrom in einem weiten Bereich variiert werden.

Damit ergeben sich vielfältige Einsatzmöglichkeiten, wie:

- OV-Betrieb mit Gegenkopplung
- Verstärker mit einstellbarer Verstärkung
- Hochpaß-/Tiefpaß-Filter mit gesteuerter Grenzfrequenz
- Modulatorschaltungen
- Signalerzeugung in gesteuerten Relaxationsgeneratoren
- Tastschaltungen für den Sample-Betrieb u. a.

Durch die im ISA-System festen, nicht variablen Elementanordnungen werden die typischen Eigenschaften des OTA wesentlich bestimmt und sind damit in speziellen Parametern nicht optimierbar (wie bei Präzisions-OV).

Solche typischen Parameter sind z. B. (Chip IA 30):

max. Spannung	36 V
Offsetspannung	5 mV
Stromverstärkung	150
Transitfrequenz	350 MHz

Für den integrierten Schaltkreis AK 317 D ergibt sich damit ein Einsatzbereich mit "normalen" Anforderungen an die Schaltungsparameter.

Der AK 317 D befindet sich in einem 16-poligen DIL-Plastgehäuse, ist für einen Betriebsspannungsbereich von ca.  $\pm 12$  V ...  $\pm 15$  V geeignet und besteht aus zwei gleichen Verstärkern, deren Übertragungsleitwert  $g_m$  durch einen äußeren Strom steuerbar ist.

## 2. Aufbau und Funktionsweise

Bild 2 zeigt die vollständige Innenschaltung des AK 317 D.

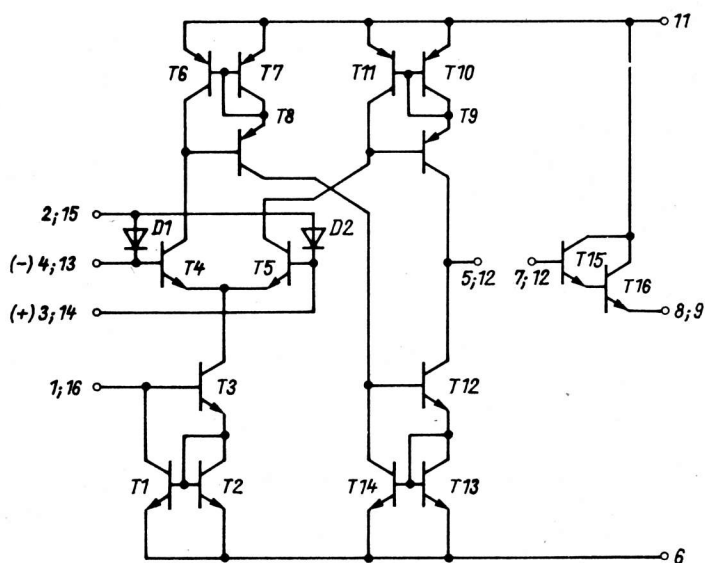


Bild 2: Innenschaltung des AK 317 D

Als Eingangsstufe wird ein Differenzverstärker mit npn-Transistoren (T4; T5) mit sogenannten Linearisierungsdioden (D1; D2) eingesetzt. Der verstärkungsbestimmende Emitterstrom wird von einer speziellen Konstantstromquelle T3 geliefert.

Dieser Strom ist gleich dem sogenannten Steuerstrom  $I_{ST}$ , der in die Stromspiegelschaltung (T1...T3) von außen eingespeist wird und er bestimmt über die Emitterdiffusionswiderstände  $r_e \approx u_T/I_E$  die Steilheit der Eingangsstufe und damit die Verstärkung des OTA. Bei  $u_i = 0$  betragen die Kollektorströme des Differenzverstärkers (T4; T5)  $0,5 \cdot I_{ST}$  und werden über Stromspiegelschaltungen (T6...T8; T9...T11) mit einem "Spiegelfaktor" sehr nahe 1 : 1 an der positiven Betriebsspannung gespiegelt.



Nach einer weiteren "Spiegelung" des Stromes aus T8 an der negativen Betriebsspannung mittels T 12...T14 werden die so erzeugten Spiegelströme am Ausgang (Anschluß 15) addiert.

Die Ausgangsströme der Spiegel sind betragsmäßig gleich dem halben Steuerstrom  $I_{ST}$  in T1 und werden durch den Eingangsdifferenzverstärker gegenphasig gesteuert.

Der maximal entnehmbare Ausgangsstrom ist  $\pm I_{ST}$ . Die integrierten Linearisierungsdioden D1; D2 werden durch die gleichen Transistoren (Basis mit Kollektor verbunden) wie T4; T5 auf dem Chip "verdrahtet", so daß diese Bauelemente absolut gleiche Kennlinien ( $U_{BE}/I_E$ ) haben. Werden die Dioden am Anschluß 2 bzw. 15 mit einem Gleichstrom  $I_D$ , der gleich dem Steuerstrom  $I_{ST}$  sein sollte beaufschlagt und dann vom Signalstrom des Eingangssignals angesteuert, ergibt sich eine "vorverzerrte" Steuerspannung für T4; T5. Da die Bauelemente gleich sind, werden die Nichtlinearitäten der  $U_{BE}/I_E$ -Kennlinie kompensiert und es ergibt sich eine Linearisierung der Übertragungsfunktion mit einer weitgehenden Temperaturunabhängigkeit der Steilheit des OTA.

In dieser Betriebsart ist der Eingangswiderstand durch die leitenden Dioden relativ niederohmig, ( $4 \cdot u_T/I_D$ ), so daß die Schaltung über den üblichen Eingangsspannungsteiler etwa stromgesteuert wird (Entzerrerprinzip).

Der Ausgangs-Pufferverstärker ist eine npn-Darlingtonschaltung und ermöglicht die Realisierung von Schaltungen mit niedrigem Ausgangswiderstand. Die Stromversorgung erfolgt durch einen äußeren Widerstand zwischen Ausgang (8; 9) und der negativen Betriebsspannung.

Für Schaltungsberechnungen kann in erster Näherung mit dem theoretischen Wert für den Übertragungsleitwert des OTA von

$$g_m = \frac{i_a}{u_i} = 0,5 \cdot \frac{I_{ST}}{u_T} \quad \text{wobei} \quad u_T \approx 26 \text{ mV bei } 25 \text{ }^\circ\text{C} \quad (1)$$

gerechnet werden.

### 3. Grenzwerte, Kennwerte und typische Eigenschaften

Die in Tabelle 1 enthaltenen Grenzwerte werden wesentlich durch die Konstruktionsparameter der analogen 36-V-Grundchipreihe und die zum Einsatz kommenden Strukturen bestimmt und sie dürfen im Betrieb nicht überschritten werden.

Tabelle 1: Grenzwerte

Kenngröße	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	$\pm U_{CC}$	-	18	V
Differenzeingangsspannung	$U_{ID}$	-	$\pm 5$	V
Gleichtakteingangsspannung	$U_{IC}$	$-U_{CC}$	$+U_{CC}$	V
Steuerstrom	$I_{ST}$	-	2	mA
Diodenstrom	$I_D$	-	2	mA
Ausgangsstrom des Puffers	$I_{OP}$	-	20	mA
Gesamtverlustleistung ( $\vartheta_a = 25 \text{ }^\circ\text{C}$ )	$P_{tot}$	-	600	mW
Betriebstemperaturbereich	$\vartheta_a$	0	70	$^\circ\text{C}$

Die wichtigsten Kennwerte des AK 317 D sind aus der folgenden Tabelle 2 zu entnehmen und werden in erster Linie natürlich durch die Eigenschaften der Bauelemente des Grundchips IA 30 /3/ festgelegt. Insbesondere betrifft das die Offset- und Paarigkeitsparameter, die Eingangsströme, aber auch wesentliche dynamische Parameter.

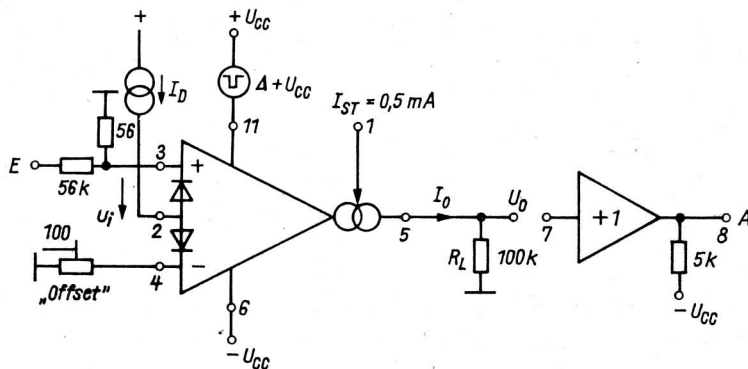


Bild 3: Meßschaltung für typische Kenngrößen

Die Ermittlung der in der Tabelle 2 enthaltenen Werte erfolgte im wesentlichen mit den in den Bildern 3 und 4 gezeigten Meßschaltungen.

Tabelle 2: Elektrische Kennwerte

( $T_a = 25^\circ\text{C} \pm 5\text{K}$ ;  $U_{CC} = \pm 15\text{V}$ ;  $I_{ST} = 0,5\text{mA}$ ;  $I_D = 0$ ;  $R_{LPuffer} = 5\text{k}\Omega$ )

Kenngröße	Kurzzeichen	min.	typ.	max.	Einheit
Eingangsoffsetspannung	$U_{IO}$	-	2	5	mV
Eingangsoffsetstrom	$I_{IO}$	-	0,15	0,6	$\mu\text{A}$
Eingangsbiasstrom	$I_{IB}$	-	2,5	5	$\mu\text{A}$
Übertragungsleitwert	$g_m$	7,5	9,2	11	mS
Differenz von $g_m$ 1,2 <sup>1)</sup>	$\Delta g_m$	-5	5	-	%
max. Ausgangsstrom	$I_{OM}$	400	470	550	$\mu\text{A}$
Differenz von $\pm I_{OM}$	$\Delta I_{OM}$	-	5	-	%
pos. Spitzenausgangsspannung	$+U_{OM}$	12	14,2	-	V
neg. Spitzenausgangsspannung	$-U_{OM}$	-12	-14,3	-	V
Betriebsspannungseinfluß ( $+U_{CC} = -5\text{V}$ )	$SVR_I$	-	0,07	-	$\mu\text{A/V}$
Gleichtaktunterdrückung ( $\Delta U_I = \pm 5\text{V}$ )	CMR	-	107	-	dB
Slew-Rate ( $\hat{A} = 10\text{V}$ ; s. Bild 4)	SR	-	70	-	V/ $\mu\text{s}$
Bandbreite ( $R_L = 1\text{k}\Omega$ )	B	-	3,5	-	MHz
Eingangsstrom an 7; 12	$I_{IBP}$	-	0,7	-	-
Ausgangsrauschstrom an 5 ( $B_{NF} = 15\text{kHz}$ )	$\overline{I_{ar}}$	-	8	-	nA

Die in Tabelle 2 enthaltenen Werte zeigen, daß ein universeller Einsatz des AK 317 D in vielen Anwendungsfällen möglich ist, wobei einige Parameter durchaus gute Werte für Spezialeinsatzfälle darstellen, z. B. ist die erreichbare Slew-Rate im speziell dimensionierten ( $V_U = 1$ )-Verstärker

(Bild 4) mit typisch  $70 \text{ V}/\mu\text{s}$  ein ausgezeichneter Wert und zeigt, daß mit diesem Bauelement durchaus "schnelle" Schaltungen für Schalt- und Sample-Anwendungen (Bild 19 ... 21) realisierbar sind. Die in den Bildern 5 und 6 enthaltenen Abhängigkeiten vom Steuerstrom  $I_{ST}$  zeigen die gute Linearität dieser Parameter und erlauben ab  $1 \text{ mA}$  abwärts eine Steuerbreite bis zu 4 Dekaden, so daß in Schaltungen große Steuerbereiche (z. B. Generatorfrequenzen) praktisch möglich sind.

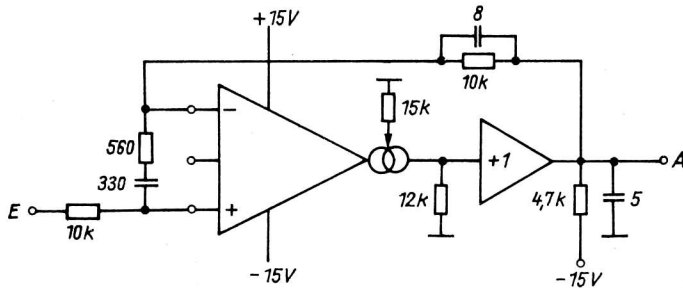


Bild 4: Schneller Spannungsfolger

rechter Steuerung des Pufferverstärkers durch den Gegentaktstromausgang extrem stromarme Schaltungsvarianten realisiert werden, da der Gesamtstrom der eigentlichen OTA-Schaltung nur durch den Steuerstrom mit ca.  $4 \cdot I_{ST}$  festgelegt ist.

Weiterhin können bei entsprechender Schaltungsdimensionierung und di-

Eine Kleinsignal-Bandbreite von etwa 3,5 MHz erlaubt den Einsatz dieser Bauelemente bis etwa 500 kHz; z. B. sind in Schaltungen zur Rampenerzeugung bei mittleren Aussteuerungen Frequenzen von 300 kHz durchaus erreichbar.

Der im Bild 8 dargestellte Klirrfaktorverlauf zeigt, daß ohne Linearisierung die Eingangsspannung nicht viel höher als 10 mV sein sollte, während bei der im Abschnitt 2 beschriebenen Stromsteuerung Werte bis 30 mV möglich sind (abhängig von den zulässigen Verzerrungen).

Das Rauschverhalten wird wesentlich durch die Stromspiegelschaltungen des OTA bestimmt und ändert sich mit dem Steuerstrom.

Der äquivalente Ausgangsrauschstrom  $\overline{I_{ar}}$  ist etwa proportional dem Steuerstrom, so daß der erreichbare Signal-Rauschabstand am Ausgang mit der Angabe von  $\overline{I_{ar}}$  bestimmt ist und dann im wesentlichen nur durch Erhöhung der Eingangsspannung (Klirrfaktorprobleme) verbessert werden kann (praktische Werte sind in den Bildern 10 und 11 enthalten).

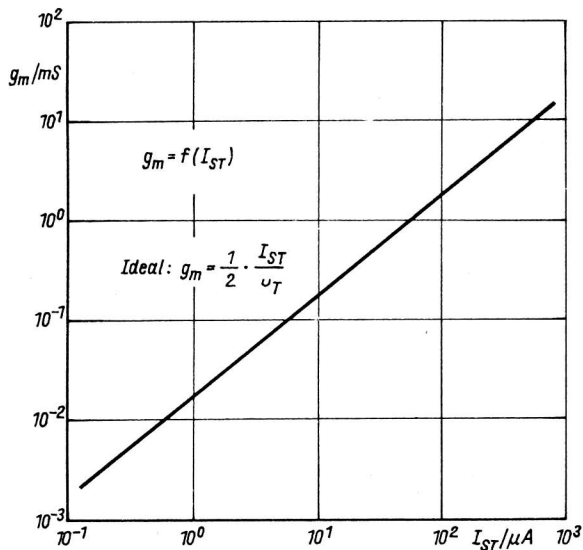


Bild 5: Übertragungsleitwert in Abhängigkeit vom Steuerstrom

## 4. Einsatz- und Applikationshinweise

Der Steuerstrom kann durch einen Reihenwiderstand  $R_{ST}$  aus einer Steuerspannung, die auf  $-U_{CC}$  bezogen wird, erzeugt werden.

Dimensionierung:

$$R_{ST} = \frac{-U_{ST} - 1,3 \text{ V}}{I_{ST}} \quad (2)$$

Weitere Ansteuervarianten s. Bild 9.

Eine niederohmige, auch kurzzeitige Verbindung des Steueranschlusses mit Potentialen die bei  $\geq (-U_{CC} + 1 \text{ V})$  liegen (z. B. Masse), führt zur Zerstörung der Steuerstromquelle.

Bei variablem Steuerstrom ist es günstig, diesen aus einer externen Stromquelle bereitzustellen. Diese Ansteuervariante ist auch bei unstabiler negativer Betriebsspannung  $-U_{CC}$  erforderlich (Betriebsspannungsunterdrückung).

Die Beschaltung der Eingangsdiode ist für die Funktion des OTA nicht unbedingt erforderlich. Zur Linearisierung der Übertragungskennlinie und zur Temperaturkompensation kann in die Diode ein Strom über einen externen Widerstand  $R_D$  eingespeist werden, wobei dieser Strom etwa dem maximalen Steuerstrom entsprechen sollte.

Der Signalstrom in die Eingänge sollte bei Verwendung der Linearisierungsdioden folgendem Wert genügen:

$$I_S \leq \frac{1}{2} I_D \quad (3)$$

Bei Einsatz der Linearisierungsdioden ist ein Offsetabgleich durch die äußeren Stromableitwiderstände vorteilhaft (Bild 11). Um die Signalverzerrungen klein zu halten sind Effektivwerte der Differenzeingangsspannungen von 10 mV nicht wesentlich zu überschreiten.

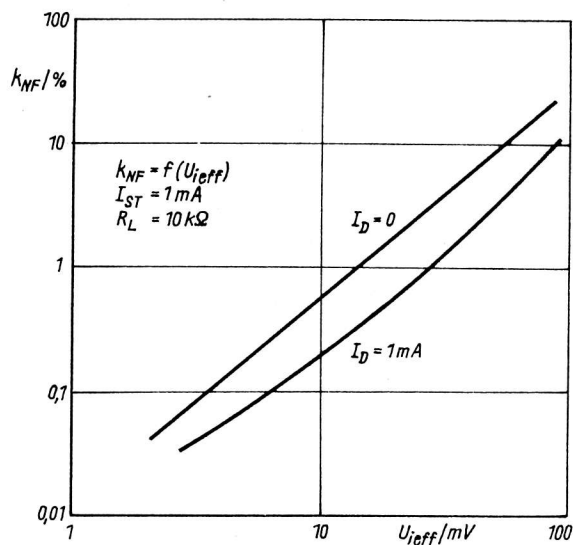
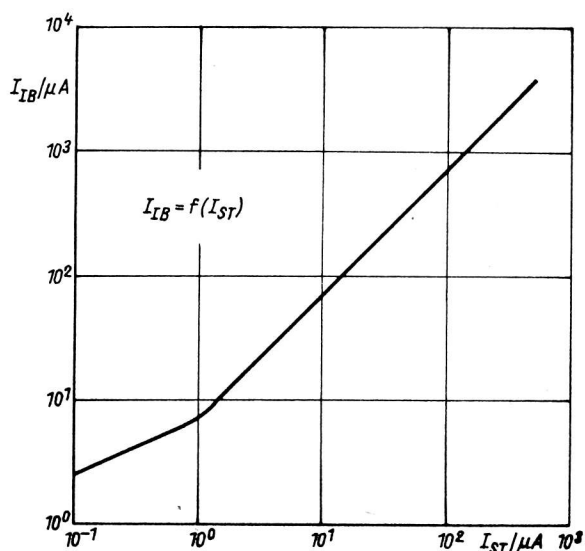
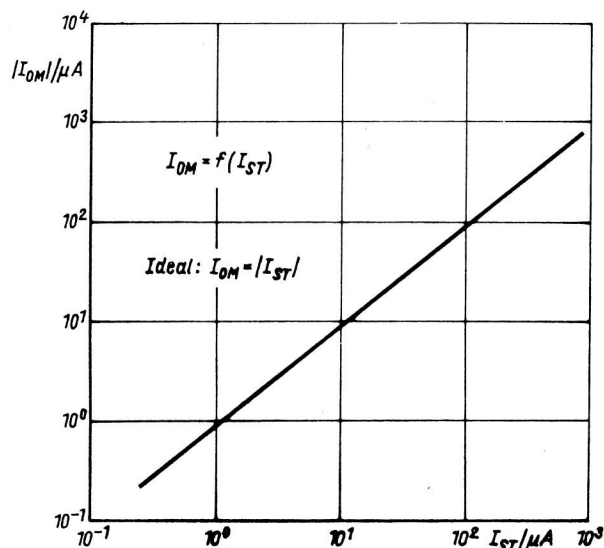


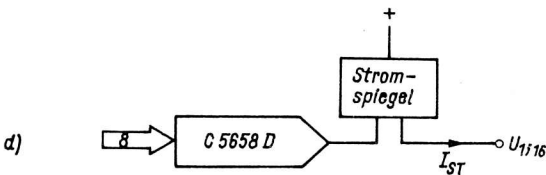
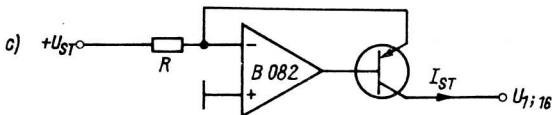
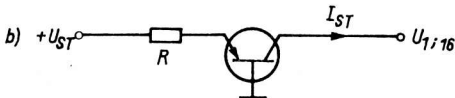
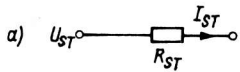
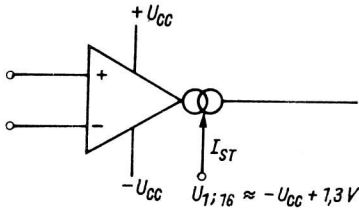
Bild 6: Spitzenausgangsstrom in Abhängigkeit vom Steuerstrom

Bild 7: Eingangsbiassstrom in Abhängigkeit vom Steuerstrom

Bild 8: Ausgangsklirrfaktor in Abhängigkeit von der Eingangsspannung (mit und ohne Linearisierung)

Eine Anpassung an vorhandene Signalpegel erfolgt günstigerweise mit einem Widerstandsspannungsteiler am Eingang (s. Bild 3). Spannungsteiler sind so zu dimensionieren, daß am nicht invertierenden und am invertierenden Eingang möglichst gleiche Eingangswiderstände wirken (Offsetprobleme). Wenn die Schaltung wie ein gewöhnlicher OV mit Gegenkopplung betrieben werden soll ( $I_{ST} = \text{konst.}$ ), ist es vorteilhaft den Pufferverstärker zu benutzen, wobei dessen "Flußspannung" von ca. 1,3 V ausgeregelt wird.

Ein Arbeitswiderstand am Gegentaktstromausgang ist in dieser Betriebsart nicht unbedingt erforderlich, jedoch bestimmt dieser wesentlich die Leerlaufverstärkung und die dynamischen Parameter. Ein Kurzschluß des Ausganges des Pufferverstärkers gegen  $-U_{CC}$  ist unbedingt zu vermeiden.



### 5. Steuerstromgewinnung

Die Einstellung der Verstärkung des OTA über den Steuerstrom mit dem Stromspiegel T1 ... T3 an der negativen Betriebsspannung erfordert spezielle Schaltungsmaßnahmen.

Im Bild 9 sind die wichtigsten, vom jeweiligen Anwendungsfall abhängigen Varianten gezeigt.

a) Steuerung über einen Widerstand (Bild 9a)

$$I_{ST} = \frac{+U_{ST} - (-U_{CC} + 1,3 \text{ V})}{R_{ST}} \quad (4)$$

Vorteil: einfache Realisierung

Nachteil: keine Betriebsspannungsunterdrückung, nichtlineare Steuerkennlinie

Einsatz: konstante Verstärkung, Schaltbetrieb

Bild 9: Ansteuervarianten für den Steuereingang

b) Steuertransistor (Bild 9b)

$$I_{ST} = \frac{+U_{ST} - U_{BE}}{R} \quad (5)$$

Vorteil: sehr gute Betriebsspannungsunterdrückung bei geringem Bauelementeaufwand

Nachteil: insbesondere bei kleinen Steuerspannungen hohe Temperaturabhängigkeit und Nichtlinearität

Einsatz: parallele Ansteuerung mehrerer OTA mit z. B. Multikollektortransistoren bzw. pnp-Arrays; Schaltbetrieb

c) gesteuerte Konstantstromquelle (Bild 9c)

$$I_{ST} = U_{ST}/R$$

(6)

Vorteil: Betriebsspannungsunabhängigkeit; sehr gute Steuerlinearität bei "langer" Steuerkennlinie

Nachteil: hoher Materialeinsatz

Einsatz: lineare Steuerung der Systemeigenschaften der OTA - Schaltung über  $I_{ST}$ ; Einsatz von Multikollektortransistoren zur parallelen Steuerung mehrerer OTA.

d) digitale Steuerstromerzeugung (Bild 9d)

Mit dem D/A-Wandler können die Schaltungsparameter (z. B. Verstärkung usw.) gesteuert werden, allerdings ist der Schaltungs- und Bauelementeaufwand entsprechend hoch.

## 6. Grundsaltungen

Im folgenden werden die beiden Grundsaltungen - normaler und linearisierter Verstärkerbetrieb - beschrieben. Prinzipiell sind beide Varianten für fast alle Anwendungsfälle (Abschn. 7) einsetzbar.

### 6.1. Verstärker ohne Linearisierung ( $I_D = 0$ )

Bild 10 zeigt die Grundsaltung, danach folgen die wichtigsten Gleichungen zur Berechnung der Schaltung.

Beim Einsatz ist besonders darauf zu achten, daß  $u_i$  den Wert von 10 mV nicht wesentlich überschreitet, daß der Übertragungsleitwert über  $u_T$  temperaturabhängig ist und der äquivalente Rauschstrom mitgesteuert wird, so daß der Störabstand am Ausgang über  $I_{ST}$  etwa konstant bleibt.

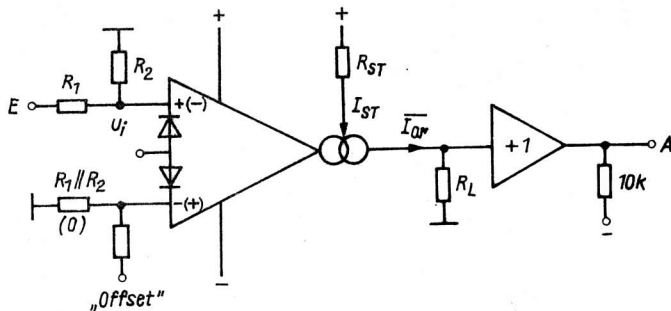


Bild 10: Verstärker-Grundsaltung ohne Linearisierung

Die Spannungsverstärkung dieser Schaltung:

$$V_u = \frac{u_A}{u_E} = \frac{R_2}{R_1 + R_2} \cdot g_m \cdot R_L \quad (7)$$

$g_m$  s. Gl. (1)

Für  $I_{ST} = 0,5 \text{ mA}$  beträgt  $\overline{I_{ar}} \approx 9 \text{ nA}$

z. B. für  $R_1 = 47 \text{ k}\Omega$ ,  $R_2 = 470 \text{ }\Omega$ ,  $R_L = 10 \text{ k}\Omega$  und  $I_{ST} = 0,5 \text{ mA}$  ist  $V_U = 1$

$\overline{U_{ar}} \approx 90 \text{ }\mu\text{V}$  ( $B_{NF} = 15 \text{ kHz}$ )

$k \approx 1 \%$  ( $u_A = 1 \text{ V}$ )

Für den Einsatz als Pegelregler ist ein Kompromiß zwischen den zulässigen Verzerrungen und dem gewünschten Störabstand durch die Wahl von  $u_i$  über  $R_1$ ,  $R_2$  zu finden.

### 6.2. Verstärker mit Linearisierung

Bild 11 zeigt die Grundschaltung bei Einsatz der Linearisierungsdioden. Ein Offsetabgleich ist in den meisten Fällen erforderlich, da bei nicht genau gleichen Widerständen  $R_1$ ,  $R_2$  der durch sie fließende Strom  $I_D/2$  zu große Offsetfehler verursacht. Für "Billig"-Anwendungen ist für das Netzwerk ( $R_2$ ; 100-Ohm-Regler; 51 Ohm) ein 1-kOhm-Regler ausreichend.

Besonders zu beachten in dieser Schaltungsversion ist, daß der Signalstrom nicht größer als  $I_D/2$  wird, da sonst die Linearisierungsdioden ihre Wirkung verlieren.

Die Übertragungsfunktion dieser Schaltung:

$$I_A = 2 \frac{I_{ST}}{I_D} \cdot I_S$$

wobei

$$|I_S| = \frac{1}{2} \cdot I_D \quad (8)$$

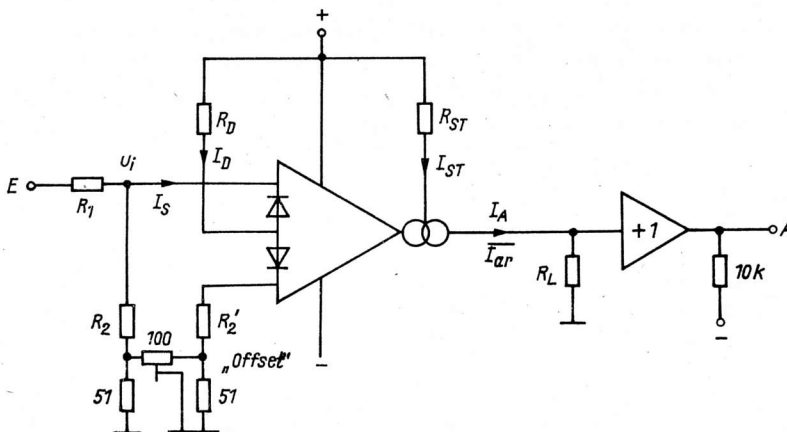


Bild 11: Verstärker-Grundschaltung mit Linearisierung

der wirksame Eingangswiderstand:

$$Z_i \approx 4 \frac{u_T}{I_D} \quad (9)$$

die Spannungsverstärkung:

$$V_u = \frac{u_A}{u_E} = S \cdot R_L \quad (10)$$

wobei

$$S = \frac{1}{R_1} \cdot \frac{I_{ST}}{I_D}$$

Für  $I_D = 1 \text{ mA}$ ,  $I_{ST} = 0,5 \text{ mA}$ ,  $B_{NF} = 15 \text{ kHz}$  beträgt  $\overline{I_{ar}} \approx 10 \text{ nA}$

z. B. für  $R_1 = 22 \text{ k}\Omega$ ,  $R_2 = 470 \text{ }\Omega$ ,  $R_L = 47 \text{ k}\Omega$ ,  $I_{ST} = 0,5 \text{ mA}$  und  $I_D = 1 \text{ mA}$  ist

$$V_u = 1$$

$$\overline{U_{ar}} \approx 330 \text{ }\mu\text{V} \quad (B_{NF} = 15 \text{ kHz})$$

$$k = 0,16 \% \quad (u_A = 1 \text{ V})$$

Die Wirkung der Linearisierungsdioden über der Eingangsspannung ist aus Bild 8 ersichtlich.

## 7. Typische Einsatzschaltungen

In vielen Fällen kann auf den Einsatz von Linearisierungs- und Offset-Kompensationsschaltungen verzichtet werden und es ergeben sich dann bei Einsatz von OTA im Vergleich zu "gewöhnlichen" OV vorteilhafte und ökonomische Lösungen. Die folgenden Beispiele sind eine Auswahl möglicher Anwendungen und vielfältig modifizierbar, so daß dem Anwender mit dem OTA ein Bauelement für ein sehr breites Anwendungsfeld zur Verfügung steht.

### 7.1. Zweikanaliger NF-Pegelsteller

Bild 12 zeigt die Schaltung eines zweikanaligen Pegelstellers, dessen Bandbreite durch  $Z_L$  angepaßt ist; der Effektivwert der maximalen Eingangsspannung beträgt ca. 1 V und die Verstärkung ist gleich Eins (mit  $R_L$  wählbar).

Mit dem Einstellregler P kann ein Feinabgleich der Steuerkennlinie vorgenommen werden. Bei besonderen Gleichlaufforderungen ist die Verstärkung mit  $R_L$  abzugleichen und für die Steuertransistoren ist ein pnp-Transistorarray einzusetzen.



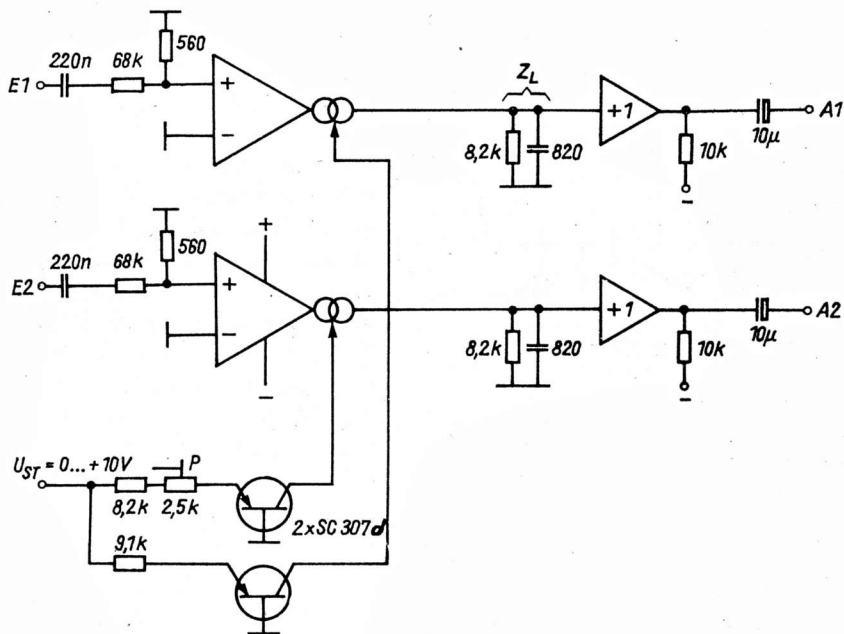


Bild 12: Zweikanaliger NF-Pegelsteller

### 7.2. Tiefpaßfilter mit steuerbarer Grenzfrequenz

Bild 13 zeigt die Schaltung eines Tiefpasses erster Ordnung und ein dimensioniertes Anwendungsbeispiel. Die grenzfrequenzsteuernde Wirkung entsteht durch die Steuerung des Ladestromes  $i$  durch den OTA und die Rückführung der Kondensatorspannung auf den Eingang. Die Spannungsverstärkung wählt man günstigerweise  $V_U = 1$ .

Für die Schaltung gilt:

$$u_i < u_E \rightarrow R_0 \ll R_1, R_0 \ll R_3$$

$$u_i \approx u_E \cdot \frac{R_0}{R_1} + u_A \cdot \frac{R_0}{R_3}$$

(11)

$$\text{wobei } u_A = i \cdot \frac{1}{pC} \quad p \triangleq j\omega, i = -g_m \cdot u_i$$

$$F(p) = \frac{u_A}{u_E} = -\frac{V_0}{1 + pT}$$

(12)

$$\text{wobei } \omega_g = \frac{1}{T} = g_m \cdot \frac{R_0}{R_3} \cdot \frac{1}{C}, \quad V_0 = \frac{R_3}{R_1}$$

z. B. für  $R_0 = 560 \text{ Ohm}$ ,  $R_1 = R_3 = 68 \text{ kOhm}$ ,  $C = 820 \text{ pF}$ ,  $V_0 = 1$

und  $I_{ST} = 0,5 \text{ mA}$  beträgt  $f_g = 11,4 \text{ kHz}$ , für  $I_{ST} = 0,05 \text{ mA}$  beträgt  $f_g = 1,2 \text{ kHz}$

und für  $I_{ST} = 0,005 \text{ mA}$  beträgt  $f_g = 120 \text{ Hz}$ .

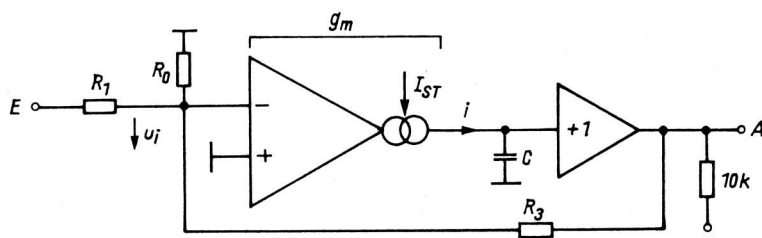


Bild 13: Tiefpaßfilter mit steuerbarer Grenzfrequenz

Durch Reihenschaltung mit zum Teil gemischten Rückführungen sind auch Filter zweiter und höherer Ordnung und verschiedener Typen realisierbar. Bei zusätzlicher variabler positiver Rückkopplung sind abstimmbare Resonanzfilter möglich. Ein breites Einsatzgebiet dieser Schaltung ist die Klangformung durch variable Filterung in Synthesizern der Musikelektronik.

### 7.3. Hochpaßfilter mit steuerbarer Grenzfrequenz

Bild 14 zeigt die Schaltung eines Hochpasses erster Ordnung, die auf dem gleichen Wirkungsprinzip wie in Bild 13 dargestellt aufgebaut ist.

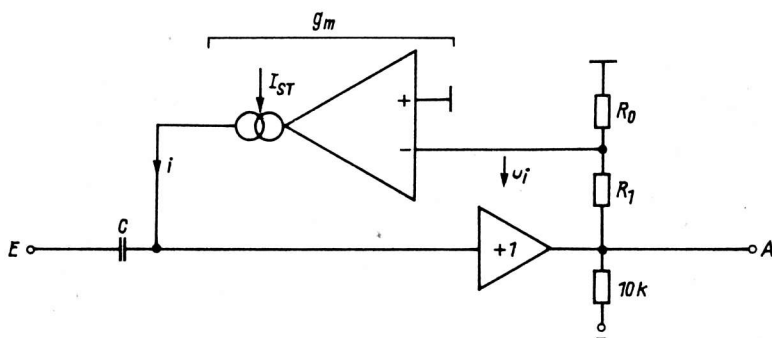


Bild 14: Hochpaßfilter mit steuerbarer Grenzfrequenz

Für die Schaltung gilt:

$$R_0 \ll R_1$$

$$F(p) = \frac{u_A}{u_E} = V_{\infty} \cdot \frac{pT}{1 + pT} \quad (13)$$

wobei

$$\omega_g = \frac{1}{T} = g_m \cdot \frac{R_0}{R_1} \cdot \frac{1}{C}$$

z. B. für  $R_0 = 560 \text{ Ohm}$ ,  
 $R_1 = 68 \text{ kOhm}$ ,  $C = 3,9 \text{ nF}$ ,  
 $V_{\infty} = 1$

und  $I_{ST} = 0,5 \text{ mA}$  beträgt  $f_g = 2,5 \text{ kHz}$ , für  $I_{ST} = 0,05 \text{ mA}$  beträgt  $f_g = 270 \text{ Hz}$  und für  $I_{ST} = 0,005 \text{ mA}$  beträgt  $f_g = 24 \text{ Hz}$ .

Vorteilhaft ist die Realisierung einer "fast" beliebig niedrigen Grenzfrequenz der Filter, wobei die Kondensatorwerte durchaus noch in einem vernünftigen Wertebereich liegen.

### 7.4. Steuerbarer Widerstand

Bild 15 zeigt die Schaltung eines auf Masse bezogenen Widerstandes für den NF-Bereich, dessen Wert von dem OTA-Steuerstrom bestimmt wird. Die zulässige Eingangsspannung wird dabei wesentlich durch den erlaubten Klirrfaktor der Anordnung bestimmt.

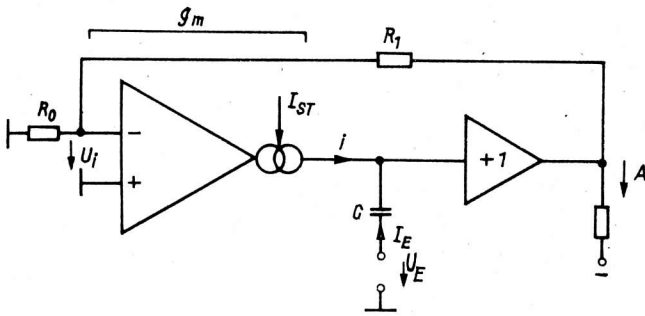


Bild 15: Schaltung zur Erzeugung eines steuerbaren Widerstandes

Für die Schaltung gilt:

$$R_0 \ll R_i, C \rightarrow \infty$$

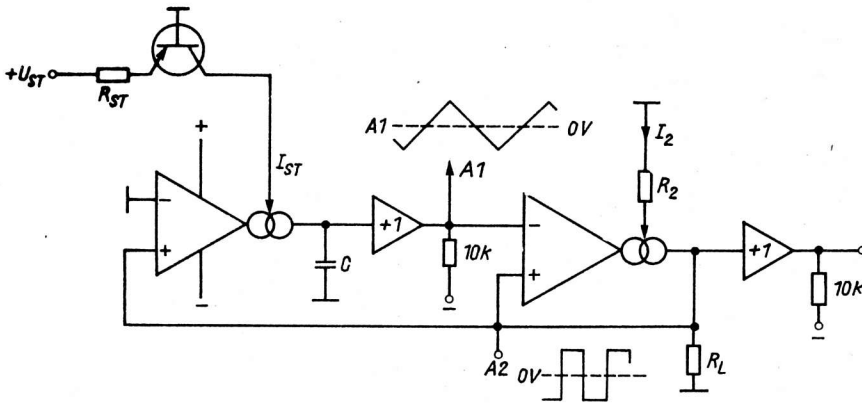
$$Z_i = \frac{U_E}{I_E} \approx \frac{1}{g_m} \cdot \frac{R_1}{R_0} = f(I_{ST}) \quad (14)$$

wobei

$$U_{EM} \approx 10 \text{ mV} \cdot \frac{R_1}{R_0}$$

7.5. Rampengenerator

Bild 16 zeigt die Schaltung eines einfachen Rampengenerators. Mit dem Gegentaktstromausgang des ersten OTA erfolgt eine von  $I_{ST}$  gesteuerte Auf- bzw. Entladung des Kondensators C und damit die Steuerung der Ladezeit. Der Strom  $I_2$  bestimmt zusammen mit  $R_L$  die maximale Ausgangsamplitude über den als Komparator arbeitenden zweiten OTA.



Für die Schaltung gilt:

$$I_{ST}, I_2 < 1 \text{ mA}$$

Ausgangsfrequenz:

$$f_0 = \frac{1}{4} \cdot \frac{1}{R_L \cdot C} \cdot \frac{I_{ST}}{I_2} = k \cdot U_{ST} \quad (15)$$

$$U_{A1SS} = 2 \cdot I_2 \cdot R_L \quad (16)$$

Bild 16: Einfacher Rampengenerator

Zu beachten ist, daß der Steuerbereich zu kleinen Strömen hin, durch den Basisfehlstrom des Pufferverstärkers eingeschränkt wird. Man muß bei Strömen unter  $I_{ST} \approx 30 \mu\text{A}$  schon mit ca. 10 % Unsymmetrie rechnen, so daß der Steuerbereich für genügende Symmetrieeigenschaften auf ca. 2,5 Frequenzdekaden beschränkt ist.

7.6. Funktionsgenerator mit erweitertem Abstimmbereich

Bild 17 zeigt eine Schaltung mit extrem linearer Steuerkennlinie, die durch eine aktive Konstantstromquelle mit 0V 1 und einem fehlstromarmen Spannungsfolger für die Ladespannung an C mit einem BiFET-0V und einem reststromarmen Kondensator erreicht wird.

Das Dimensionierungsbeispiel für eine maximale Frequenz von 100 kHz, erlaubt bei guter Linearität einen Steuerbereich bis zu 4 Frequenzdekaden (z. B. 10 Hz ... 100 kHz).

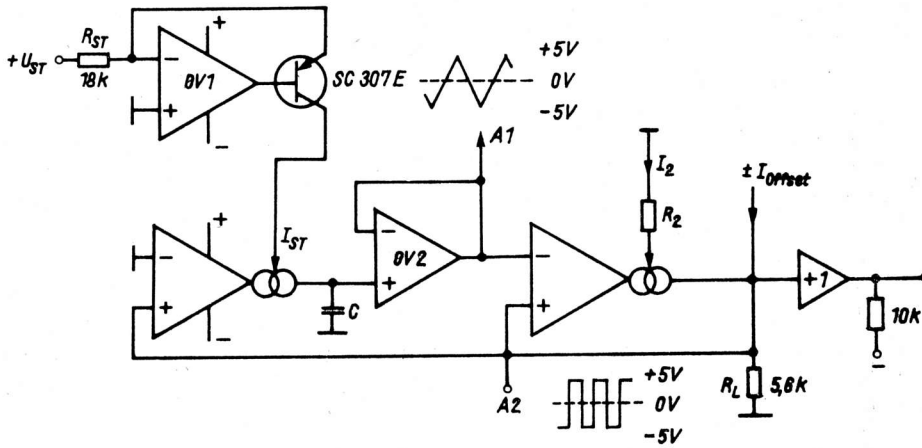


Bild 17: Funktionsgenerator mit erweitertem Abstimmbereich

Für die Schaltung gilt:

$$U_{ST} = 10 \text{ V}, R_{ST} = 18 \text{ k}\Omega, U_{A2SS} = 10 \text{ V}, f_{\max} = 100 \text{ kHz}$$

$$C = \frac{I_{ST}}{2 \cdot f \cdot U_{A2SS}} \quad (17)$$

wobei  $I_{ST} = U_{ST}/R_{ST}$ ,  $C = 278 \text{ pF}$  - Korrektur auf Normwert mittels  $I_{ST}$  und  $R_{ST}$

$$I_2 = \frac{1}{2} U_{A2SS}/R_L \quad (18)$$

$$I_2 = 0,893 \text{ mA}$$

Die Schaltung läßt sich durch Einsatz eines Sinusformers nach Bild 24 am Ausgang A1 zu einem steuerbaren Tongenerator mit Klirrfaktoren um 1,6 % erweitern.

Für erhöhte Ansprüche kann man zusätzlich ein synchron steuerbares mehrstufiges Filter nach Bild 13 verwenden, so daß dann Klirrfaktoren um 0,5 % erreichbar sind.

### 7.7. AC-DC-Multiplexer

Bild 18 zeigt die Schaltung eines zweikanaligen Umschalters mit TTL-Ansteuerung. Durch die Gegenkopplung auf den Eingang (0V mit Rückführung) wird ein verzerrungsarmer, aussteuerungsfähiger Betrieb erreicht.

Die wichtigsten Parameter dieser Schaltung sind in Tabelle 3 enthalten.

Tabelle 3: Parameter der Schaltung Bild 18

Kenngröße	Kurzzeichen	Wert	Einheit
Eingangsspannungsbereich	$U_{E1}$	$> -U_{CC} + 2$	V
	$U_{E2}$	$< +U_{CC} - 2$	V
Umschaltzeit (bei $U_{E1} - U_{E2} = 5$ V)	t	$\approx 1,2$	$\mu$ s
NF-Bandbreite ( $u_i = 1$ V)	$B_{NF}$	ca. 200	kHz
Verstärkung	$V_u$	1	-
Kanaltrennung ( $f = 1$ kHz)	$a_{\ddot{u}}$	$\approx 85$	dB
	$a_{\ddot{u}}$	$\approx 66$	dB

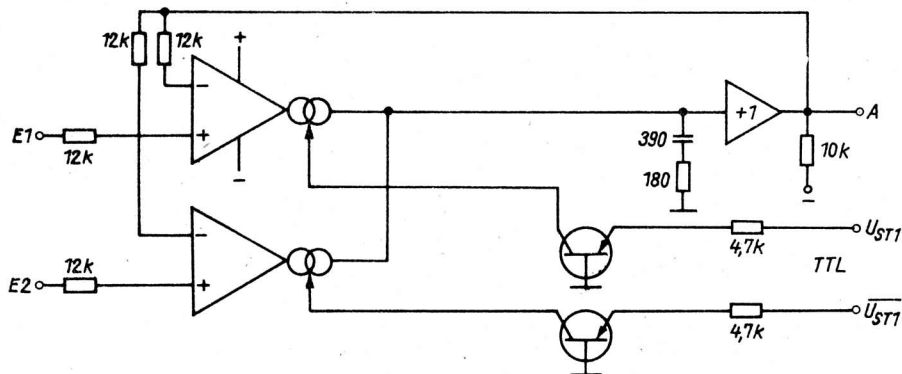


Bild 18: AC-DC-Multiplexer für zwei Kanäle

### 7.8. Sample-and-Hold-Schaltung

Da der OTA im Schaltbetrieb des Steuereinganges ein- bzw. ausgeschaltet wird und der Gegentaktstromausgang dabei extrem reststromarm wird, ist zusammen mit einem hochwertigen Ladekondensator und einem entsprechenden OV mit sehr kleinem Eingangsstrom (BiFET-OV) als Isolierverstärker ein Sample-Betrieb mit guten Parametern möglich.

Zur Ermittlung der Schaltzeiten für diesen und ähnliche Einsatzfälle wurden die in den Bildern 19 und 20 enthaltenen Schaltungen benutzt.

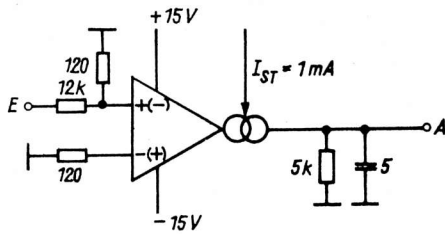
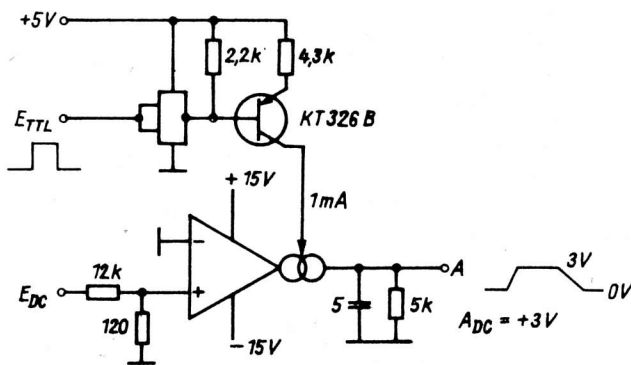


Bild 19: Meßschaltung zur Ermittlung der Schaltzeiten des AK 317 D

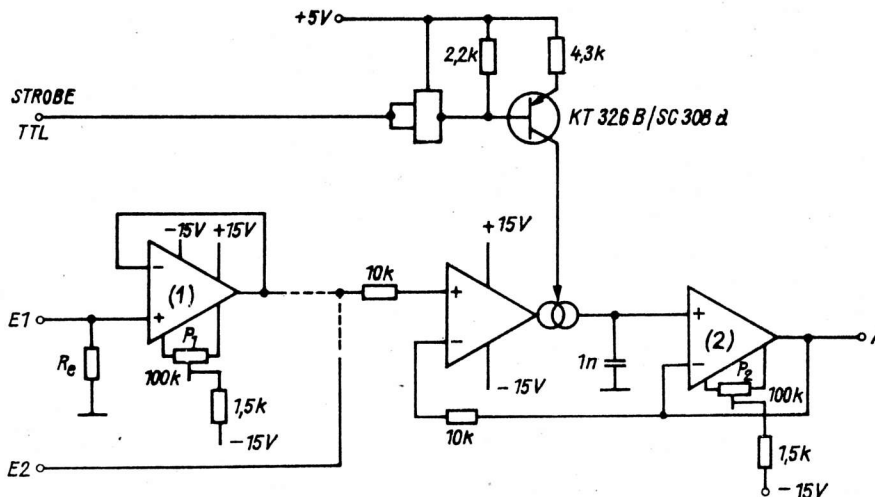
Für das Meßsignal ergibt sich bei einer Laufzeit von  $t_c \approx 40$  ns eine Anstiegs- bzw. Abfallzeit für einen 5-V-Sprung  $t_r = t_f = \text{ca. } 110$  ns.



Bei Ansteuerung des Steuereinganges über eine spezielle TTL-Stromwandler-schaltung (Bild 20) und bei konstanter Eingangsspannung  $U_{EDC}$  werden Anstiegszeiten von 160 ns und Abfallzeiten von etwa 300 ns erreicht.

In der im Bild 21 gezeigten Sample-and-Hold-Schaltung wird für OV (1) und für OV (2) der BiFET-Typ B 082 D eingesetzt. Für schnelle Anwendungen ist es vorteilhaft den OTA über den Eingang  $E_2$  direkt anzusteuern.

Bild 20: Meßschaltung zur Ermittlung der Steuerschaltzeiten



Abgleich:

$u_A = 0$  bei  $u_{E2} = 0$  mit P2

$u_A = 0$  bei  $u_{E1} = 0$  mit P1

Bild 21: Sample-and-Hold-Schaltung mit OVs und OTA

Bei der vorliegenden Schaltung wurden folgende typische Werte ermittelt:

1. Einzelmessung (ein Abtastimpuls):

$$U_{E2} = \pm 5 \text{ V}$$

Erfassungszeit für einen Fehler von 1 ‰ : ca. 16  $\mu\text{s}$

minimale Strobezeit : ca. 20  $\mu\text{s}$

gemessene Drop-Rate : ca. 1 mV/ms

2. akkumulierender Betrieb (periodische Abtastung):

$u_i$  an  $E_2$

Erfassungszeit (min. Signaldauer) für Frequenzen über 1 MHz: ca. 200 ns

Die Erfassungszeit von 16  $\mu\text{s}$  kommt dabei der theoretisch berechenbaren Zeit für einen 10-V-Sprung am Eingang (bei  $I_{ST} = 1 \text{ mA}$ ;  $C = 1 \text{ nF}$ ) von 10  $\mu\text{s}$  sehr nahe.

Mit der Einschwingzeit von 16  $\mu\text{s}$  für  $U_E = \pm 5 \text{ V}$  und 0,1 % Genauigkeit ist diese Schaltung für Einzelmessungen in vielen Anwendungsfällen brauchbar. Im akkumulierenden Betrieb können periodische Ereignisse mit einer Dauer ab etwa 200 ns gemessen werden.

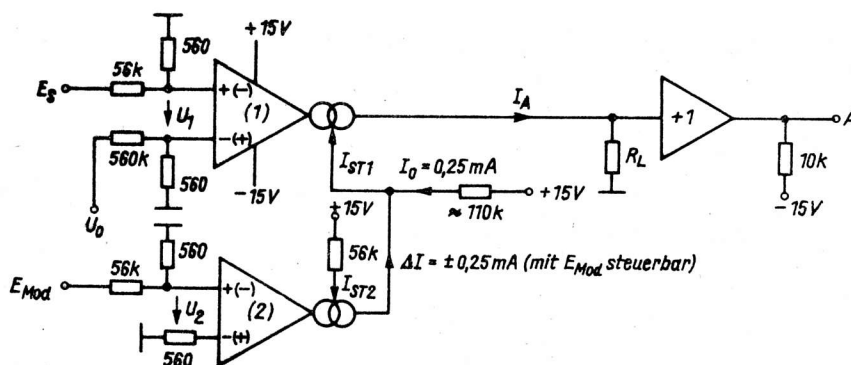


Bild 22: Modulatorschaltung

### 7.9. Modulatorschaltung

In der im Bild 22 gezeigten Modulatorschaltung wird durch Steuerung des Steuerstromes mit dem Modulationssignal der Übertragungsleitwert des OTA (1) moduliert. Durch Wahl der Steuerparameter sind verschiedene Betriebsarten wie z. B. AM-Modulation ( $I_0 = \text{konst.}$ ) mit und ohne Träger möglich.

Für  $I_0 = 0$  erhält man reinen Multiplizierer-Betrieb.

Die Übertragungsfunktion errechnet sich aus

$$I_{A1} = g_{m1} \cdot U_1 \quad (19) \quad g_{m1} = I_{ST1}/2 \cdot u_T \quad (20) \quad I_{ST1} = I_0 + I_{A2} \quad (23)$$

$$I_{A2} = g_{m2} \cdot U_2 \quad (21) \quad g_{m2} = I_{ST2}/2 \cdot u_T \quad (22)$$

zu

$$I_A = \frac{I_0 \cdot U_1}{2 \cdot u_T} + \frac{I_{ST2}}{4 \cdot u_T^2} \cdot U_1 \cdot U_2 \quad (24)$$

Bei Einsatz der Linearisierungsdioden kann der Einfluß der Temperaturspannung stark reduziert werden.

Der Abgleich der Modulatorschaltung (Bild 22):

$u_{ES} = 0$ ,  $f_{EMod} = 1 \text{ kHz}$ , mit  $U_0$  wird  $u_A$  auf Null abgeglichen.

Betriebswerte:  $u_{ES} = u_{EMod} \leq 1 \text{ V}$ .

#### 7.10. Multiplizierer-/Dividierer-Schaltung

In /4/ wurde die im Bild 23 gezeigte Schaltung veröffentlicht. Die Multiplikation erfolgt dabei durch Steilheitssteuerung des OTA (1) mit  $E_1$  und die Division wird durch Steuerung des Stromes  $I_{A2}$  über die OV (4) und (5) realisiert.

Für die Schaltung gilt:

$$I_{ST1} = U_{E1}/R_1 \quad (25) \quad I_{ST2} = U_{E2}/R_2 \quad (26)$$

$$g_{m1} = \frac{U_{E1}}{2 \cdot R_1 \cdot u_T} \quad (27) \quad g_{m2} = \frac{U_{E2}}{2 \cdot R_2 \cdot u_T} \quad (28)$$

$$a = \frac{R_0}{R_0 + R_3} \quad (29) \quad b = \frac{R_0}{R_4 + R_0} \quad (30)$$

Damit ergeben sich die Ausgangsströme der OTA zu:

$$I_{A1} = a \cdot g_{m1} \cdot U_{E3} \quad (31) \quad I_{A2} = b \cdot g_{m2} \cdot U_A \quad (32)$$

Der OV (5) sorgt mit seinem virtuellen Nullpunkt am Eingang über die Steuerung von A dafür, daß  $I_{A2} = -I_{A1}$  wird.

Aus den Gleichungen (25) ... (32) ergibt sich

$$U_A = \frac{a}{b} \cdot \frac{R_2}{R_1} \cdot \frac{U_{E1} \cdot U_{E3}}{U_{E2}} \quad (33)$$

wobei der Effektivwert von  $U_3 = U_4 \leq 10 \text{ mV}$ . Bemerkenswert ist, daß o. a. Funktion theoretisch temperaturunabhängig ist.



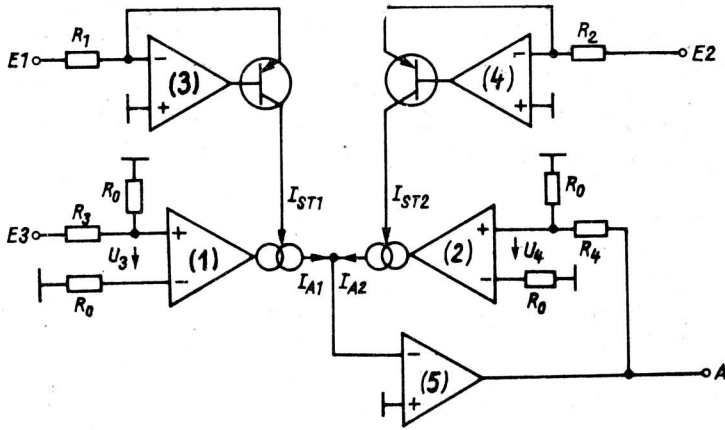


Bild 23: Multiplizierer-/Dividiererschaltung /4/

Für den Spezialfall  $a = b$ ;  $R_1 = R_2$  wird dann

$$A = - \frac{U_{E1} \cdot U_{E3}}{U_{E2}} \quad (34)$$

Zur Gewährleistung der Funktionsfähigkeit müssen die Eingangsspannungen folgenden Bedingungen genügen:

$$0 < U_{E1} < R_1 \cdot I_{ST1max}$$

$$0 < U_{E2} < R_2 \cdot I_{ST2max}$$

$$-U_{3max}/a < U_{E3} < +U_{3max}/a$$

Für die mögliche Ausgangsspannung gilt ähnlich:

$$-U_{4max}/b < U_A < +U_{4max}/b$$

Als OV wird wiederum der Typ B 082 D eingesetzt.

### 7.11. Sinusformer

Bild 24 zeigt die Schaltung eines Sinusformers für den Einsatz in Funktionsgeneratoren (z. B. Bild 17). Dabei wird der Eingangsdifferenzverstärker durch die anliegende Dreiecksspannung stark übersteuert ( $u_1 \approx 200 \text{ mV}$ ). Durch die Nichtlinearität der  $U_{BE}$ -Kennlinie wird die Dreiecksspannung "sinusähnlich" verformt und man erreicht bei entsprechendem Abgleich mit  $P_1$ ,  $P_2$  durchaus akzeptable Klirrfaktoren um 1,5 %. Die Ausgangsamplitude dieser Schaltung kann mit  $P_3$  (als letzten Abgleichschritt) festgelegt werden.

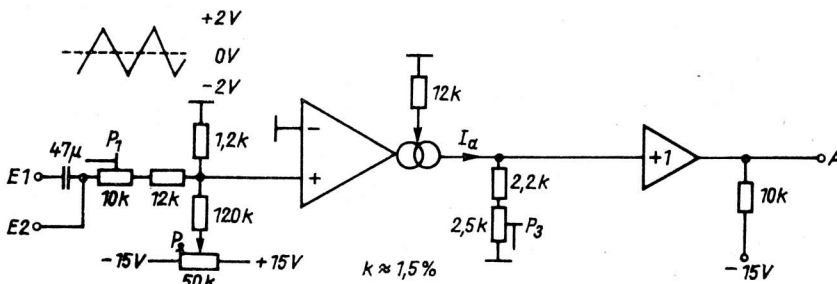


Bild 24: Sinusformer für Funktionsgeneratoren

Literatur

- /1/ Jungling, H.: ISA-Schaltkreis AK 317 D - Eigenschaften und Anwendung  
Vortragsunterlagen vom 12. MEB in Frankfurt/Oder  
12. Mikroelektronik-Bauelemente-Symposium Frankfurt/Oder 1987  
Referate Band 5, S. 298 ... 416
  
- /2/ AK 317 D  
VEB Halbleiterwerk Frankfurt/Oder - Informationsblatt
  
- /3/ Das HFO-ISA-System  
VEB Halbleiterwerk Frankfurt/Oder - Kundeninformationsschrift
  
- /4/ Kraus, K.: Multiplizierer/Dividierer mit OTA  
Elektronik, München 31 (1982) 18, S. 78
  
- /5/ Herpy, M.: Analoge integrierte Schaltungen  
Budapest: Akademie-Verlag 1976



**veb applikationszentrum elektronik berlin  
im veb kombinat mikroelektronik**

DDR-1035 Berlin, Mainzer Straße 25  
Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

---